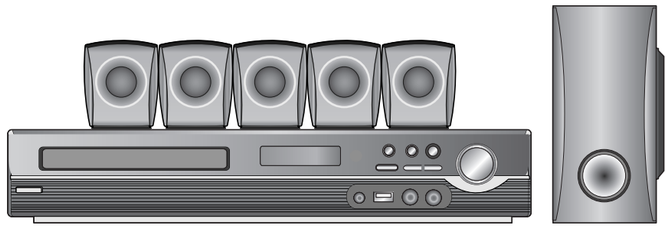
Uso Interno Somente
Website http://biz.lgservice.com

RECEPTOR DVD/CD
MANUAL DE SERVIÇO



MODELO: HT303SU-A2(SH33SU-S/W)

P/NO : AFN37064409

FEBRUARY, 2008

MANUAL DE SERVIÇO

MODELO: HT303SU-A2(SH33SU-S/W)

LG

[ÍNDICE]

❍ **SEÇÃO 1. GENERAL**

- PRECAUÇÕES DE MANUTENÇÃO 1-2
- PRECAUÇÕES ESD 1-4
- INFORMAÇÕES PARA MANUTENÇÃO DE EEPROM 1-5
- COMO ATUALIZAR O PROGRAMA AUDIO MICOM & O PROGRAMA DVD 1-7
- ESPECIFICAÇÕES 1-8

❍ **SECTION 2. SEÇÃO DA PARTE ELÉTRICA**

- GUIA PARA SOLUÇÃO DE PROBLEMAS 2-1
- DETALHES E SINAIS DO TESTE DE SISTEMA E DEPURAÇÃO 2-13
- DIAGRAMA DE BLOCO INTERNO DOS ICs 2-25
- DIAGRAMA DE FIAÇÃO 2-45
- DIAGRAMA DE BLOCOS 2-47
- DIAGRAMAS DE CIRCUITO 2-49
- DIAGRAMAS DAS PLACAS DE CIRCUITO IMPRESSO 2-69

❍ **SEÇÃO 3. VISTAS EXPLODIDAS** 3-1

- SEÇÃO DO GABINETE E ESTRUTURA CENTRAL 3-1
- VISTA EXPLODIDA DO MECANISMO DO DECK(DP-12TV) 3-3
- SEÇÃO DE ACESSÓRIOS 3-5
- ALTO-FALANTE 3-6

❍ **SEÇÃO 4. MECANISMO (DP-12TV)** 4-1

❍ **SEÇÃO 5. LISTA DE PEÇAS DE REPOSIÇÃO** 5-1

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

SEÇÃO 1. GERAL

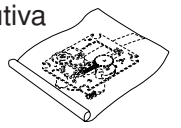
PRECAUÇÕES DE MANUTENÇÃO

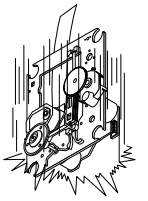
NOTAS SOBRE O MANUSEIO DO CAPTADOR

1. Notas de transporte e armazenagem

1) O captador deve sempre ser mantido em sua embalagem condutiva até imediatamente antes do uso.
2) O captador jamais deve ser objeto de pressão externa ou impacto.

Armazenagem na embalagem condutiva

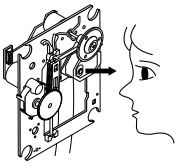




Impacto de queda

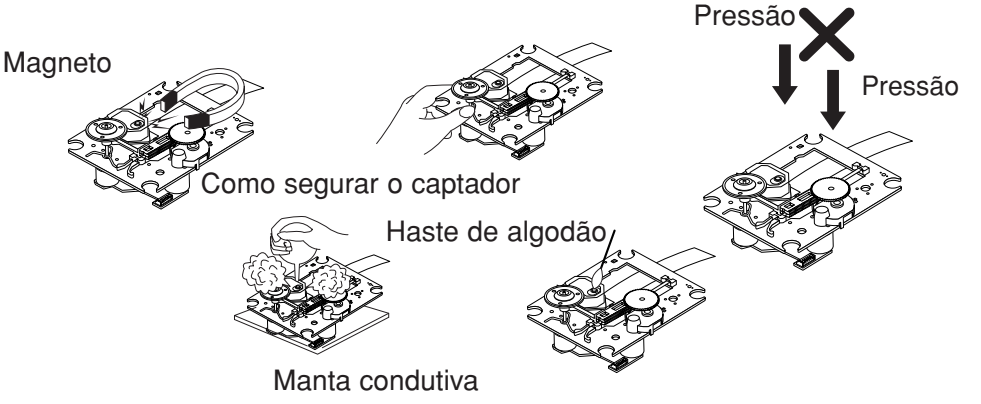
2. Notas sobre reparo

1) O captador tem um magneto forte, e portanto nunca deve ser deixado próximo a materiais magnéticos.
2) O captador deve sempre ser manuseado de forma correta e cuidadosa, tomando o cuidado de evitar pressão externa e impactos. Se for sujeito a pressão forte ou impacto, o resultado pode ser uma falha operacional e/ou danos à placa do circuito impresso.
3) Todo e qualquer captador é individualmente ajustado com um alto grau de precisão, e por este motivo o ponto de ajuste e os parafusos de instalação NUNCA devem ser tocados.
4) Os feixes de laser podem lesar os olhos! JAMAIS permita que os feixes de laser entrem nos olhos! Também NUNCA ligue a peça de saída do laser do captador (lente, etc), se ele estiver danificado.



NUNCA olhe diretamente para o feixe de laser, e não deixe que entre em contato com os dedos ou outra parte do corpo.

5) Limpeza da superfície da lente
Se houver pó na superfície da lente, ele deve ser limpo com jato de ar (como o usado para lentes de câmera). A lente é segura por uma mola delicada. Quando limpar a superfície da lente, portanto, deve-se usar uma haste de algodão, tomando cuidado para não deformá-la.



6) Nunca tente desmontar o captador.
A mola pode se soltar com excesso de pressão. Se a lente estiver muito suja, aplique álcool isopropílico com a haste de algodão. (Não use outros limpadores líquidos, porque eles podem danificar a lente.)
Cuide para não usar álcool demais na haste de algodão, e não permita que o álcool entre no captador.

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

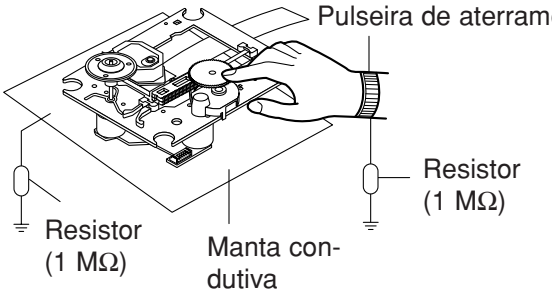
NOTAS SOBRE OS REPAROS NO CD PLAYER

1. Preparação

1) Os CD Players incorporam um grande número de CIs, assim como o captador (diodo laser). Esses componentes são sensíveis e facilmente afetados por eletricidade estática. Se essa eletricidade estática tiver alta voltagem, os componentes podem ser danificados, e por este motivo os componentes devem ser manuseados com cuidado.
2) O captador é composto de vários componentes ópticos e outros componentes de alta precisão. Deve-se ter cuidado, portanto, para evitar reparo ou armazenagem onde a temperatura da umidade for alta, onde houver forte magnetismo, ou onde houver excesso de pó.

2. Notas de reparo

1) Antes de substituir um componente, desconecte primeiro o cabo de alimentação do aparelho
2) Todos os equipamentos, instrumentos de medição e ferramentas devem estar aterrados.
3) A bancada deve ser coberta com uma manta condutiva e aterrada.
   Quando remover o captador laser de sua embalagem condutiva, não coloque o captador na embalagem. (Por que há a possibilidade de dano por eletricidade estática.)
4) Para evitar escoamento elétrico, a parte metálica do ferro de solda deve estar aterrada.
5) Os trabalhadores devem estar aterrados por uma pulseira de aterramento (1MΩ)
6) Deve-se tomar cuidado para não permitir que o captador laser entre em contato com o vestuário, para evitar que as cargas de eletricidade estática escapem da pulseira de aterramento.
7) O feixe de laser do captador NUNCA deve ser direcionado diretamente para os olhos ou pele.



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

PRECAUÇÕES CONTRA ESD

Dispositivos Eletrostaticamente Sensíveis (ESD)

Alguns dispositivos semicondutores (em estado sólido) podem ser danificados facilmente pela eletricidade estática. Esses componentes são normalmente chamados de Dispositivos Eletrostaticamente Sensíveis (ESD). Exemplos de dispositivos ESD típicos são os circuitos integrados e alguns transistores de efeito de campo e componentes de chip semicondutores. As seguintes técnicas devem ser usadas para ajudar a reduzir a incidência de danos a componentes causados por eletricidade estática.

1. Imediatamente antes de manusear qualquer componente semicondutor ou conjunto equipado com semicondutor, libere a eletricidade estática de seu corpo tocando em um aterramento conhecido. Outra opção é usar uma pulseira de descarga, disponível comercialmente, que deve ser removida antes de ligar o aparelho em teste, por causa do perigo potencial de choques.
2. Após remover um conjunto elétrico equipado com dispositivos ESD, coloque o conjunto em uma superfície condutiva, como uma folha de alumínio, para evitar o acúmulo de carga eletrostática ou a exposição do conjunto.
3. Use apenas um ferro de solda de ponta aterrada para aplicar ou remover solda de dispositivos ESD.
4. Use apenas dispositivos de remoção de solda anti-estáticos. Alguns dispositivos de remoção de solda, não classificados como “antiestáticos”, podem gerar cargas elétricas suficientes para danificar dispositivos ESD.
5. Não use produtos químicos que tenham freon como propelente. Eles podem gerar cargas elétricas suficientes para danificar dispositivos ESD.
6. Não remova um dispositivo ESD de reposição de sua embalagem protetora até imediatamente antes de estar pronto para instalá-lo. (A maioria dos dispositivos ESD é embalada com condutores unidos eletricamente, com circuito fechado por espuma condutiva, folha de alumínio ou materiais condutivos similares).
7. Imediatamente antes de remover o material de proteção dos condutores de um dispositivo ESD de reposição, toque no material de proteção do chassis ou do conjunto de circuito no qual o dispositivo será instalado.

CUIDADO : ASSEGURE-SE DE NÃO HAVER ENERGIA NO CHASSIS OU CIRCUITO, E OBSERVE TODAS AS OUTRAS PRECAUÇÕES DE SEGURANÇA.

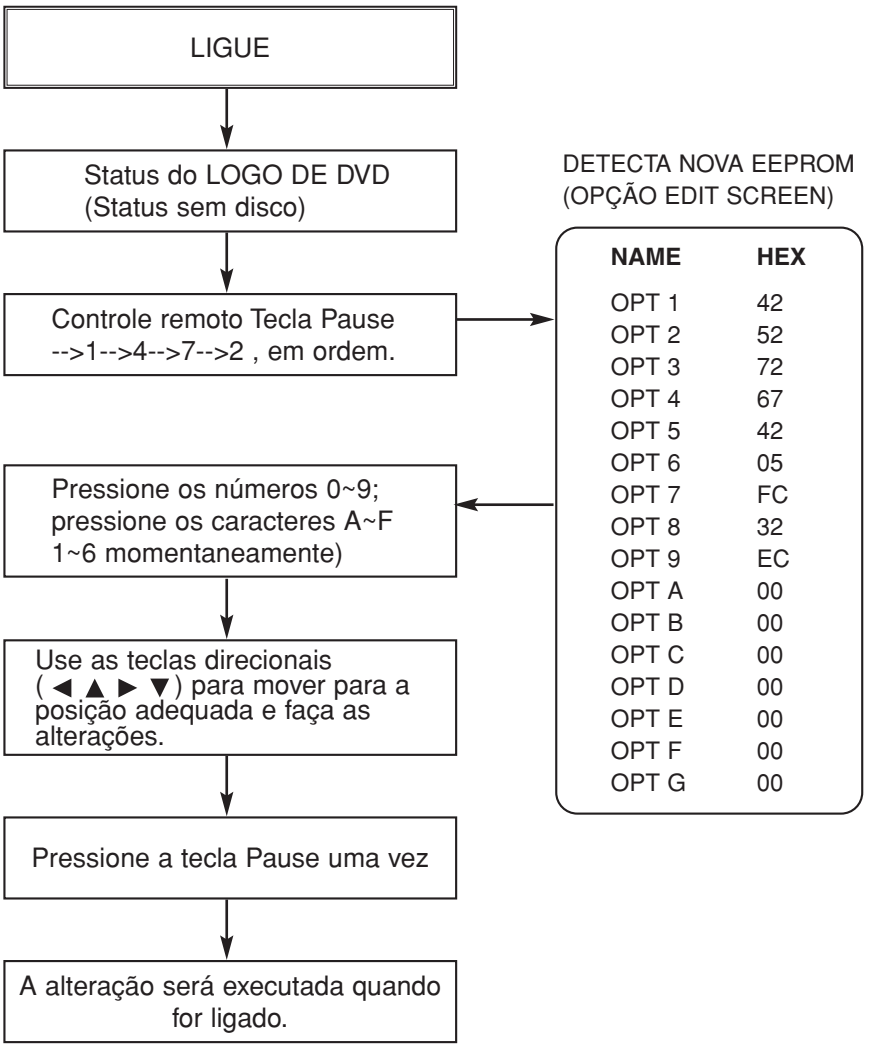
8. Minimize os movimentos do corpo quando estiver manuseando dispositivos ESD de reposição fora da embalagem. (Caso contrário, movimentos inofensivos como a fricção do tecido de suas roupas ou o levantar de seu pé de um piso acarpetado podem gerar eletricidade estática suficiente para danificar um dispositivo ESD).

CUIDADO SÍMBOLOS GRÁFICOS

	O SÍMBOLO DE RAIO COM SETA, DENTRO DE UM TRIÂNGULO EQÜILÁTERO, ALERTA O PESSOAL DE MANUTENÇÃO PARA A PRESENÇA DE “VOLTAGEM PERIGOSA” NÃO ISOLADA, QUE PODE SER FORTE O SUFICIENTE PARA CONSTITUIR UM RISCO DE CHOQUE ELÉTRICO.
	O PONTO DE EXCLAMAÇÃO DENTRO DE UM TRIÂNGULO EQÜILÁTERO SERVE PARA ALERTAR O PESSOAL TÉCNICO SOBRE A PRESENÇA DE INSTRUÇÕES DE SEGURANÇA IMPORTANTES NA LITERATURA DE MANUTENÇÃO.

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

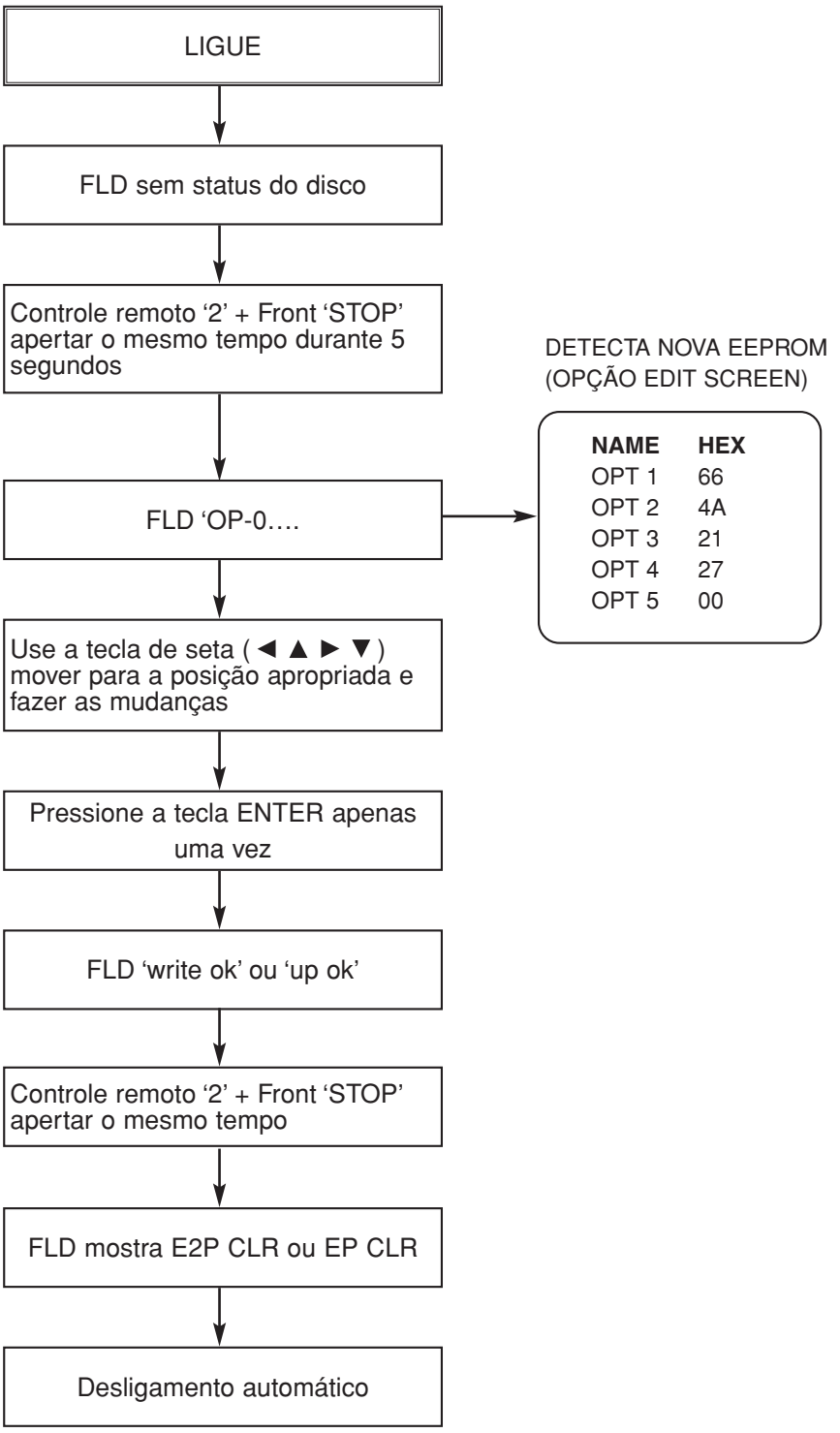
INFORMAÇÕES PARA MANUTENÇÃO DE EEPROM(DVD)



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

INFORMAÇÕES PARA MANUTENÇÃO DE EEPROM(MICOM)


LIGUE
FLD sem status do disco
Controle remoto '2' + Front 'STOP' apertar o mesmo tempo durante 5 segundos
FLD 'OP-0….
Use a tecla de seta (◄ ▲ ► ▼) mover para a posição apropriada e fazer as mudanças
Pressione a tecla ENTER apenas uma vez
FLD 'write ok' ou 'up ok'
Controle remoto '2' + Front 'STOP' apertar o mesmo tempo
FLD mostra E2P CLR ou EP CLR
Desligamento automático
DETECTA NOVA EEPROM
(OPÇÃO EDIT SCREEN)
NAME HEX
OPT 1 66
OPT 2 4A
OPT 3 21
OPT 4 27
OPT 5 00

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

COMO ATUALIZAR O PROGRAMA AUDIO MICOM & O PROGRAMA DVD

1. Como atualizar o programa AUDIO MICOM.

[Atualização com o uso do CD]

(1) Mude o nome do arquivo para baixar como “(MODEL NAME)_(Version).HEX”. Apenas são permitidas letras com caixa alta.
ex) HT353 : “HT353_0709081.HEX”
(2) Copie o arquivo para uma pasta raiz de um CD e grave-o .
(3) Insira o CD no SET, e mova para a função DVD. Aí então, o processo de atualização irá começar com as informações atualizadas.
(4) Quando terminar o processo de atualização o SET será religado com a mensagem “Complete”.

[Atualização com o uso do USB]

(1) Mude o nome do arquivo para baixar como “(MODEL NAME)_(Version).HEX”. Apenas são permitidas letras com caixa alta.
ex) HT353 : “HT353_0709081.HEX”
(2) Copie o arquivo para uma pasta raiz de um dispositivo de armazenamento USB.
(3) Coloque o USB no SET, e mova para a função USB. Então, o processo de atualização irá começar com as informações atualizadas.
(4) Quando terminar o processo de atualização o SET será religado com a mensagem “Complete”.

2. Como atualizar o programa DVD.

[Atualização com o uso do CD]

(1) Renomeie o arquivo para baixar como “TARGET.BIN” em letras de caixa alta.
(2) Copie o arquivo para a pasta “\MTK_UPG\” do CD, e grave-o.
Ex) P:\MTK_UPG\TARGET.BIN
(3) Insira um CD no SET, e então, após alguns instantes a bandeja do CD irá se abrir com a informação já atualizada na tela. .
(4) Remova o CD, e pressione a tecla UP no controle remoto.
(5) Remova e reconecte o cabo de energia quando ele mudar para a tela com o logo das informações atualizadas. Assim, o processo de atualização está completo.

[Atualização com o uso do USB]

(1) Mude o nome do arquivo para baixar como “TARGET.BIN” em letras de caixa alta.
(2) Copie o arquivo para a pasta “\MTK_UPG\” do USB formatado e grave-o.
Ex) P:\MTK_UPG\TARGET.BIN
(3) Mova para a função USB, e insira o USB no SET. A informação atualizada será exibida na tela.
(4) Remova o USB, e pressione a tecla UP no controle remoto.
(5) Remova e reconecte o cabo de energia quando ele mudar para a tela com o logo das informações atualizadas. Assim, o processo de atualização está completo.

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

ESPECIFICAÇÕES

GERAIS

Força Elétrica	Referir-se ao sêlo principal
Consumo de energia	Referir-se ao sêlo principal
Peso líquido	3.6 kg
Dimensões externas (W x H x D)	430 x 70 x 311 mm
Condições de operação	Temperatura: 5°C to 35°C, Condição operacional: Horizontal
Umidade operacional	De 5% até 85%

AMPLIFICADOR

Modo Surround (*Dependendo das configurações do modo de som e da fonte,pode ser que não haja nenhuma saída de som).	Frontal:45W + 45W ((Potência de Saída 30W, THD 10%) Central*:45W Surround*: 45W + 45W ((Potência de Saída 30W, 4 Ωat 1 kHz, THD 10%) Subwoofer*: 75W ((Potência de Saída 60W, 8 Ωat 30 Hz, THD 10%)

ALTI FALANTES (SH33SU)

	Alto-Falante Frontal/Traseiro/Central (SH33SU-S)	Subwoofer Passivo (SH33SU-W)
Impedancia	4Ω	8 Ω
Dimensões	99 x 114 x 86 mm	156 x 325 x 320 mm
Peso Líquido (1EA)	0.35 kg	3.5 kg

ALTI FALANTES (SH33SD)

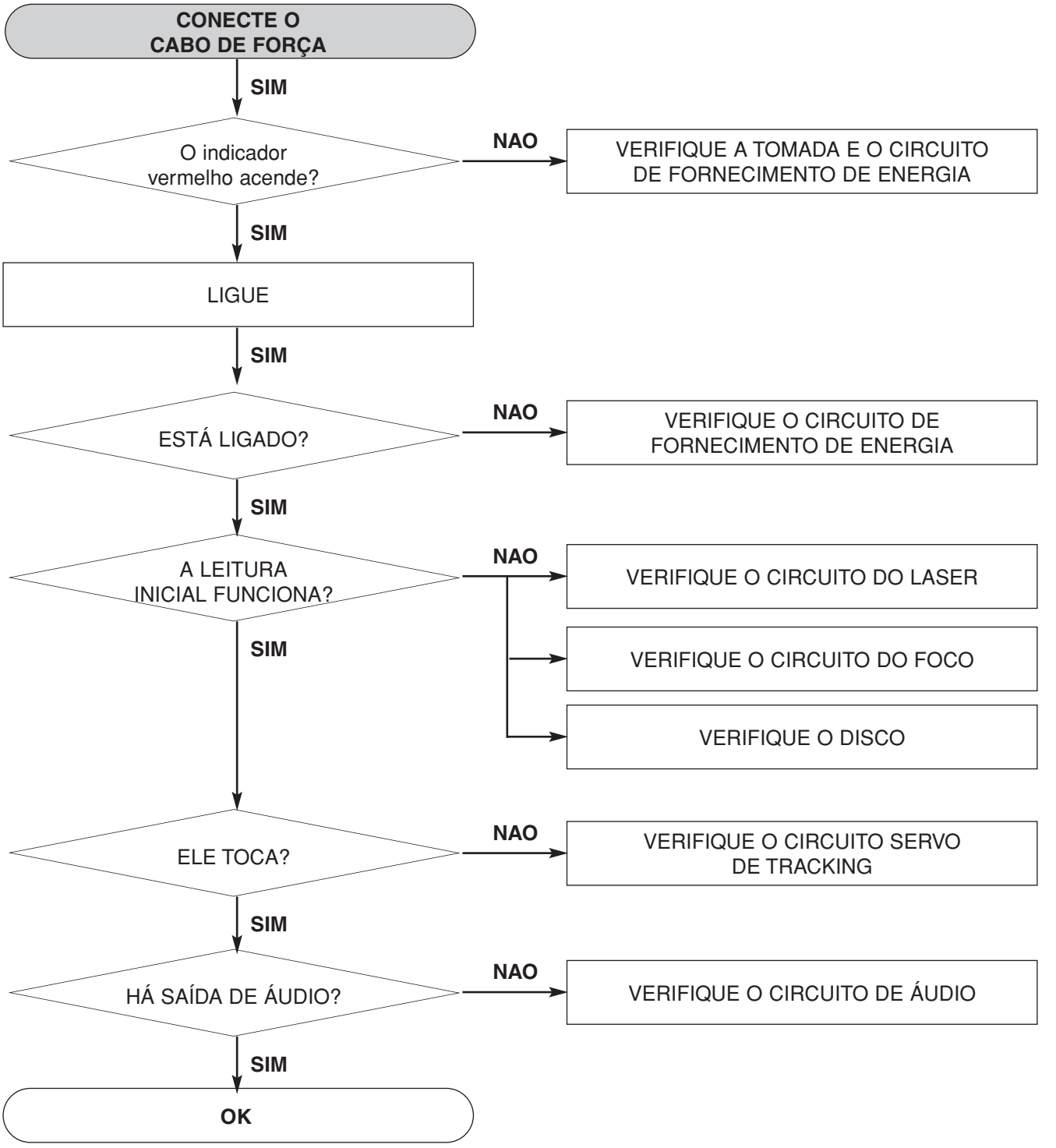
	Alto-Falante Frontal/Traseiro/Central (SH33SD-S)	Subwoofer Passivo (SH33SD-W)
Impedancia	4Ω	8 Ω
Dimensões	99 x 114 x 86 mm	156 x 325 x 320 mm
Peso Líquido (1EA)	0.35 kg	3.5 kg

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

SECTION 2. SEÇÃO DA PARTE ELÉTRICA

GUIA PARA SOLUÇÃO DE PROBLEMAS

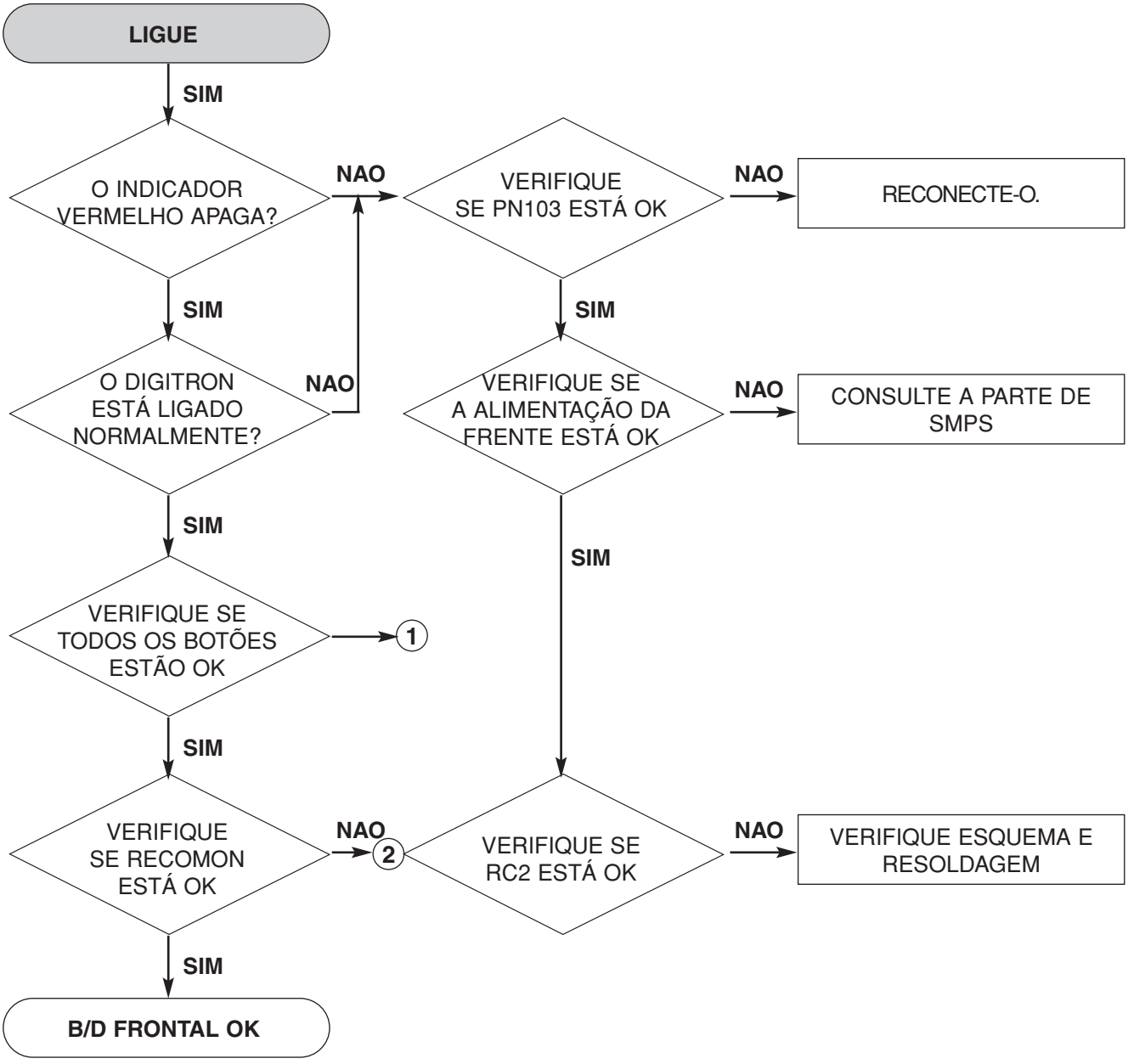
1. CIRCUITO DE FORNECIMENTO DE ENERGIA



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

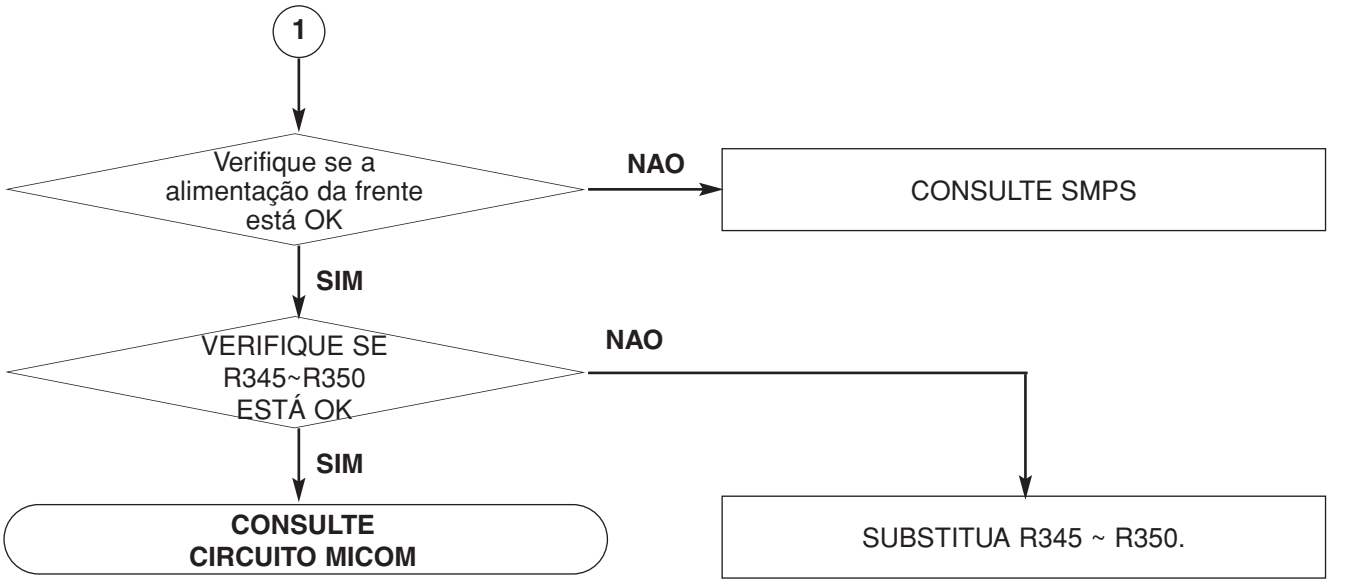
Apenas para uso Interno da LGE

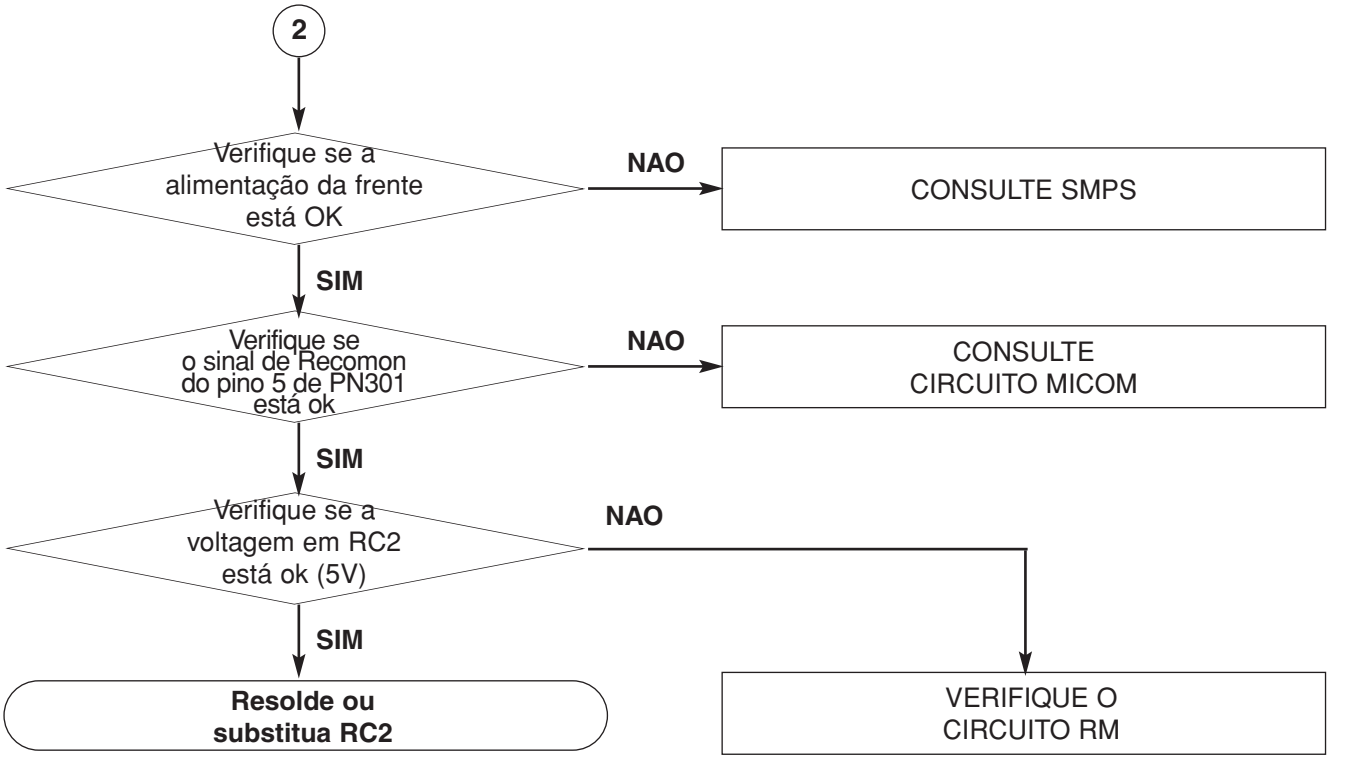
2. CIRCUITO FRONTAL (1/2)



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

3. FRONT CIRCUIT (2/2)

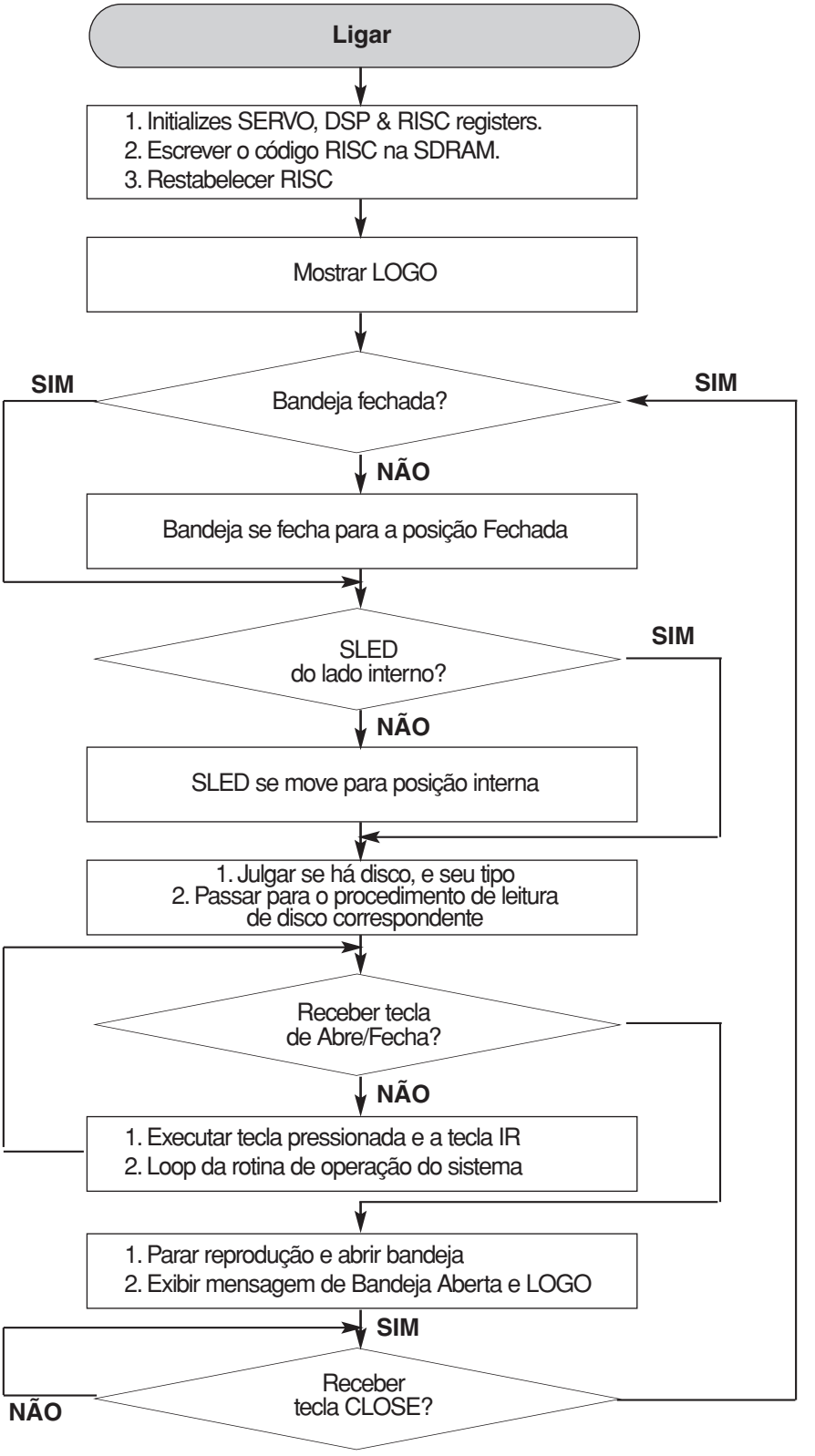




Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

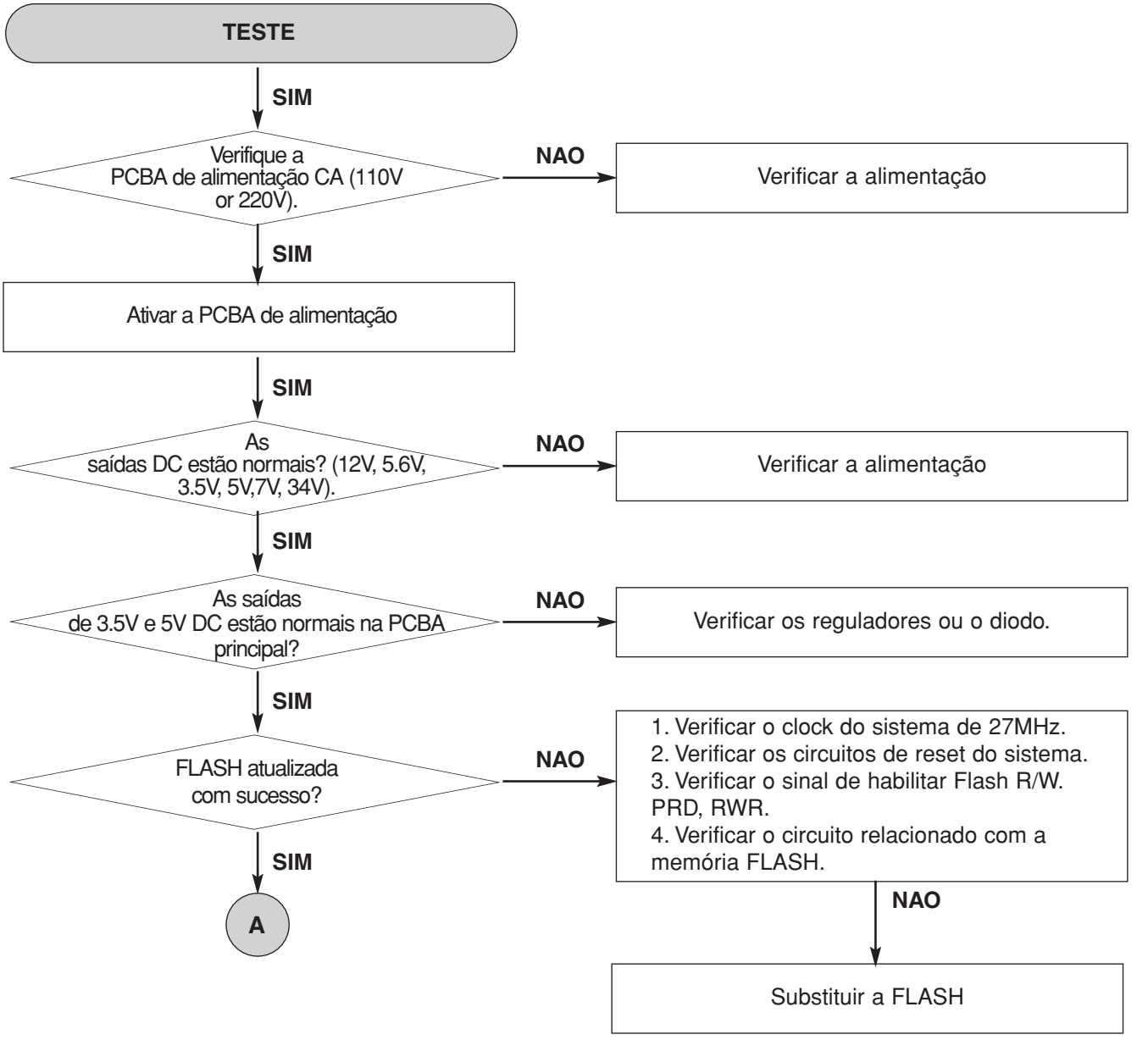
Apenas para uso Interno da LGE

4. FLUXO DE OPERAÇÃO DO SISTEMA



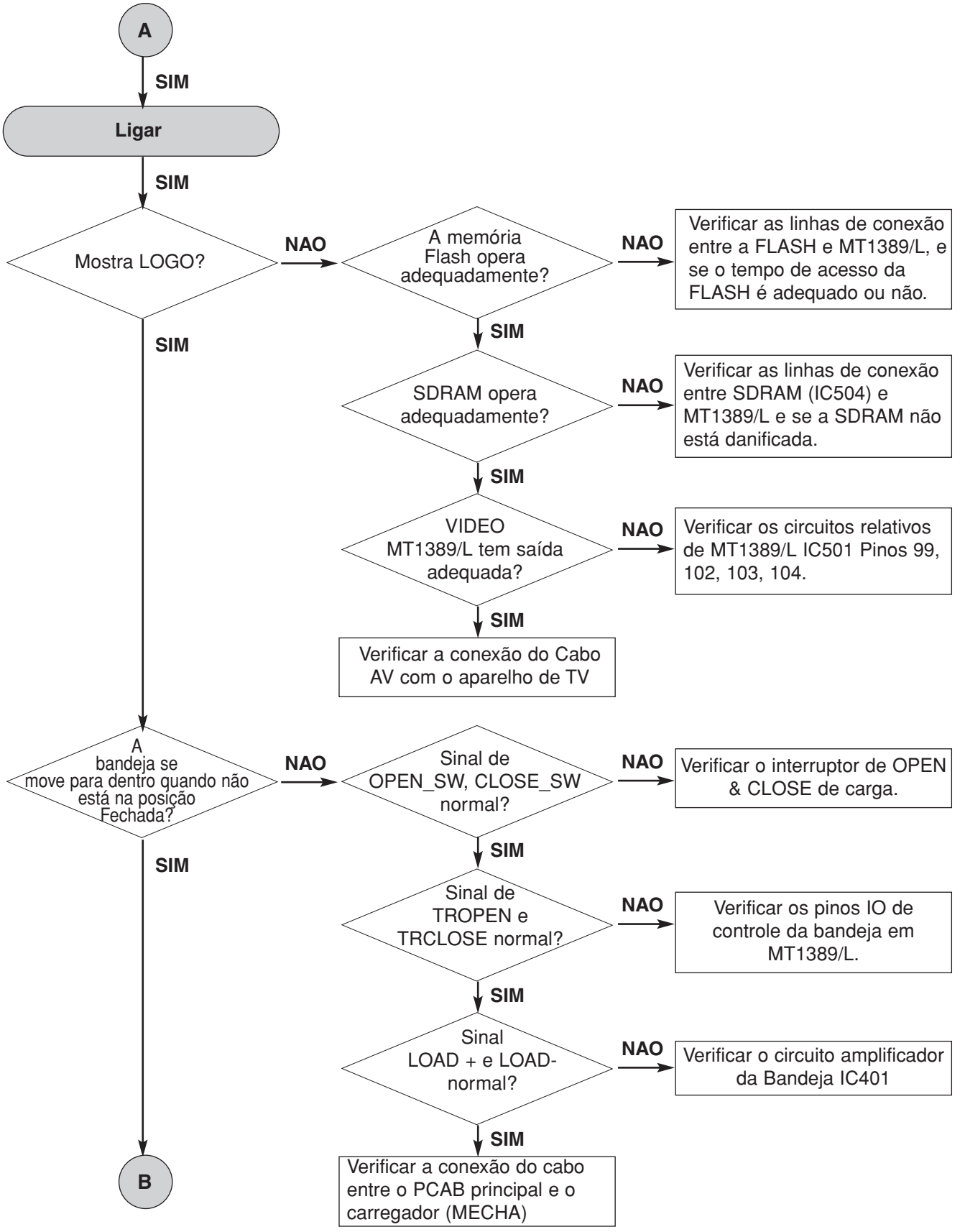
Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

5. FLUXO DE TESTE E DEPURAÇÃO

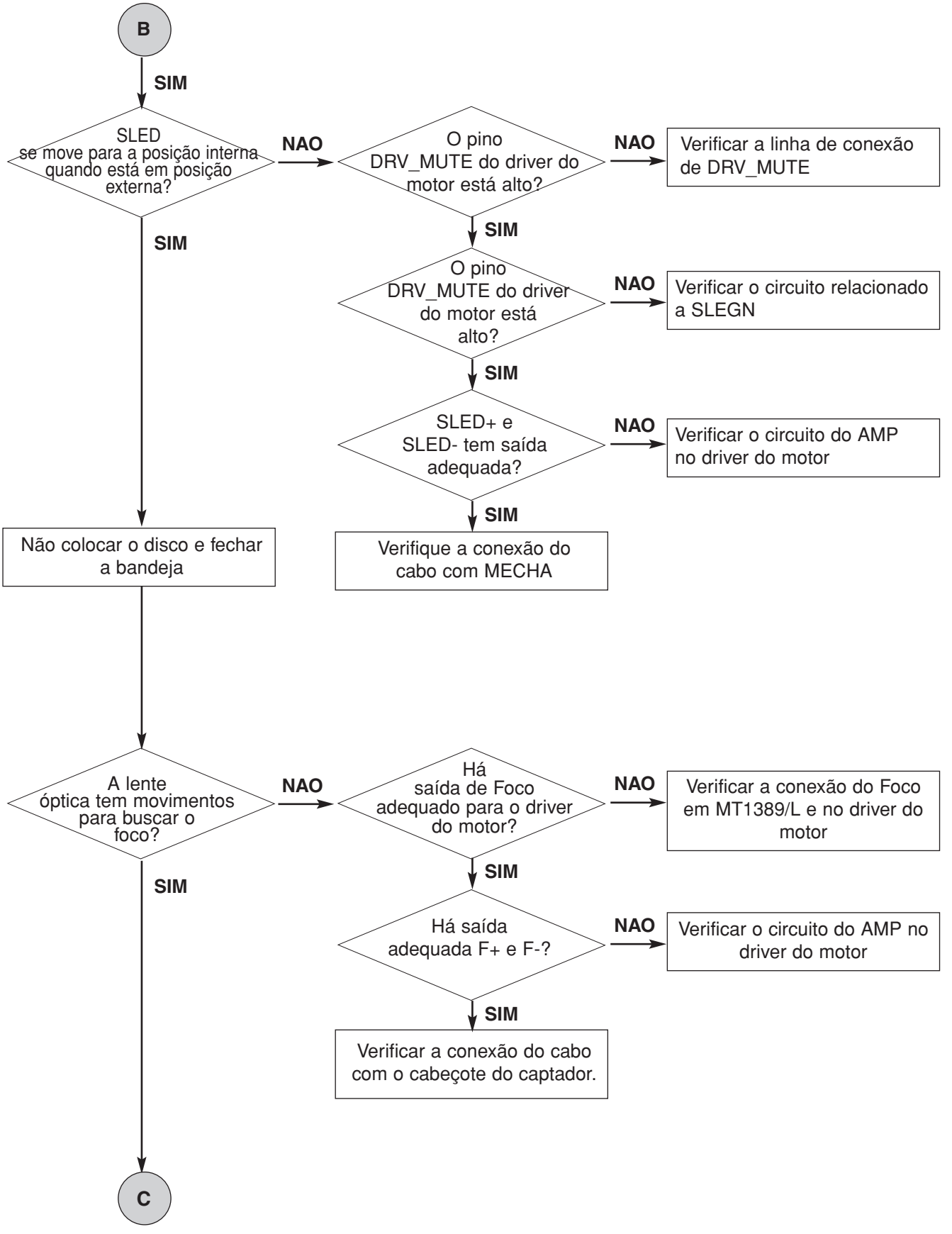

TESTE
SIM
Verifique a PCBA de alimentação CA (110V or 220V).
NAO
Verificar a alimentação
SIM
Ativar a PCBA de alimentação
SIM
As saídas DC estão normais? (12V, 5.6V, 3.5V, 5V,7V, 34V).
NAO
Verificar a alimentação
SIM
As saídas de 3.5V e 5V DC estão normais na PCBA principal?
NAO
Verificar os reguladores ou o diodo.
SIM
FLASH atualizada com sucesso?
NAO
1. Verificar o clock do sistema de 27MHz.
2. Verificar os circuitos de reset do sistema.
3. Verificar o sinal de habilitar Flash R/W. PRD, RWR.
4. Verificar o circuito relacionado com a memória FLASH.
SIM
A
NAO
Substituir a FLASH

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

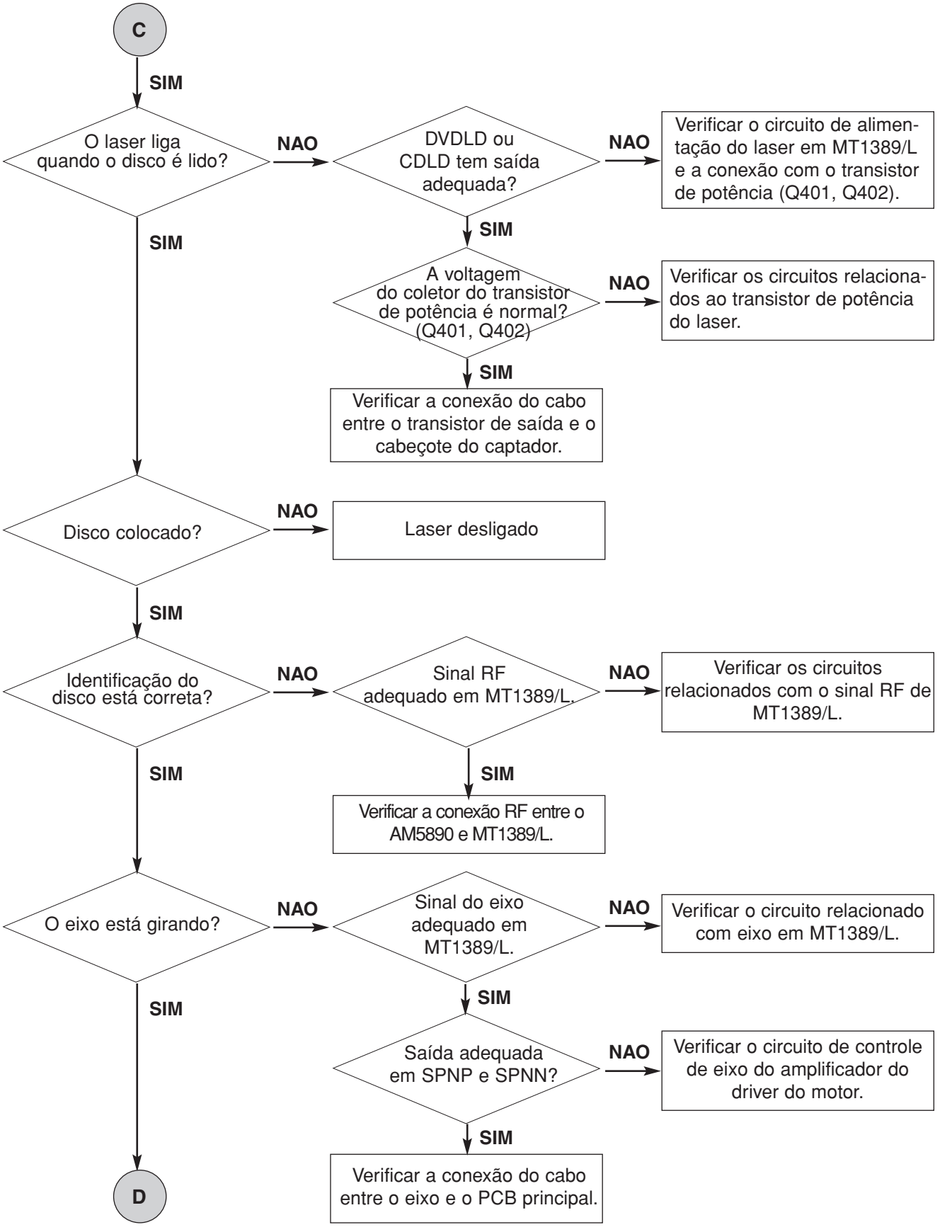

A
SIM
Ligar
SIM
Mostra LOGO?
NAO
A memória Flash opera adequadamente?
NAO
Verificar as linhas de conexão entre a FLASH e MT1389/L, e se o tempo de acesso da FLASH é adequado ou não.
SIM
SIM
SDRAM opera adequadamente?
NAO
Verificar as linhas de conexão entre SDRAM (IC504) e MT1389/L e se a SDRAM não está danificada.
SIM
VIDEO MT1389/L tem saída adequada?
NAO
Verificar os circuitos relativos de MT1389/L IC501 Pinos 99, 102, 103, 104.
SIM
Verificar a conexão do Cabo AV com o aparelho de TV
A bandeja se move para dentro quando não está na posição Fechada?
NAO
Sinal de OPEN_SW, CLOSE_SW normal?
NAO
Verificar o interruptor de OPEN & CLOSE de carga.
SIM
SIM
Sinal de TROPEN e TRCLOSE normal?
NAO
Verificar os pinos IO de controle da bandeja em MT1389/L.
SIM
Sinal LOAD + e LOAD- normal?
NAO
Verificar o circuito amplificador da Bandeja IC401
SIM
Verificar a conexão do cabo entre o PCAB principal e o carregador (MECHA)
B

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

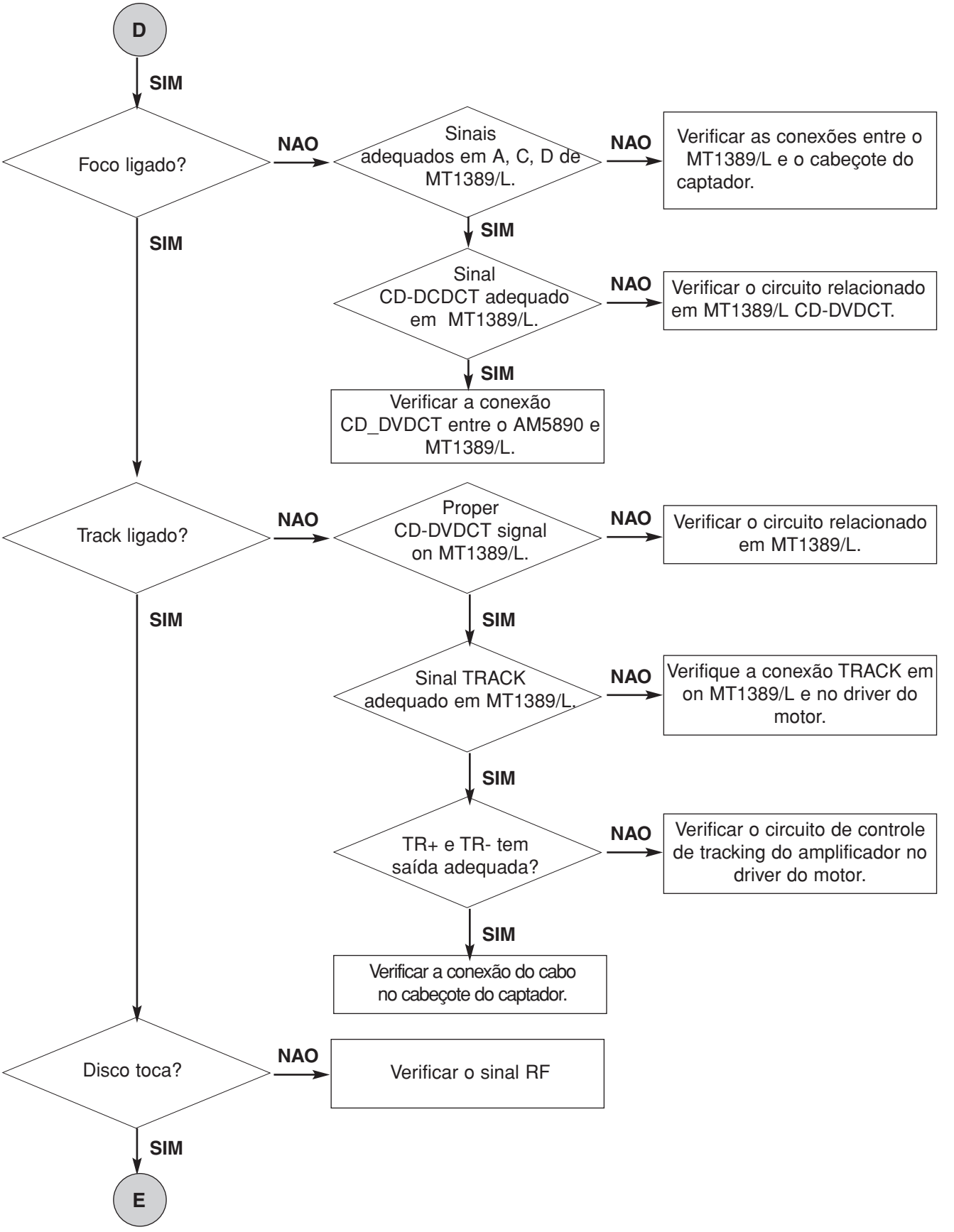

B
SIM
SLED se move para a posição interna quando está em posição externa?
NAO
O pino DRV_MUTE do driver do motor está alto?
NAO
Verificar a linha de conexão de DRV_MUTE
SIM
SIM
O pino DRV_MUTE do driver do motor está alto?
NAO
Verificar o circuito relacionado a SLEGN
SIM
SLED+ e SLED- tem saída adequada?
NAO
Verificar o circuito do AMP no driver do motor
SIM
Não colocar o disco e fechar a bandeja
Verifique a conexão do cabo com MECHA
A lente óptica tem movimentos para buscar o foco?
NAO
Há saída de Foco adequado para o driver do motor?
NAO
Verificar a conexão do Foco em MT1389/L e no driver do motor
SIM
SIM
Há saída adequada F+ e F-?
NAO
Verificar o circuito do AMP no driver do motor
SIM
Verificar a conexão do cabo com o cabeçote do captador.
C

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

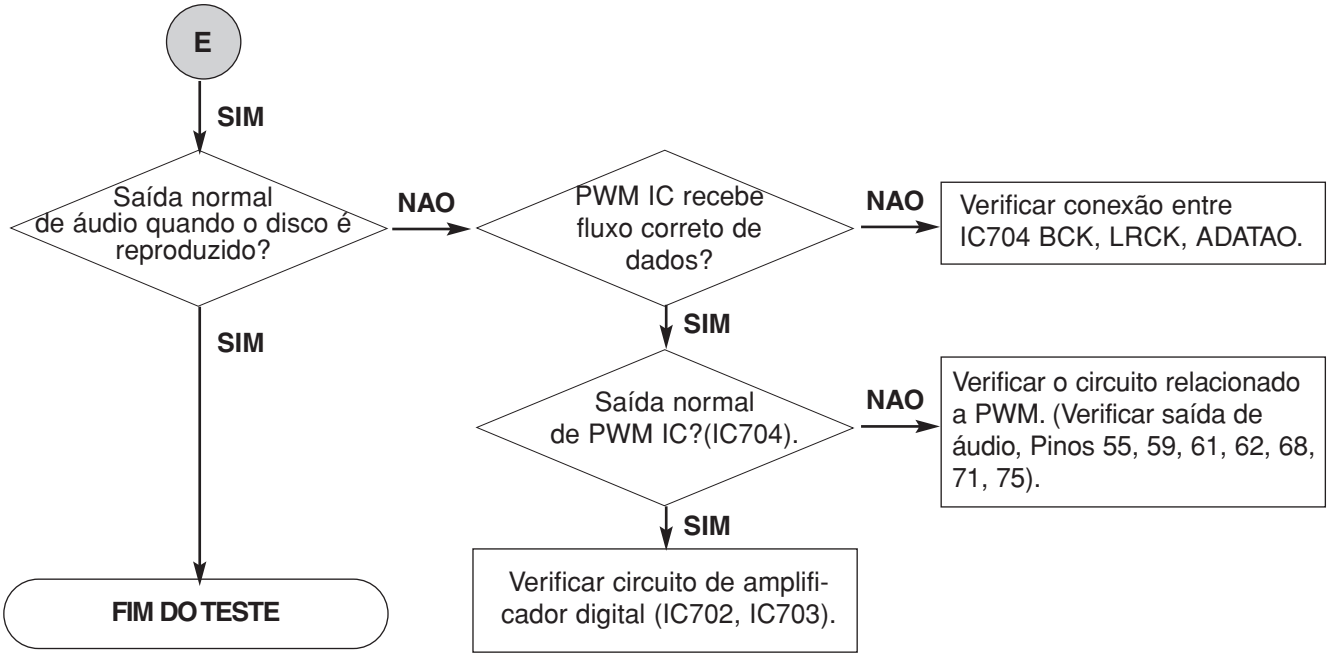

C
SIM
O laser liga quando o disco é lido?
NAO
DVDLD ou CDLD tem saída adequada?
NAO
Verificar o circuito de alimentação do laser em MT1389/L e a conexão com o transistor de potência (Q401, Q402).
SIM
SIM
A voltagem do coletor do transistor de potência é normal? (Q401, Q402)
NAO
Verificar os circuitos relacionados ao transistor de potência do laser.
SIM
Verificar a conexão do cabo entre o transistor de saída e o cabeçote do captador.
Disco colocado?
NAO
Laser desligado
SIM
Identificação do disco está correta?
NAO
Sinal RF adequado em MT1389/L.
NAO
Verificar os circuitos relacionados com o sinal RF de MT1389/L.
SIM
SIM
Verificar a conexão RF entre o AM5890 e MT1389/L.
O eixo está girando?
NAO
Sinal do eixo adequado em MT1389/L.
NAO
Verificar o circuito relacionado com eixo em MT1389/L.
SIM
SIM
Saída adequada em SPNP e SPNN?
NAO
Verificar o circuito de controle de eixo do amplificador do driver do motor.
SIM
Verificar a conexão do cabo entre o eixo e o PCB principal.
D

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.



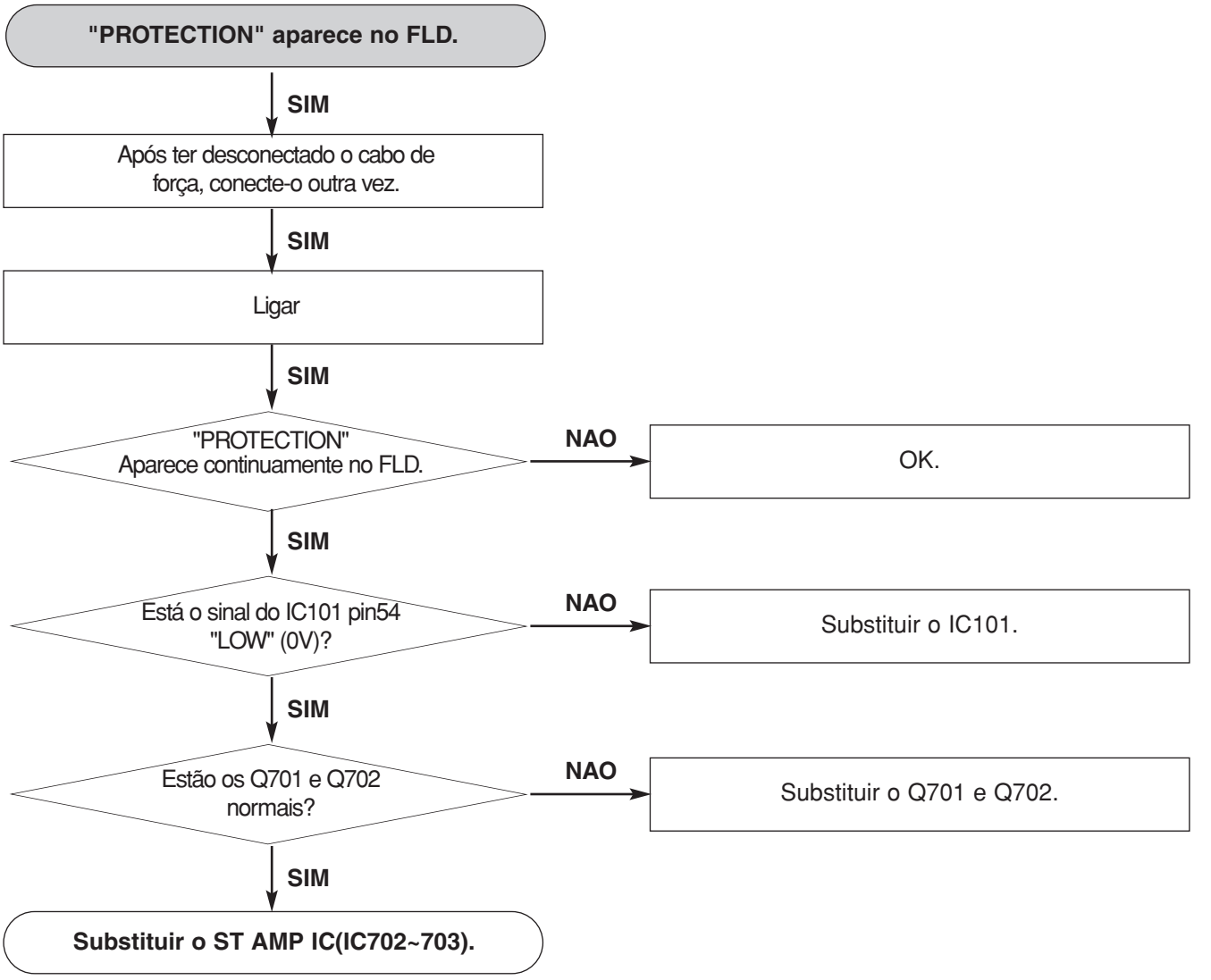
Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE


E
SIM
Saída normal de áudio quando o disco é reproduzido?
NAO
PWM IC recebe fluxo correto de dados?
NAO
Verificar conexão entre IC704 BCK, LRCK, ADATAO.
SIM
SIM
Saída normal de PWM IC?(IC704).
NAO
Verificar o circuito relacionado a PWM. (Verificar saída de áudio, Pinos 55, 59, 61, 62, 68, 71, 75).
SIM
Verificar circuito de amplificador digital (IC702, IC703).
FIM DO TESTE

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

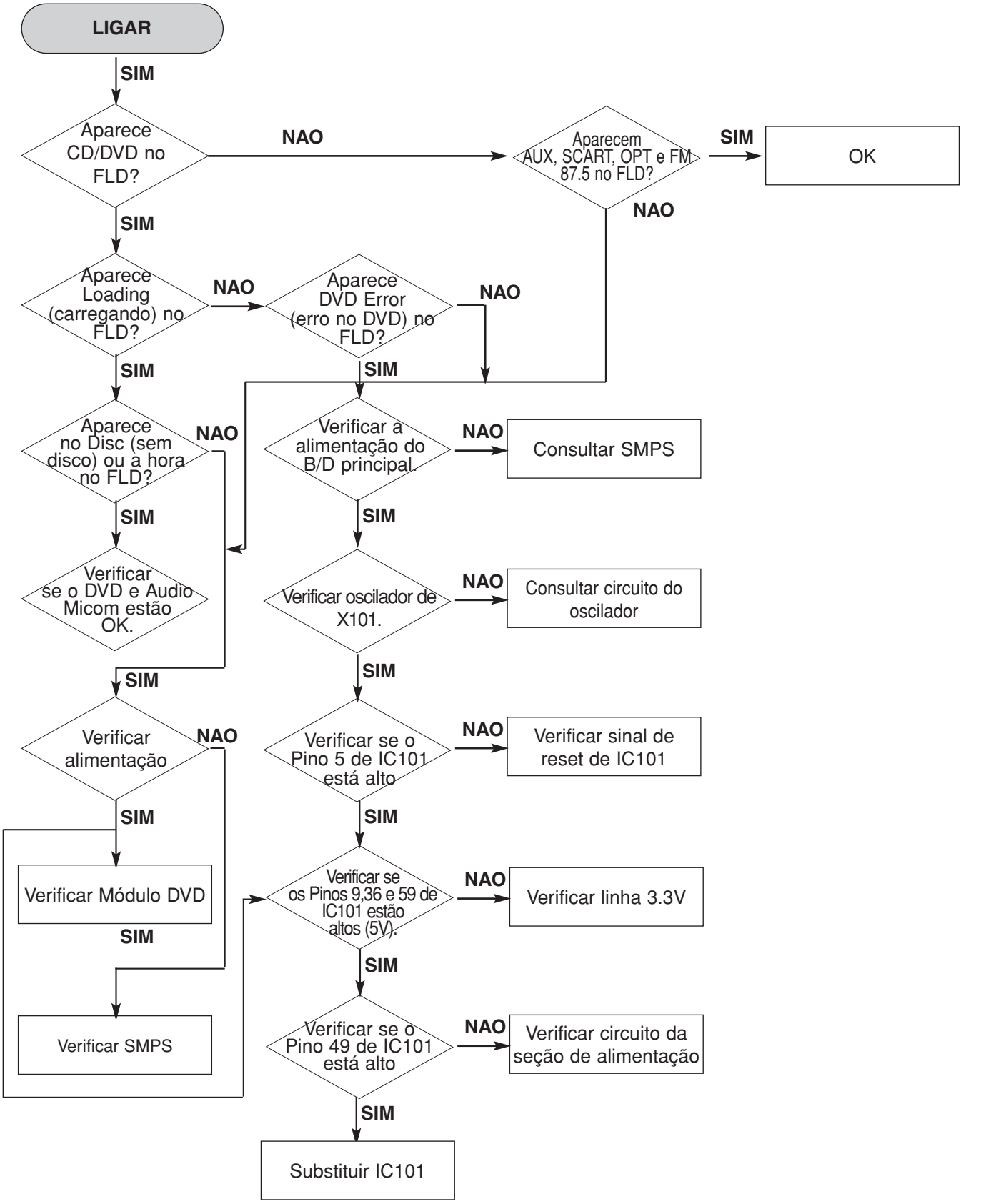
6. PROTEÇÃO AMP



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

7. CIRCUITO µ-COM DE ÁUDIO (DVD E AMPLIFICADOR)

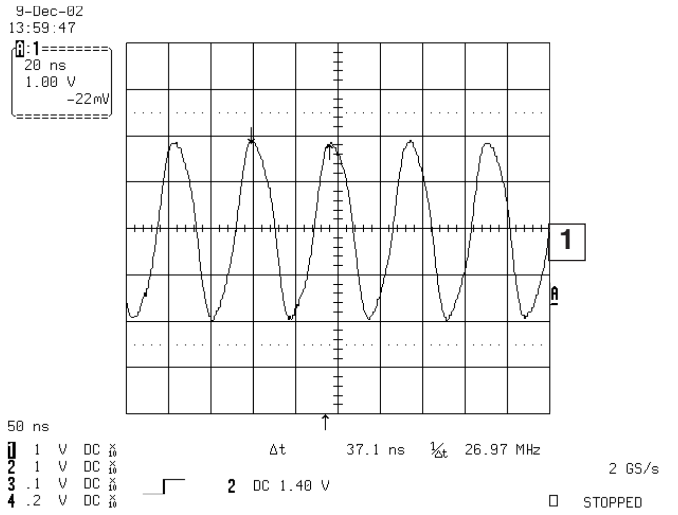


Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

DETALHES E SINAIS DO TESTE DE SISTEMA E DEPURAÇÃO

1. Sinal do sistema 27MHz clock, reset, flash R/W

1) 1) Clock principal de MT1389/L é em 27MHz(X501)



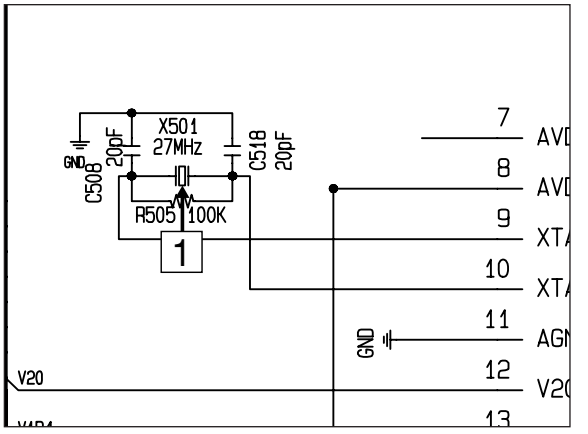


FIG 1-1

2) Reset de MT1389/L está alto e ativo.

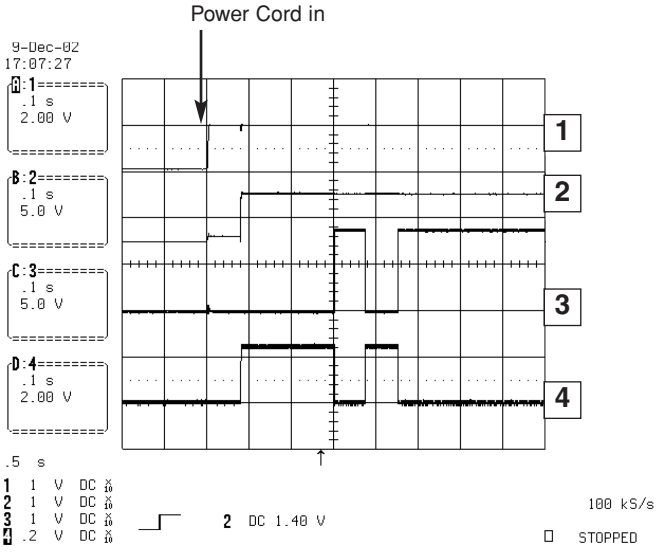
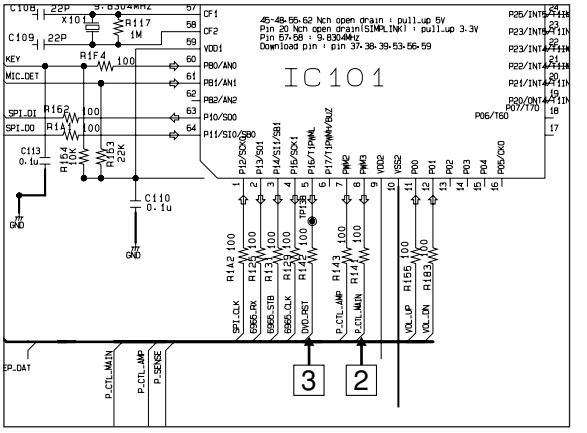
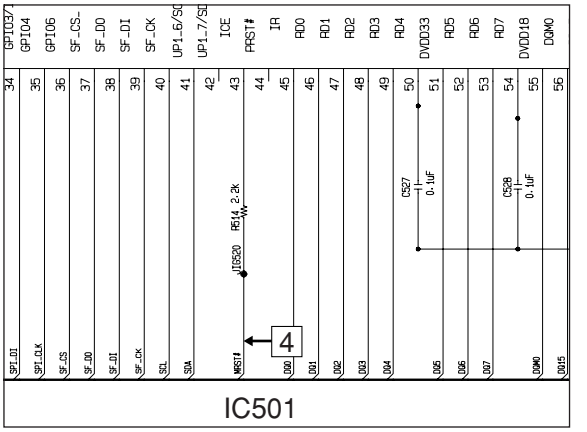


FIG 1-2

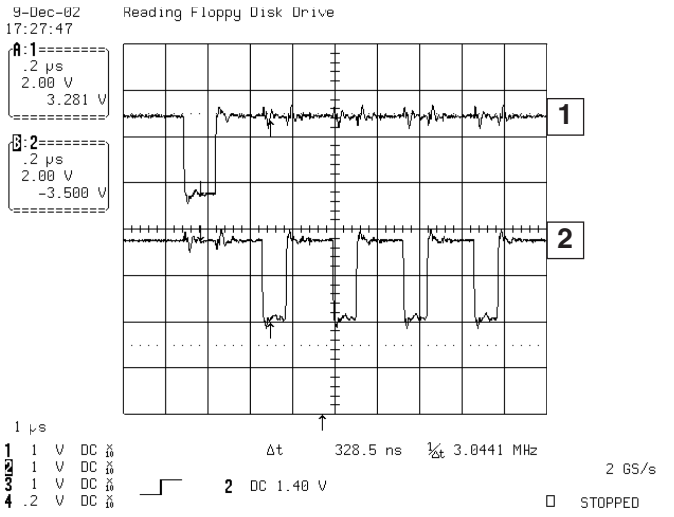




Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

3) Flash R/W permite sinal durante download.



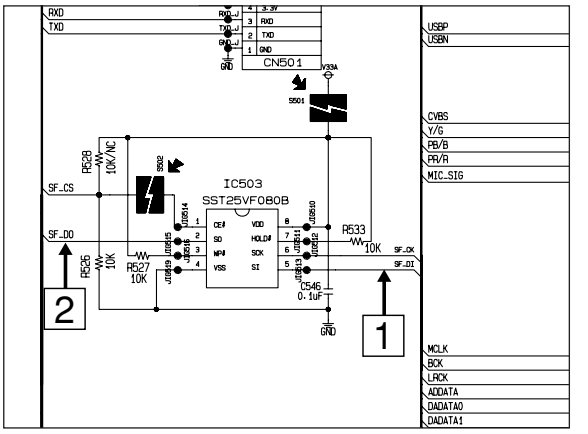
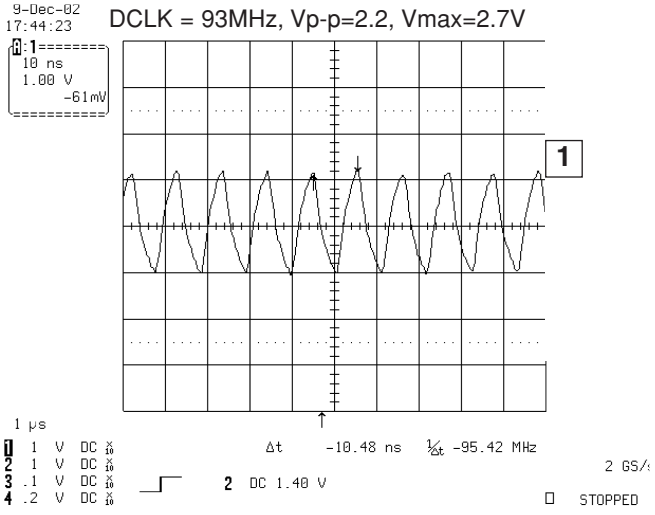


FIG 1-4

2. CLOCK DA SDRAM

1) Clock principal de MT1389/L é em 27MHz(X501)



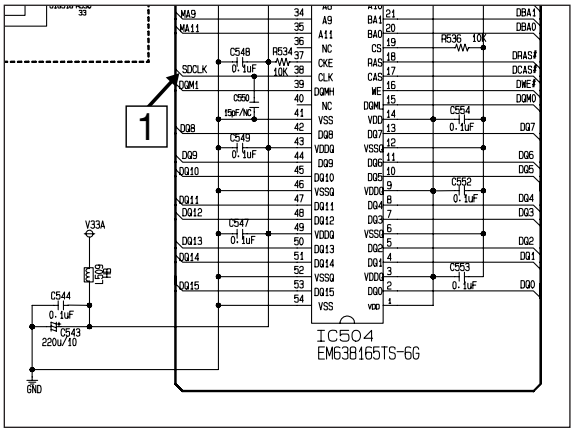


FIG 2-1

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

3. SINAL DE ABRE/FECHA DA BANDEJA

1) Sinal de abre/fecha da bandeja

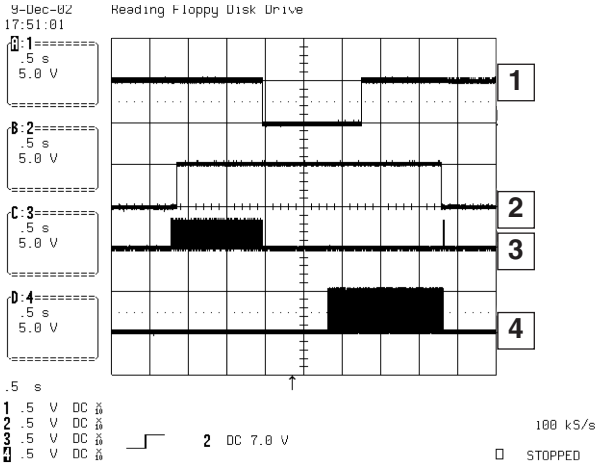


FIG 3-1

2) Sinal de fechamento da bandeja

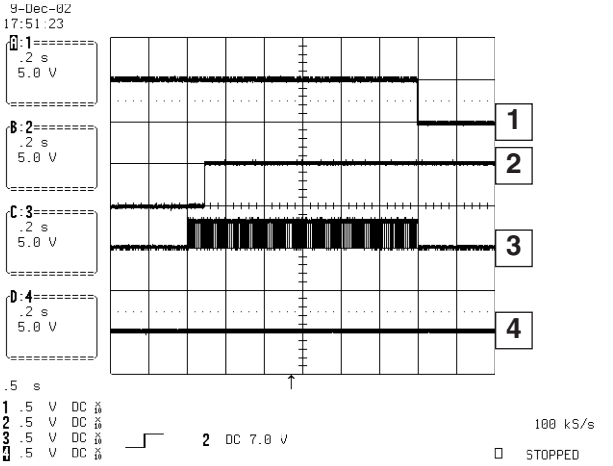


FIG 3-2

3) Sinal de abrertura da bandeja

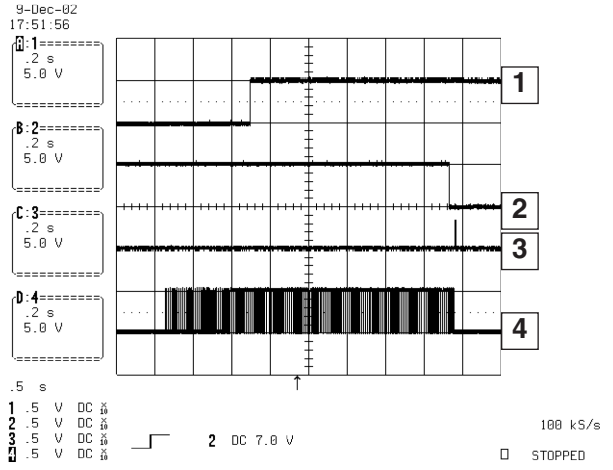
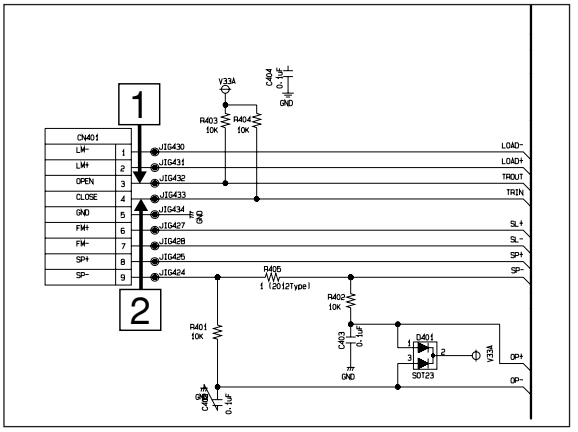
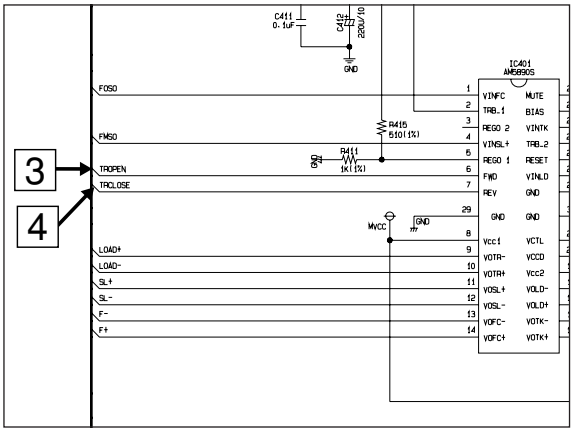


FIG 3-3





Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

4. SINAL RELATIVO A CONTROLE SLED (CONDIÇÃO SEM DISCO)

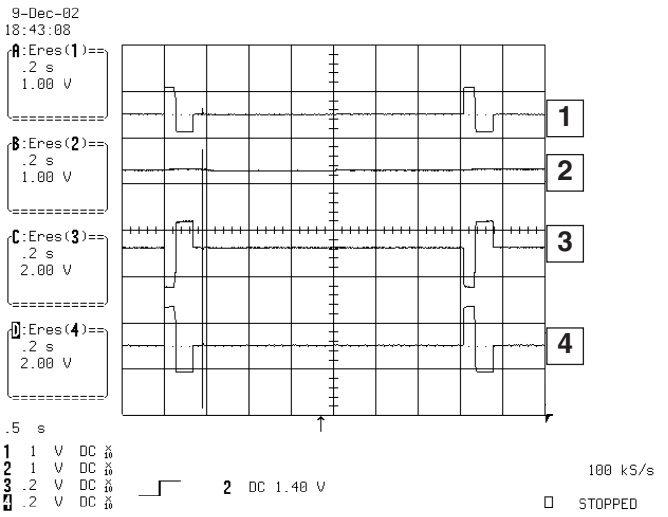
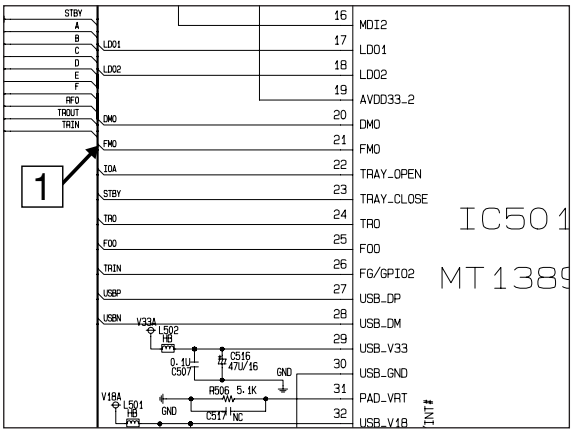
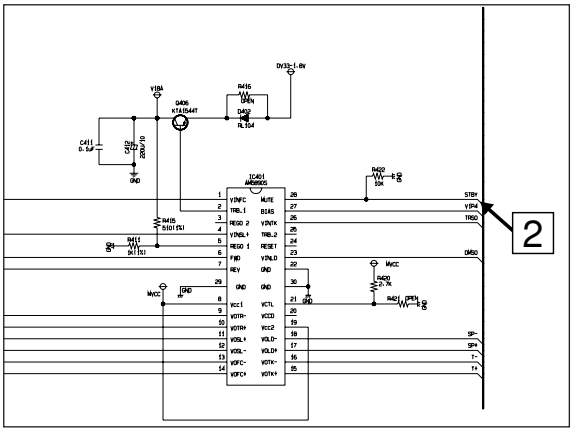
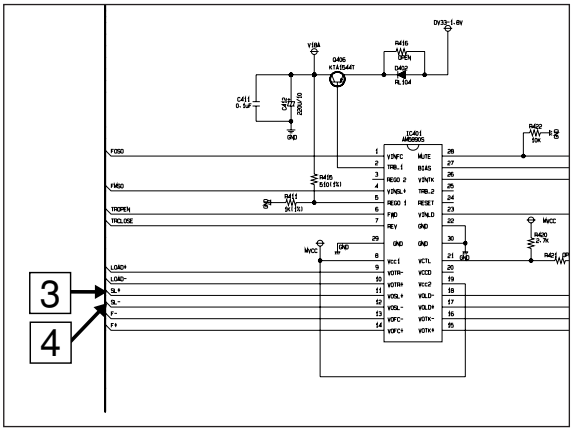


FIG 4-1







Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

5. SINAL RELATIVO A CONTROLE DE LENTE (CONDIÇÃO SEM DISCO)

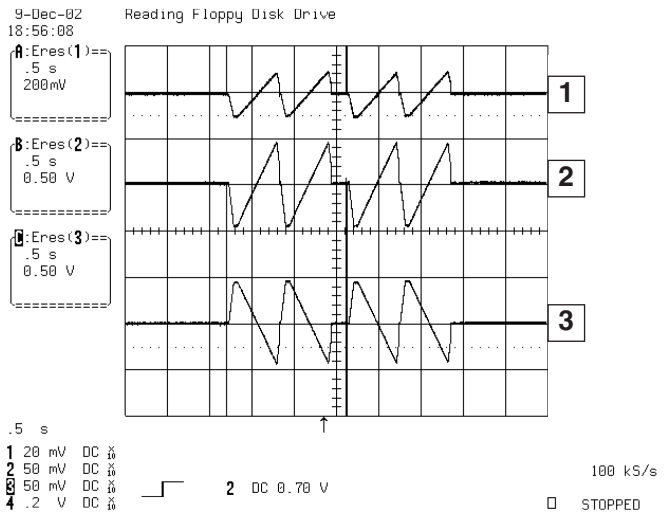
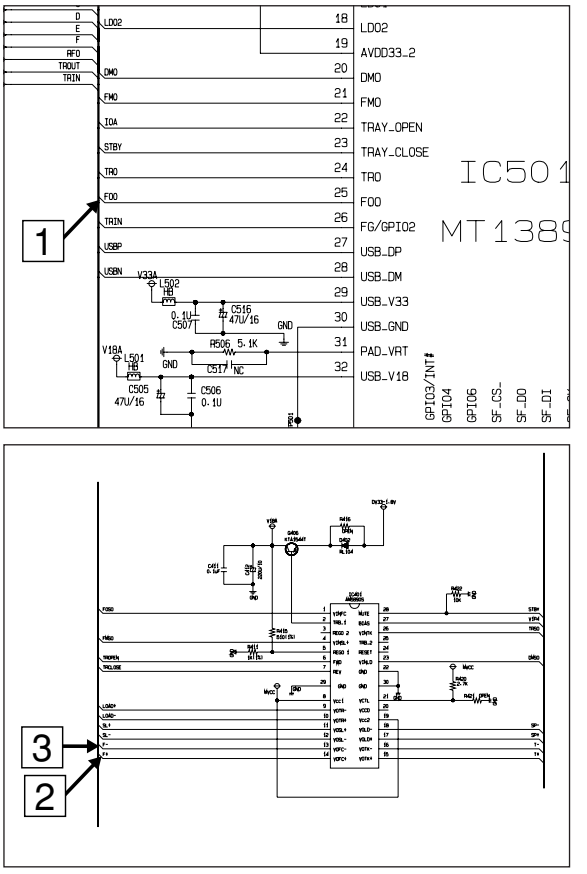


FIG 5-1



6. SINAL RELATIVO A CONTROLE DA POTÊNCIA DO LASER (CONDIÇÃO SEM DISCO)

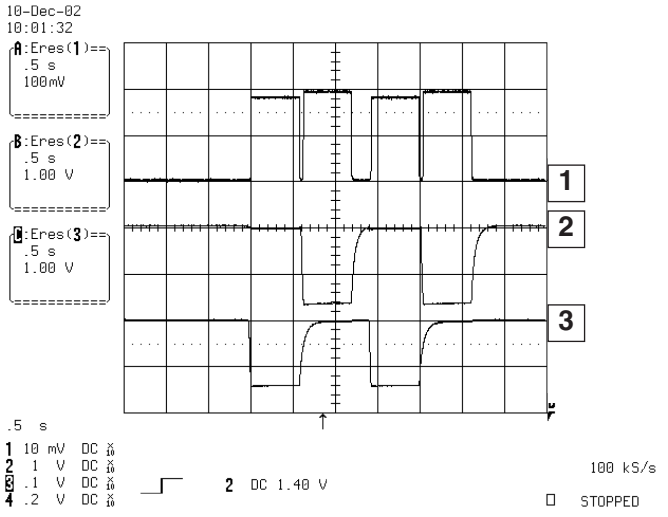
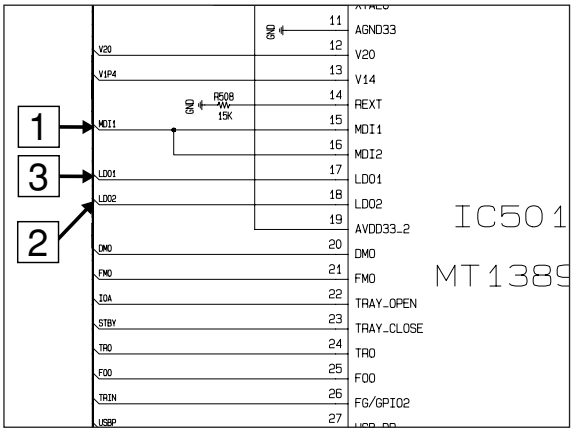


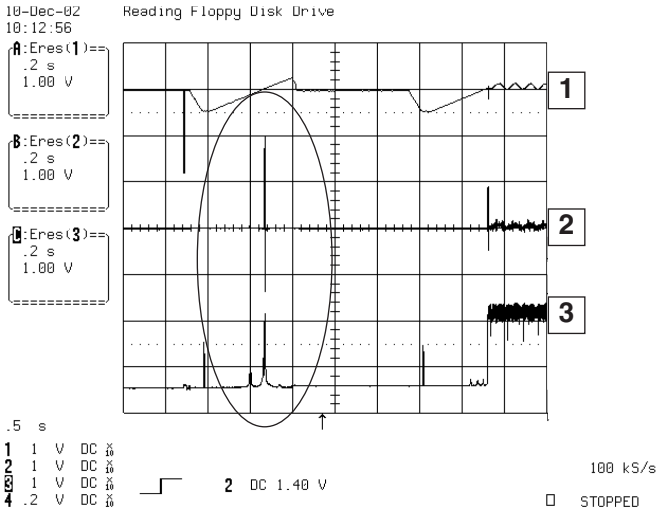
FIG 6-1



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

7. SINAIS DE RECONHECIMENTO DE TIPO DE DISCO



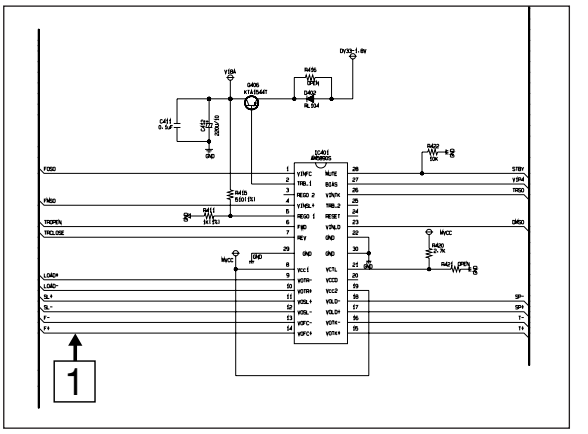
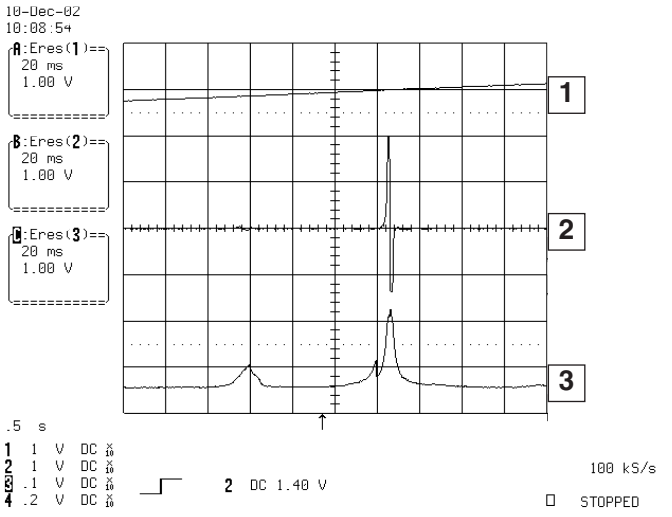


FIG 7-1 (DVD)



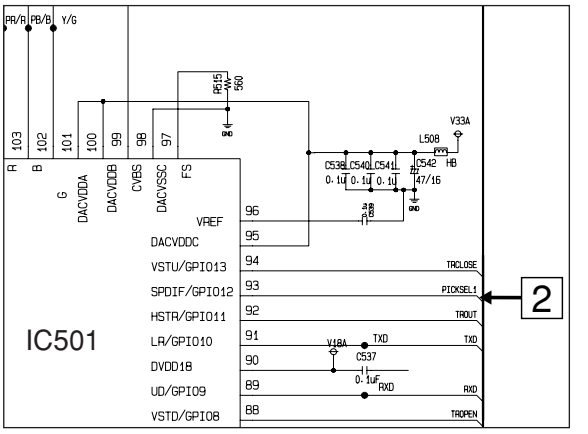
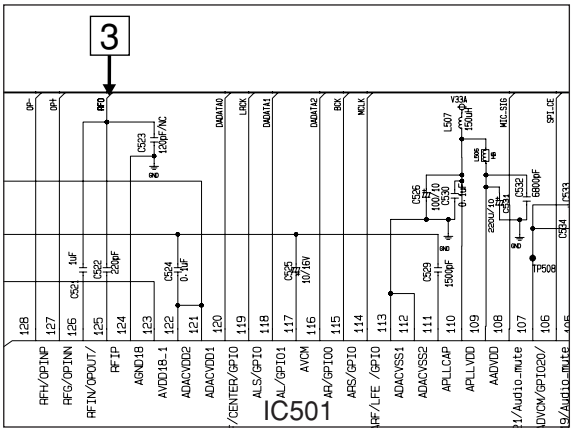
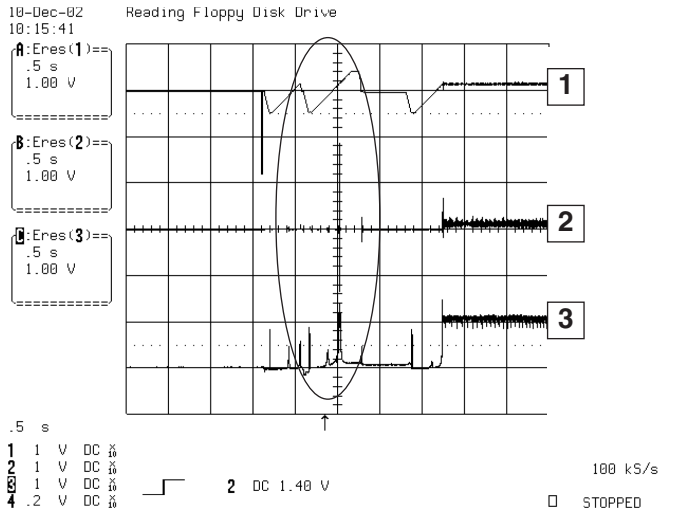


FIG 7-2 (DVD)



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.



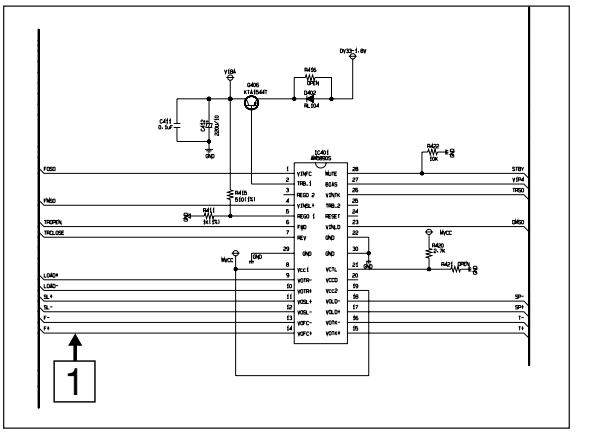
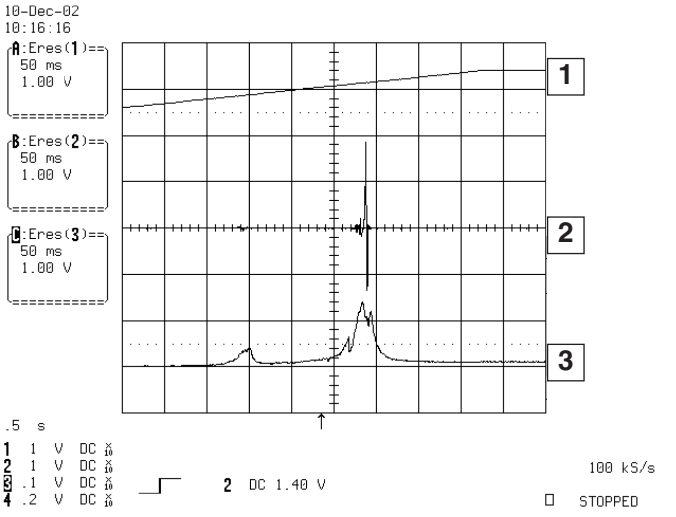


FIG 7-3 (CD)



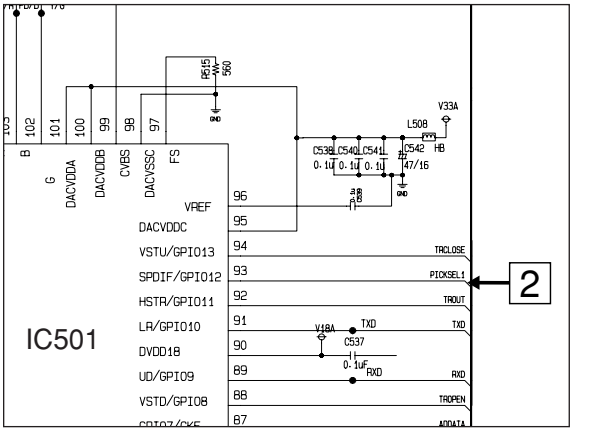
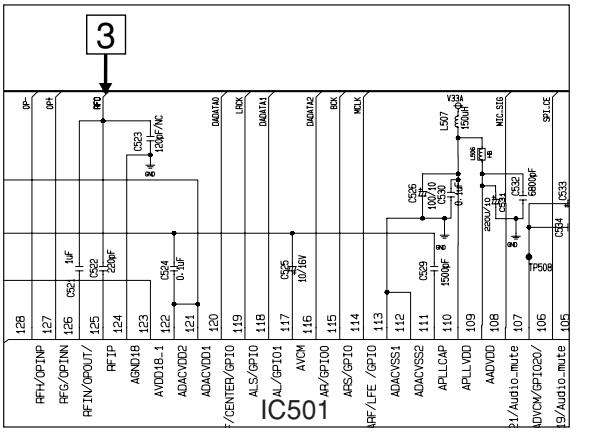


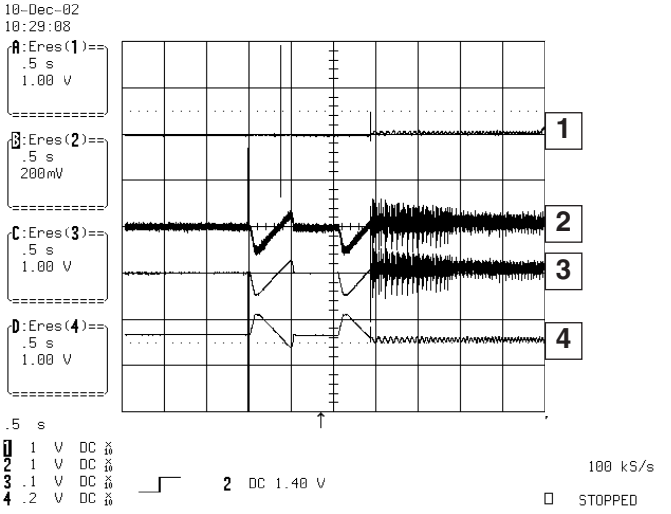
FIG 7-4 (CD)



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

8. SINAIS DE FOCO LIGADO



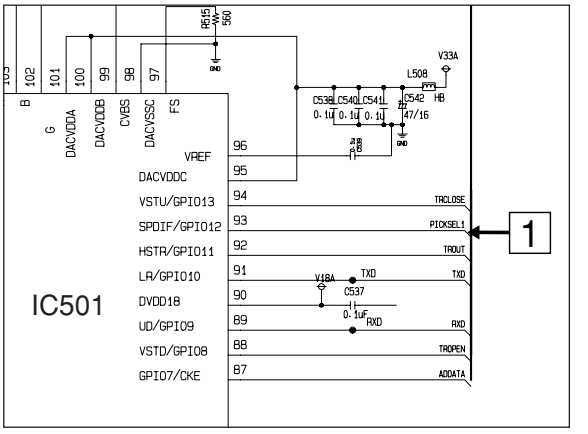
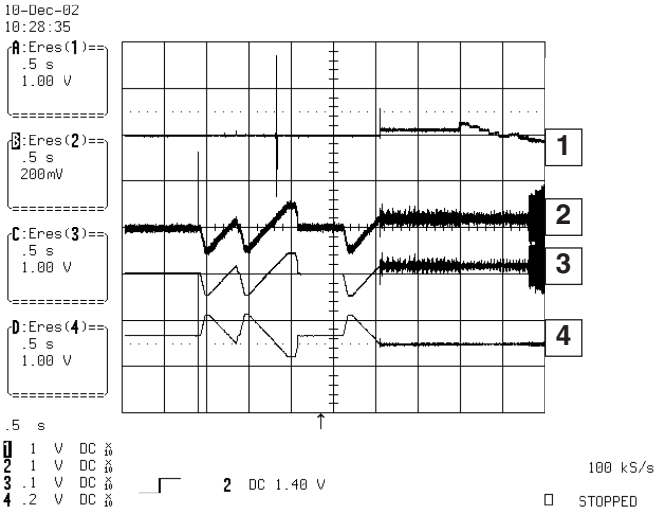


FIG 8-1 (DVD)



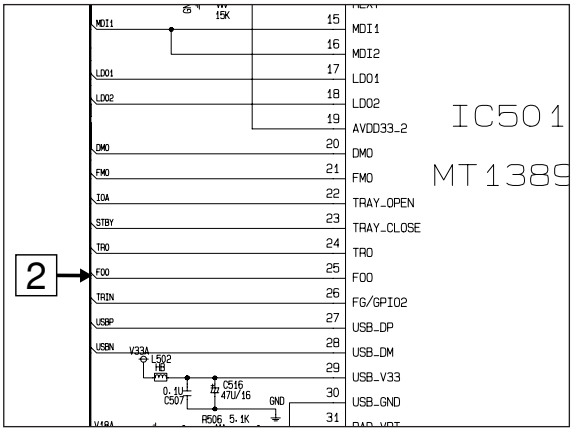
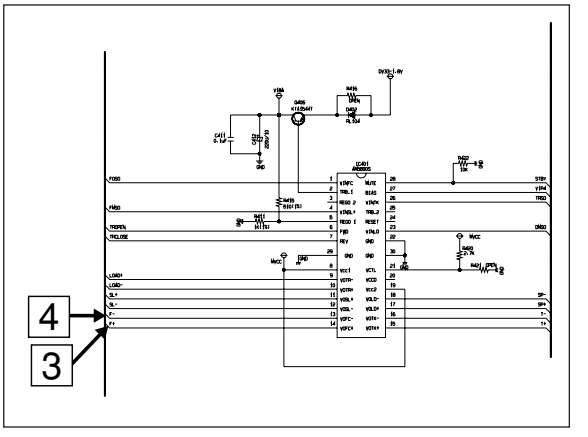


FIG 8-2 (CD)



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

9. SINAIS DE CONTROLE DO EIXO (CONDIÇÃO SEM DISCO)

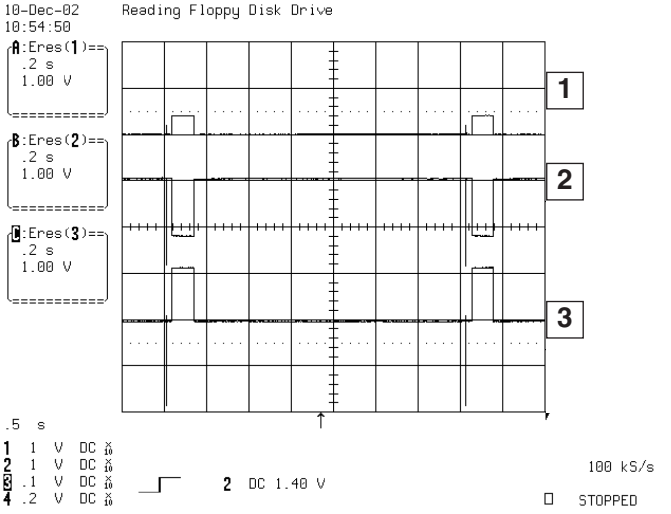
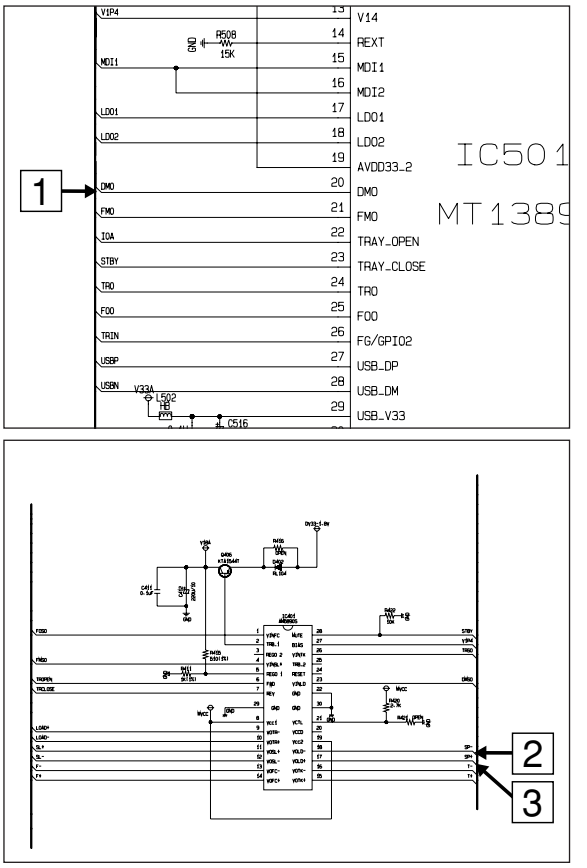


FIG 9-1



10. SINAL RELATIVO A CONTROLE DE TRACKING (VERIFICAÇÃO DO SISTEMA)

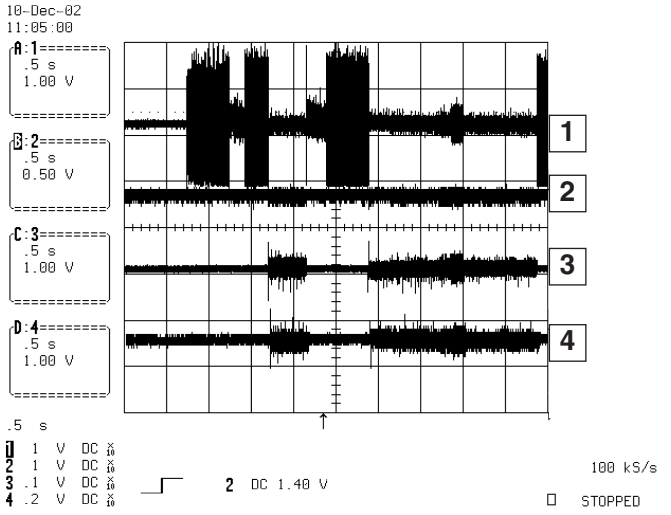
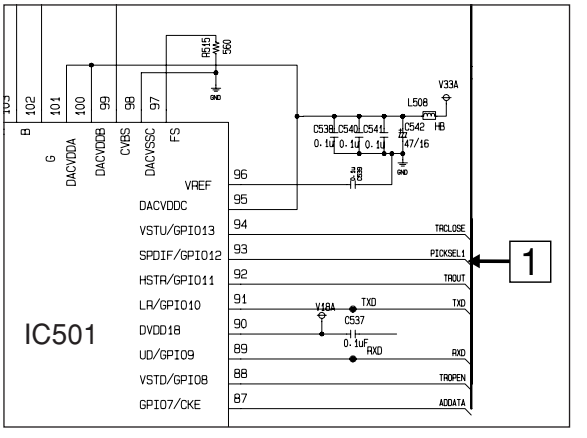
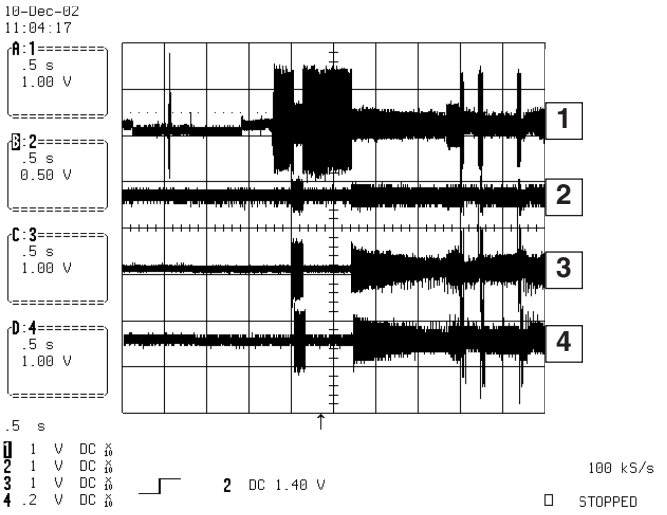


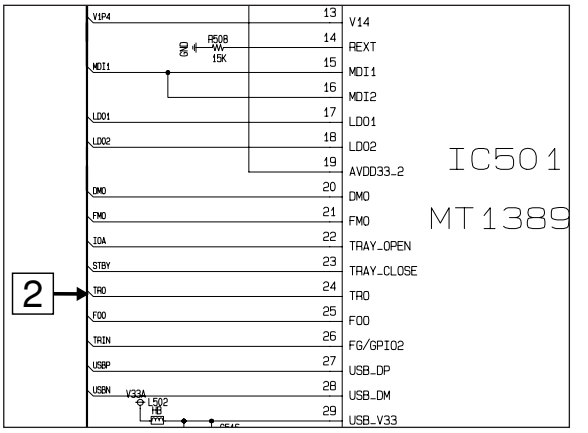
FIG 10-1(DVD)



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE





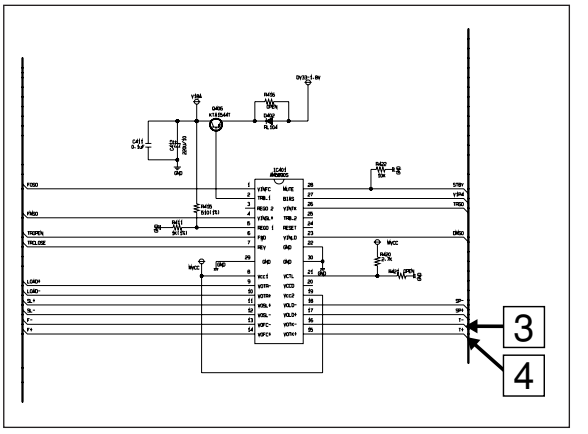
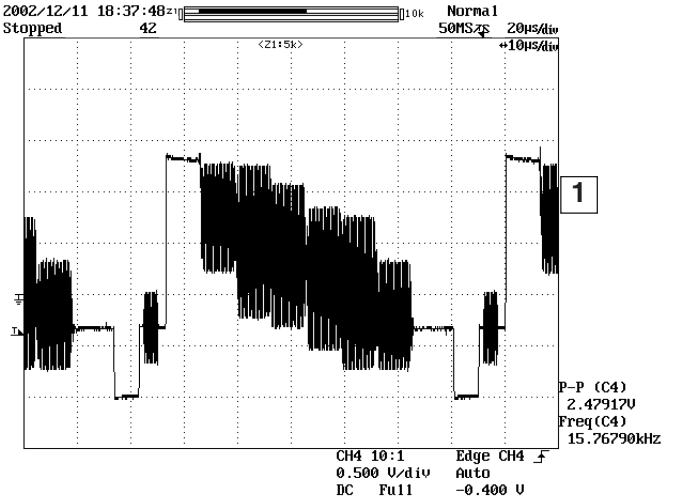


FIG 10-2(CD)

11. SINAIS DE SAÍDA DE VÍDEO MT1389/L

1) Sinal de barra de cores completa (COMPOSIT)



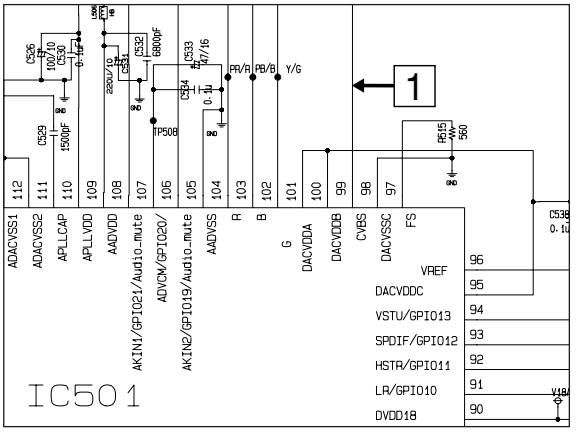
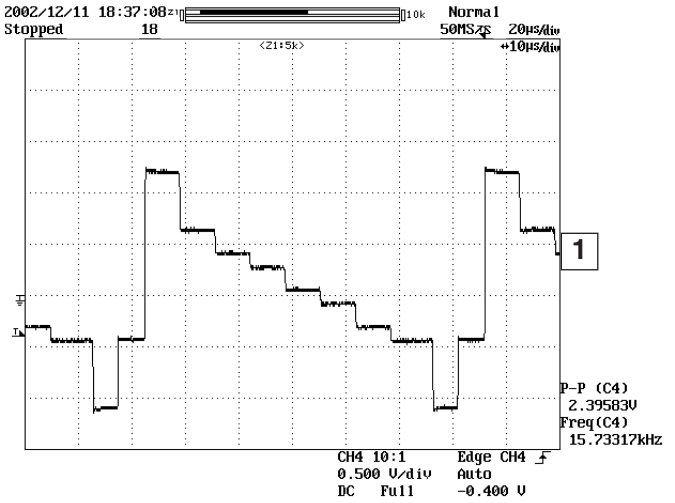


FIG 11-1

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

2) Y



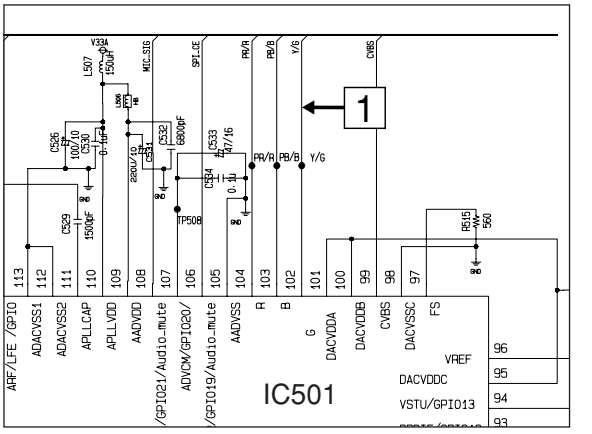
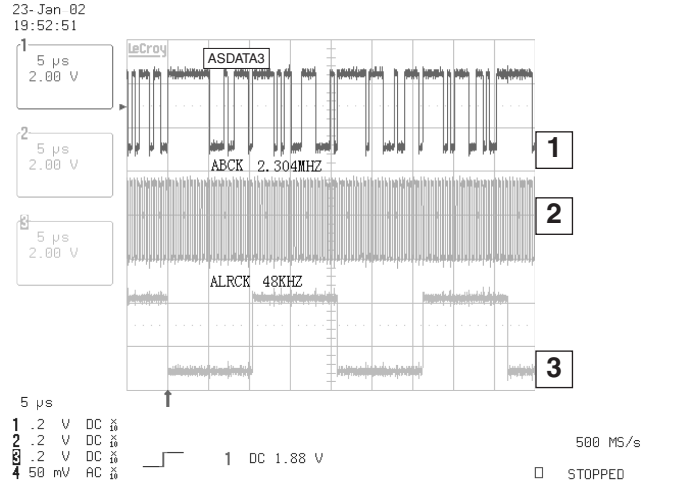


FIG 11-2

12. SAÍDA DE ÁUDIO DE MT1389/L

1) Sinal relativo a Áudio



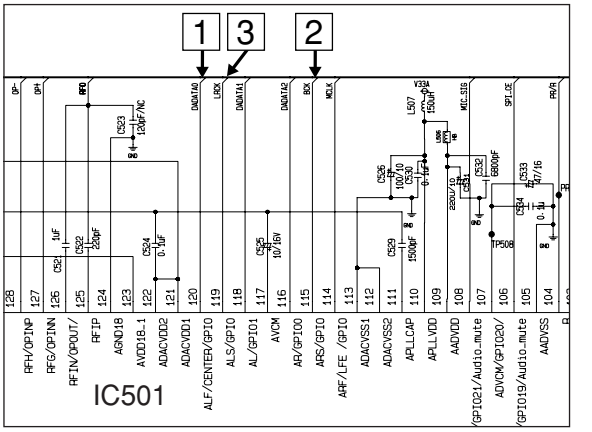


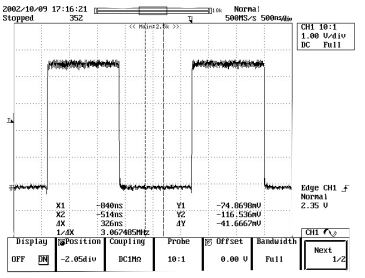
FIG 12-1

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

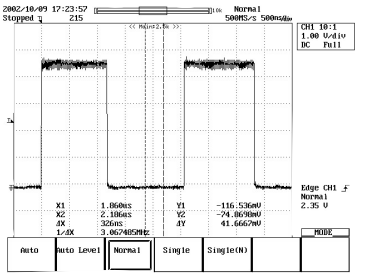
13. SINAIS DE DVD E AMPLIFICADOR

1)



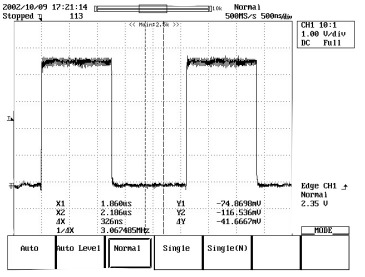
• R703 → TP704

2)



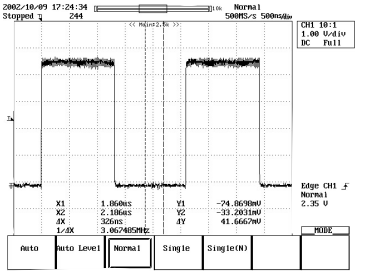
• R720 → TP711

3)



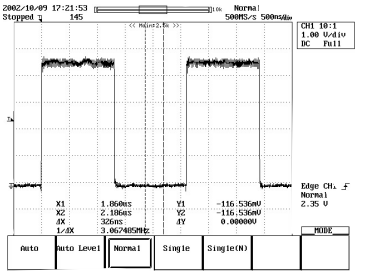
• R704 → TP707
or
R717 → TP705

4)



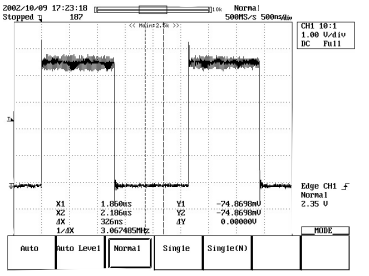
• R709 → TP713

5)

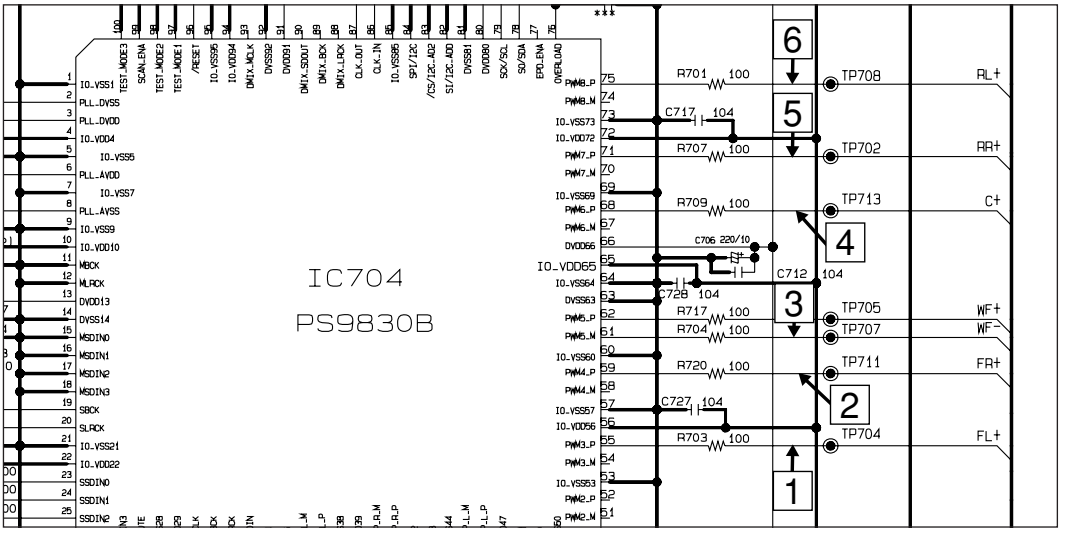


• R707 → TP702

6)



• R701 → TP708

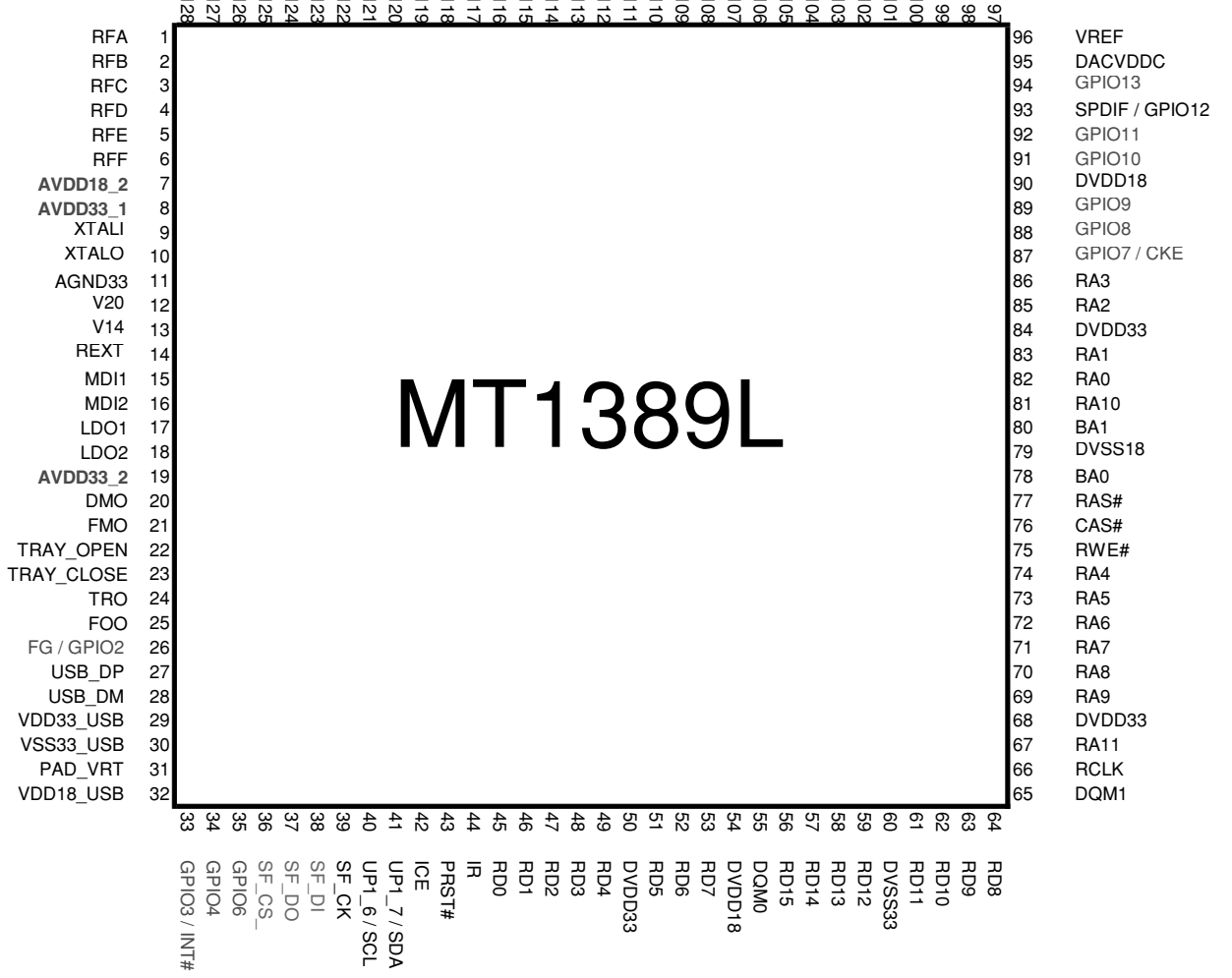


Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

DIAGRAMA DE BLOCO INTERNO DOS ICs

1. IC501 MPEG(MT1389L)

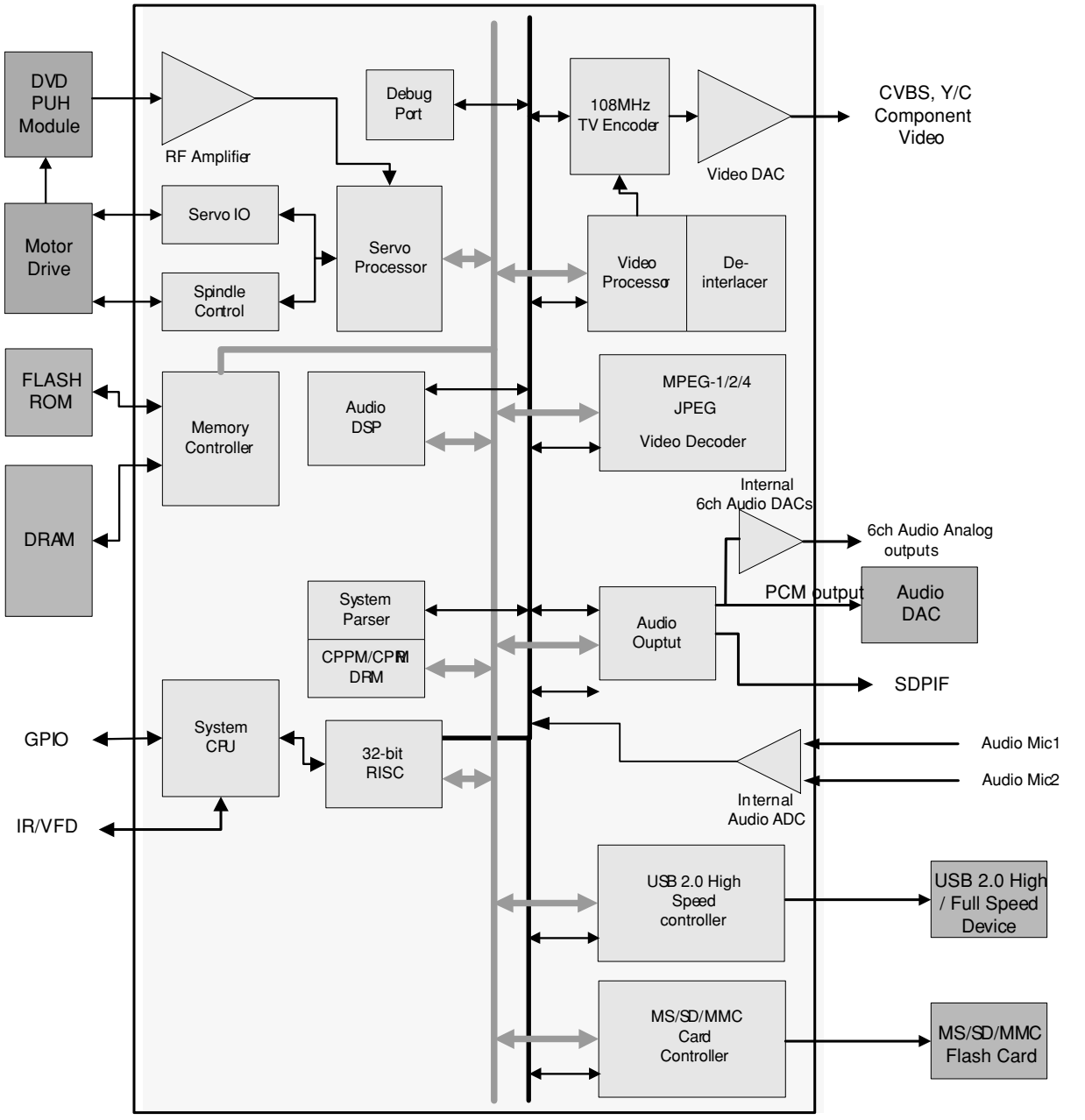
- **CONFIGURAÇÃO DO PIN**



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

• DIAGRAMA DE BLOCOS



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

• DESCRIÇÃO DO PIN

• Abbreviations:
SR: Slew Rate
PU: Pull Up
PD: Pull Down
SMT: Schmitt Trigger
4mA~16mA: Output buffer driving strength.

Pin	Main	Alt.	Type	Description
			Analog I nterface (66)	
125	RFIP		Analog Input	AC coupled DVD RF signal input RFIP
126	RFIN	OPOUT	Analog Input	AC coupled DVD RF signal input RFIN
127	RFG	OPINP	Analog Input	Main beam, RF AC input path
128	RFH	OPINN	Analog Input	Main beam, RF AC input path
1	RFA		Analog Input	RF main beam input A
2	RFB		Analog Input	RF main beam input B
3	RFC		Analog Input	RF main beam input C
4	RFD		Analog Input	RF main beam input D
5	RFE		Analog Input	RF sub beam input E
6	RFF		Analog Input	RF sub beam input E
7	AVDD18_2		Analog power	Analog 1.8V power
8	AVDD33_1		Analog power	Analog 3.3V power
9	XTALI		Input	27MHz crystal input
10	XTALO		Output	27MHz crystal output
11	AGND33		Analog Ground	Analog Ground
12	V20		Analog output	Reference voltage 2.0V
13	V14		Analog output	Reference voltage 1.4V
14	REXT		Analog Input	Current reference input. It generates reference current for RF path. Connect an external 15K resistor to this pin and AVSS
15	MDI1		Analog Input	Laser power monitor input
16	MDI2		Analog Input	Laser power monitor input
17	LDO1		Analog Output	Laser driver output
18	LDO2		Analog Output	Laser driver output
19	AVDD33_2		Analog Power	Analog 3.3V power
20	DMO		Analog Output	Disk motor control output. PWM output
21	FMO		Analog Output	Feed motor control. PWM output
22	TRAY_OPEN		Analog Output	Tray PWM output/Tray open output
23	TRAY_CLOSE		Analog Output	Tray PWM output/Tray close output
24	TRO		Analog Output	Tracking servo output. PDM output of tracking servo compensator
25	FOO		Analog Output	Focus servo output. PDM output of focus servo compensator
26	FG	GPIO2	Analog	1) Motor Hall sensor input 2) GPIO
27	USB_DP		Analog Input	USB port DPLUS analog pin
28	USB_DM		Analog Input	USB port DMINUS analog pin
29	VDD33_USB		USB Power	USB Power pin 3.3V
30	VSS33_USB		USB Ground	USB ground pin
31	PAD_VRT		Analog Inout	USB generating reference current
32	VDD18_USB		USB Power	USB Power pin 1.8V
95	DACVDDC		Power	Power
96	VREF		Analog	Bandgap reference voltage
97	FS		Analog	Full scale adjustment (suggest to use 560 ohm)
98	DACVSSC		Ground	Ground pin for video DAC circuitry
99	CVBS		Analog	Analog composite output

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

Pin	Main	Alt.	Type	Description
100	DACVDDB		Power	3.3V power pin for video DAC circuitry
101	DACVDDA		Power	3.3V power pin for video DAC circuitry
102	Y/G		Analog	Green, Y, SY, or CVBS
103	B/CB/PB		Analog	Blue, CB/PB, or SC
104	R/CR/PR		Analog	Red, CR/PR, CVBS, or SY
105	AADVSS		Ground	Ground pin for 2ch audio ADC circuitry
106	AKIN2		Analog	1) Audio ADC input 2 2) MS_CLK set B 3) MCDATA 4) Audio Mute 5) HSYN/VSYN output 6) C5 7) GPIO
107	ADVCM		Analog	1) 2ch audio ADC reference voltageC 2) C6 3) GPIO
108	AKIN1		Analog	1) Audio ADC input 1 2) MS_D0 set B 3) Audio Mute 4) HSYN/VSYN output 5) C7 6) GPIO
109	AADVDD		Power	3.3V power pin for 2ch audio ADC circuitry
110	APLLVDD3		Power	3.3V Power pin for audio clock circuitry
111	APLLCAP		Analog InOut	APLL external capacitance connection
112	ADACVSS2		Ground	Ground pin for audio DAC circuitry
113	ADACVSS1		Ground	Ground pin for audio DAC circuitry
114	ARF / LFE	GPIO	Analog Output	1) Audio DAC sub-woofer channel output 2) While internal audio DAC not used: a. ACLK b. GPIO
115	ARS	GPIO	Analog Output	1) Audio DAC right Surround channel output 2) While internal audio DAC not used: a. ABCK b. GPIO
116	AR		Analog Output	1) Audio DAC right channel output 2) While internal audio DAC not used: a. SDATA2 b. GPIO c. RXD2
117	AV CM		Analog	Audio DAC reference voltage
118	AL	GPIO	Analog Output	1) Audio DAC left channel output 2) While internal audio DAC not used: a. SDATA1 b. GPIO c. RXD1
119	ALS	GPIO	Analog Output	1) Audio DAC left Surround channel output 2) While internal audio DAC not used: a. ALRCK b. GPIO
120	ALF /CENTER	GPIO	Analog Output	1) Audio DAC center channel output 2) While internal audio DAC not used: a. ASDATA0 b. GPIO
121	ADACVDD1		Analog Power	3.3V power pin for audio DAC circuitry
122	ADACVDD2		Analog Power	3.3V power pin for audio DAC circuitry
123	AVDD18_1		Analog Power	Analog 1.8V power
124	AGND18		Analog Ground	Analog Ground
			General Power/ Ground (7)	
54, 90	DVDD18		Power	1.8V power pin for internal digital circuitry

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Pin	Main	Alt.	Type	Description
79	DVSS18		Ground	1.8V Ground pin for internal digital circuitry
50, 68,84	DVDD33		Power	3.3V power pin for internal digital circuitry
60	DVSS		Ground	3.3V Ground pin for internal digital circuitry
Micro Controller , Flash I nterface and GPIO(12)				
33	GPIO3	INT#	InOut 8mA, SR PD, SMT	1) General purpose IO 3 2) Microcontroller external interrupt 1
34	GPIO4		InOut 4mA, PD	General purpose IO 4
35	GPIO6		InOut 4mA, PD	General purpose IO 6
36	SF_CS_		InOut 8mA, SR PU, SMT	Serial Flash Chip Select
37	SF_DO		InOut 8mA, SR PD, SMT	Serial Flash Dout
38	SF_DI		InOut 8mA, SR PU, SMT	Serial Flash Din
39	SF_CK		InOut 8mA, SR PD, SMT	Serial Flash Clock
40	UP1_6	SCL	InOut 8mA, SR PU, SMT	1) Microcontroller port 1-6 2) I2C clock pin
41	UP1_7	SDA	InOut 4mA, SR PU, SMT	1) Microcontroller port 1-7 2) I2C data pin
42	ICE		Input PD, SMT	Microcontroller ICE mode enable
43	PRST#		Input PU, SMT	Power on reset input, active low
44	IR		Input SMT	IR control signal input
Dram Interface (37) (Sorted by position)				
45	RD0		InOut 4mA	DRAM data 0
46	RD1		InOut 4mA	DRAM data 1
47	RD2		InOut 4mA	DRAM data 2
48	RD3		InOut 4mA	DRAM data 3
49	RD4		InOut 4mA	DRAM data 4
51	RD5		InOut 4mA	DRAM data 5
52	RD6		InOut 4mA	DRAM data 6
53	RD7		InOut 4mA	DRAM data 7
55	DQM0		InOut 4mA, PD	Data mask 0
56	RD15		InOut 4mA	DRAM data 15
57	RD14		InOut 4mA	DRAM data 14
58	RD13		InOut 4mA	DRAM data 13

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

Pin	Main	Alt.	Type	Description
59	RD12		InOut 4mA	DRAM data 12
61	RD11		InOut 4mA	DRAM data 11
62	RD10		InOut 4mA	DRAM data 10
63	RD9		InOut 4mA	DRAM data 9
64	RD8		InOut 4mA	DRAM data 8
65	DQM1		InOut 4mA, PD	Data mask 1
66	RCLK		InOut 4mA, PD	Dram clock
67	RA11		InOut 4mA, PD	DRAM address bit 11
69	RA9		InOut 4mA, PD	DRAM address 9
70	RA8		InOut 4mA, PD	DRAM address 8
71	RA7		InOut 4mA, PD	DRAM address 7
72	RA6		InOut 4mA, PD	DRAM address 6
73	RA5		InOut 4mA, PD	DRAM address 5
74	RA4		InOut 4mA, PD	DRAM address 4
75	RWE#		Output 4mA, PD	DRAM Write enable, active low
76	CAS#		Output 4mA, PD	DRAM column address strobe, active low
77	RAS#		Output 4mA, PD	DRAM row address strobe, active low
78	BA0		InOut 4mA, PD	DRAM bank address 0
80	BA1		InOut 4mA, PD	DRAM bank address 1
81	RA10		InOut 4mA, PD	DRAM address 10
82	RA0		InOut 4mA, PD	DRAM address 0
83	RA1		InOut 4mA, PD	DRAM address 1
85	RA2		InOut 4mA, PD	DRAM address 2
86	RA3		InOut 4mA, PD	DRAM address 3
87	GPIO7	CKE	InOut 4mA, PD	1) GPIO 7 2) Dram Clock Enable 3) MS_CLK set A 4) Audio Mute 5) HSYN/VSYN input 6) C0
			GPIO (6)	
88	GPIO8		InOut 4mA, PD	1) GPIO8 2) MS_BS set A 3) SD_CLK set A 4) ASDATA2 5) ACLK

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

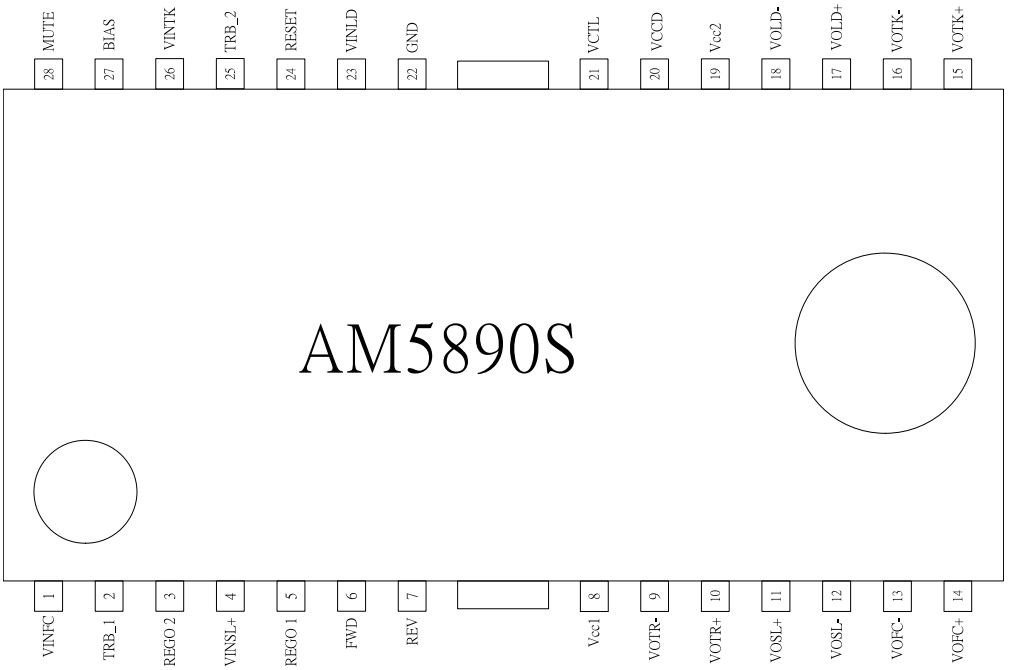
Pin	Main	Alt.	Type	Description
				6) Audio Mute 7) HSYN/VSYN input 8) C1
89	GPIO9		InOut 4mA, PD	1) GPIO9 2) MS_D0 set A 3) SD_CMD set A 4) ASDATA1 5) ABCK 6) C2 7) RXD1
91	GPIO10		InOut 4mA, PD	1) GPIO10 2) SD_CLK set B 3) SD_D0 set A 4) ASDATA0 5) ALRCK 6) HSYN/VSYN output 7) C3 8) TXD1
92	GPIO11		InOut 4mA, PD	1) GPIO11 2) SD_CMD set B 3) MS_BS set B 4) Audio Mute 5) HSYN/VSYN output 6) C4
93	SPDIF	GPIO12	InOut 2mA, PD	1) SPDIF output 2) GPIO12
94	GPIO13		InOut 4mA, PD	1) GPIO13 2) SD_D0 set B 3) ALRCK 4) Audio Mute 5) YUVCLK

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

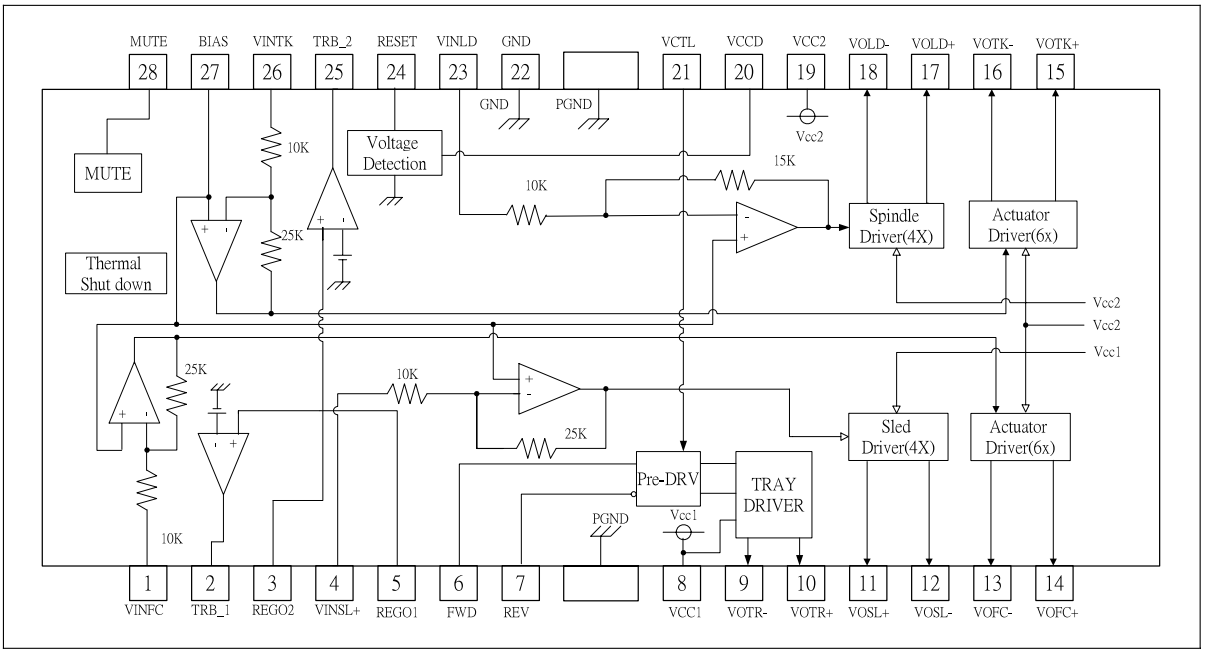
Apenas para uso Interno da LGE

2. IC401 MOTOR DRIVER

• CONFIGURAÇÃO DO PIN



• DIAGRAMA DE BLOCOS



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

• DESCRIÇÃO DO PIN

PIN No	Pin Name	Function
1	VINFC	Input for focus driver
2	TRB_1	Connect to external transistor base
3	REGO2	Regulator voltage output, connect to external transistor collector
4	VINSL+	Input for the sled driver
5	REGO1	Regulator voltage output, connect to external transistor collector
6	FWD	Tray driver forward input
7	REV	Tray driver reverse input
8	Vcc1	Vcc for pre-drive block and power block of sled and tray
9	VOTR-	Tray driver output (-)
10	VOTR+	Tray driver output (+)
11	VOSL+	Sled driver output (+)
12	VOSL-	Sled driver output (-)
13	VOFC-	Focus driver output (-)
14	VOFC+	Focus driver output (+)
15	VOTK+	Tracking driver output (+)
16	VOTK-	Tracking driver output (-)
17	VOLD+	Spindle driver output (+)
18	VOLD-	Spindle driver output (-)
19	Vcc2	Vcc for power block of spindle, tracking and focus
20	VCCD	Inpu for voltage detection
21	VCTL	Speed control input of tray driver
22	GND	Ground
23	VINLD	Input for spindle driver
24	RSET	Output for voltage detection
25	TRB_2	Connect to external transistor base
26	VINTK	Input for tracking driver
27	BIAS	Input for reference voltage
28	MUTE	Input for mute control

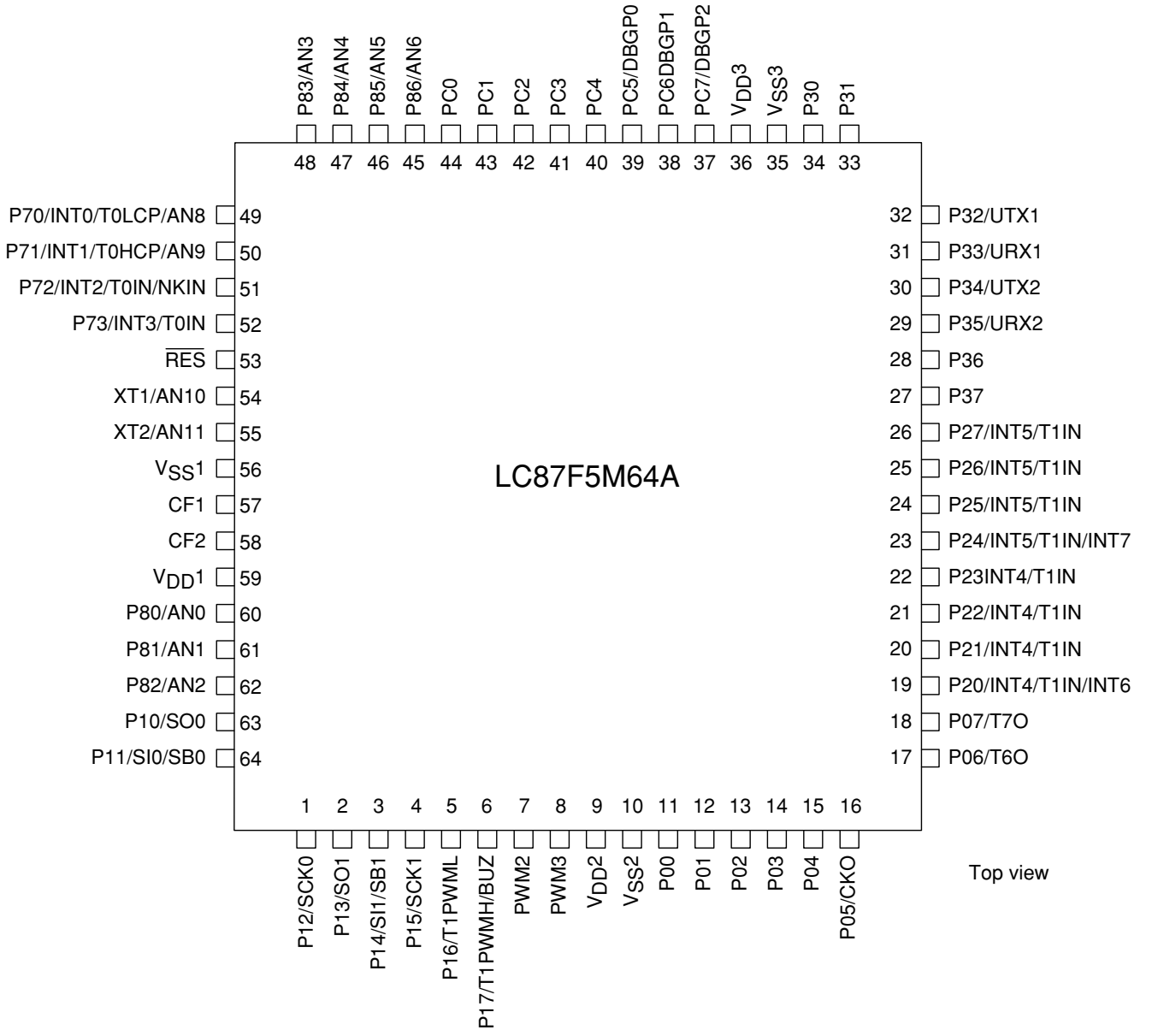
Notes) Symbol of + and – (output of drivers) means polarity to input pin.
(For example, if voltage of pin1 is high, pin14 is high.)

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

3. IC101 MICOM

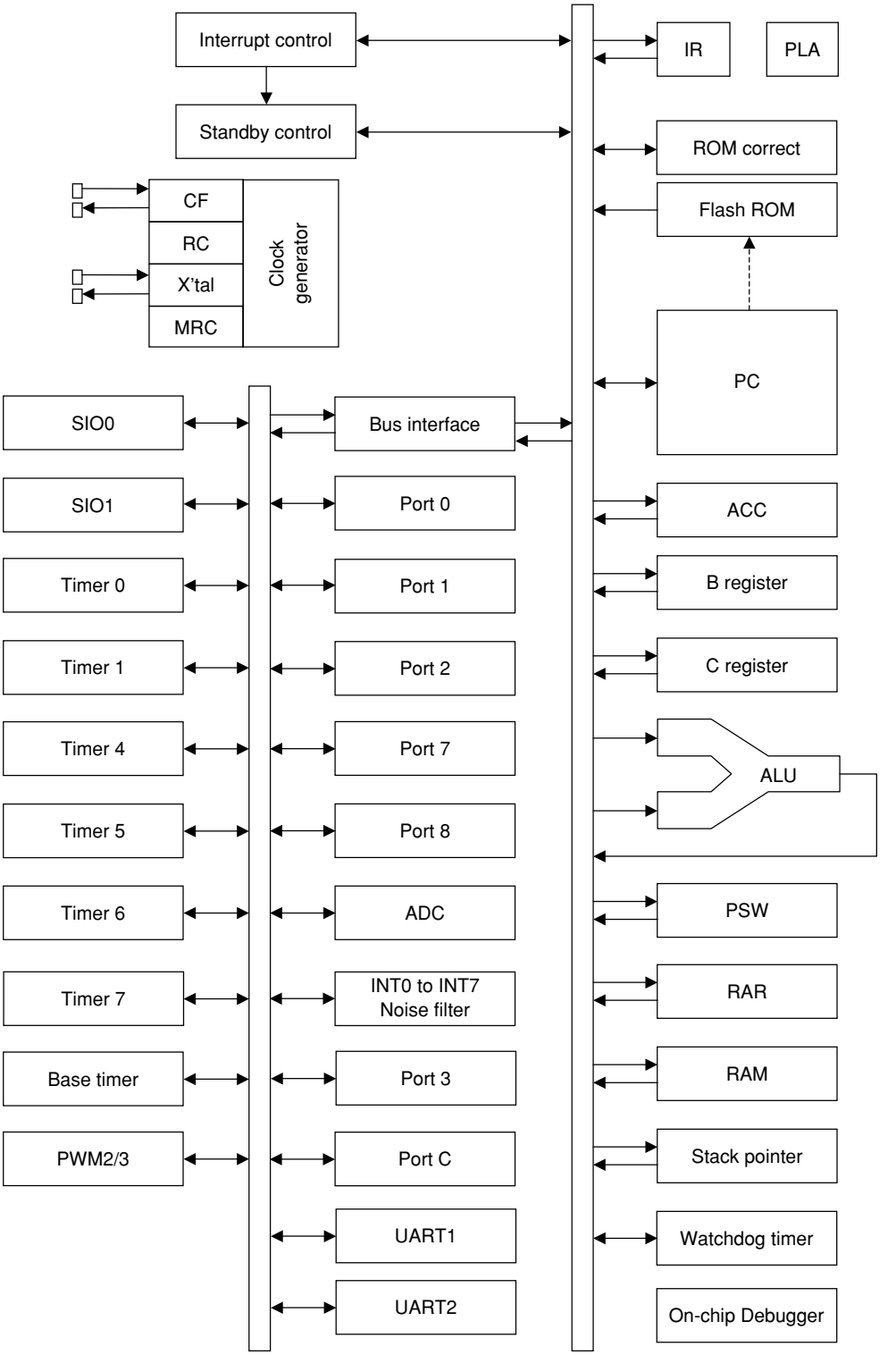
• CONFIGURAÇÃO DO PIN



Top view

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

• DIAGRAMA DE BLOCOS



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

• DESCRIÇÃO DO PIN

<table>
<tr><th>Pin Name</th><th>I/O</th><th>Description</th><th>Option</th></tr>
<tr><td>$V_{SS}1$, $V_{SS}2$
$V_{SS}3$</td><td>-</td><td>- Power supply pin</td><td>No</td></tr>
<tr><td>$V_{DD}1$, $V_{DD}2$
$V_{DD}3$</td><td>-</td><td>+ Power supply pin</td><td>No</td></tr>
<tr><td>Port 0
P00 to P07</td><td>I/O</td><td>• 8-bit I/O port
• I/O specifiable in 4-bit units
• Pull-up resistor can be turned on and off in 4-bit units
• HOLD release input
• Port 0 interrupt input
• Shared Pins
P05 : Clock output (system clock / can selected from sub clock)
P06 : Timer 6 toggle output
P07 : Timer 7 toggle output</td><td>Yes</td></tr>
<tr><td>Port 1
P10 to P17</td><td>I/O</td><td>• 8-bit I/O port
• I/O specifiable in 1-bit units
• Pull-up resistor can be turned on and off in 1-bit units
• Pin functions
P10 : SIO0 data output
P11 : SIO0 data input/bus I/O
P12 : SIO0 clock I/O
P13 : SIO1 data output
P14 : SIO1 data input/bus I/O
P15 : SIO1 clock I/O
P16 : Timer 1 PWML output
P17 : Timer 1 PWMH output/beeper output</td><td>Yes</td></tr>
<tr><td>Port 2
P20 to P27</td><td>I/O</td><td>• 8-bit I/O port
• I/O specifiable in 1-bit units
• Pull-up resistor can be turned on and off in 1-bit units
• Other functions
P20: INT4 input/HOLD reset input/timer 1 event input/timer 0L capture input/
timer 0H capture input/INT6 input/timer 0L capture 1 input
P21 to P23 : INT4 input/HOLD reset input/timer 1 event input/timer 0L capture input/
timer 0H capture input
P24: INT5 input/HOLD reset input/timer 1 event input/timer 0L capture input/
timer 0H capture input/INT7 input/timer 0H capture 1 input
P25 to P27: INT5 input/HOLD reset input/timer 1 event input/timer 0L capture input/
timer 0H capture input
• Interrupt acknowledge type
<table>
<tr><th></th><th>Rising</th><th>Falling</th><th>Rising/
Falling</th><th>H level</th><th>L level</th></tr>
<tr><td>INT4</td><td>enable</td><td>enable</td><td>enable</td><td>disable</td><td>disable</td></tr>
<tr><td>INT5</td><td>enable</td><td>enable</td><td>enable</td><td>disable</td><td>disable</td></tr>
<tr><td>INT6</td><td>enable</td><td>enable</td><td>enable</td><td>disable</td><td>disable</td></tr>
<tr><td>INT7</td><td>enable</td><td>enable</td><td>enable</td><td>disable</td><td>disable</td></tr>
</table></td><td>Yes</td></tr>
</table>

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

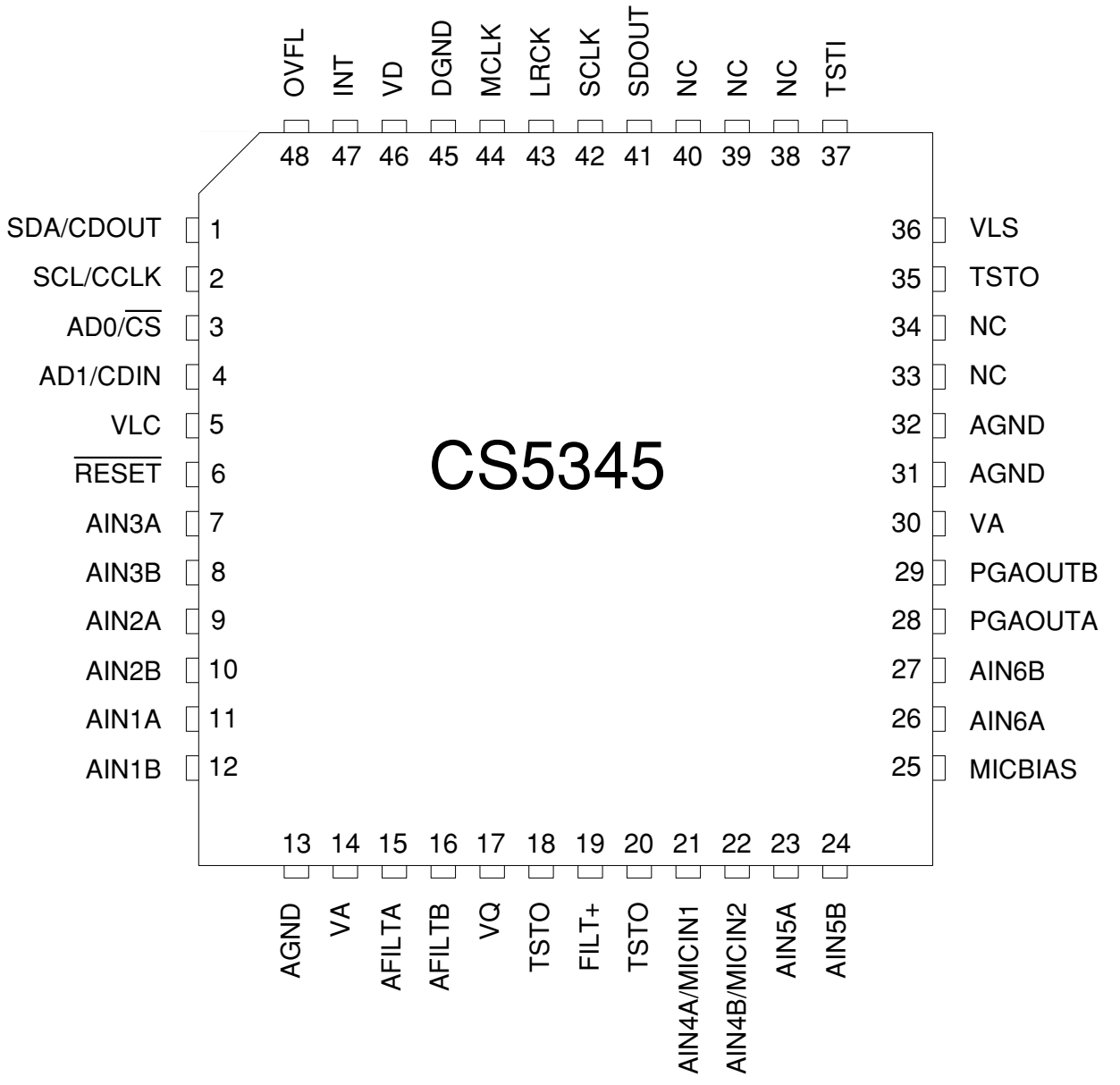
<table>
<tr><th>Pin Name</th><th>I/O</th><th>Description</th><th>Option</th></tr>
<tr><td>Port 7
P70 to P73</td><td>I/O</td><td>• 4-bit I/O port
• I/O specifiable in 1-bit units
• Pull-up resistor can be turned on and off in 1-bit units
• Shared pins
P70 : INT0 input/HOLD reset input/timer 0L capture input/watchdog timer output
P71 : INT1 input/HOLD reset input/timer 0H capture input
P72 : INT2 input/HOLD reset input/timer 0 event input/timer 0L capture input/
high speed clock counter input
P73 : INT3 input (with noise filter)/timer 0 event input/timer 0H capture input
AD converter input port: AN8 (P70), AN9 (P71)
• Interrupt acknowledge type
<table>
<tr><th></th><th>Rising</th><th>Falling</th><th>Rising/
Falling</th><th>H level</th><th>L level</th></tr>
<tr><td>INT0</td><td>enable</td><td>enable</td><td>disable</td><td>enable</td><td>enable</td></tr>
<tr><td>INT1</td><td>enable</td><td>enable</td><td>disable</td><td>enable</td><td>enable</td></tr>
<tr><td>INT2</td><td>enable</td><td>enable</td><td>enable</td><td>disable</td><td>disable</td></tr>
<tr><td>INT3</td><td>enable</td><td>enable</td><td>enable</td><td>disable</td><td>disable</td></tr>
</table></td><td>No</td></tr>
<tr><td>Port 8
P80 to P86</td><td>I/O</td><td>• 7-bit I/O port
• I/O specifiable in 1-bit units
• Shared pins
AD converter input port : AN0 (P80) to AN6 (P86)</td><td>No</td></tr>
<tr><td>PWM2
PWM3</td><td>I/O</td><td>• PWM2 and PWM3 output ports
• General-purpose I/O available</td><td>No</td></tr>
<tr><td>Port 3
P30 to P37</td><td>I/O</td><td>• 8-bit I/O port
• I/O specifiable in 1-bit units
• Pull-up resistor can be turned on and off in 1-bit units
• Pin functions
P32: UART1 transmit
P33: UART1 receive
P34: UART2 transmit
P35: UART2 receive</td><td>Yes</td></tr>
<tr><td>Port C
PC0 to PC7</td><td>I/O</td><td>• 8-bit I/O port
• I/O specifiable in 1-bit units
• Pull-up resistor can be turned on and off in 1-bit units
• Pin functions
PC5 to PC7: On-chip Debugger</td><td>Yes</td></tr>
<tr><td>$\overline{RES}$</td><td>Input</td><td>Reset pin</td><td>No</td></tr>
<tr><td>XT1</td><td>Input</td><td>• 32.768kHz crystal oscillator input pin
• Shared pins
General-purpose input port
AD converter input port : AN10
Must be connected to $V_{DD}1$ if not to be used.</td><td>No</td></tr>
<tr><td>XT2</td><td>I/O</td><td>• 32.768kHz crystal oscillator output pin
• Shared pins
General-purpose I/O port
AD converter input port : AN11
Must be set for oscillation and kept open if not to be used.</td><td>No</td></tr>
<tr><td>CF1</td><td>Input</td><td>Ceramic resonator input pin</td><td>No</td></tr>
<tr><td>CF2</td><td>Output</td><td>Ceramic resonator output pin</td><td>No</td></tr>
</table>

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

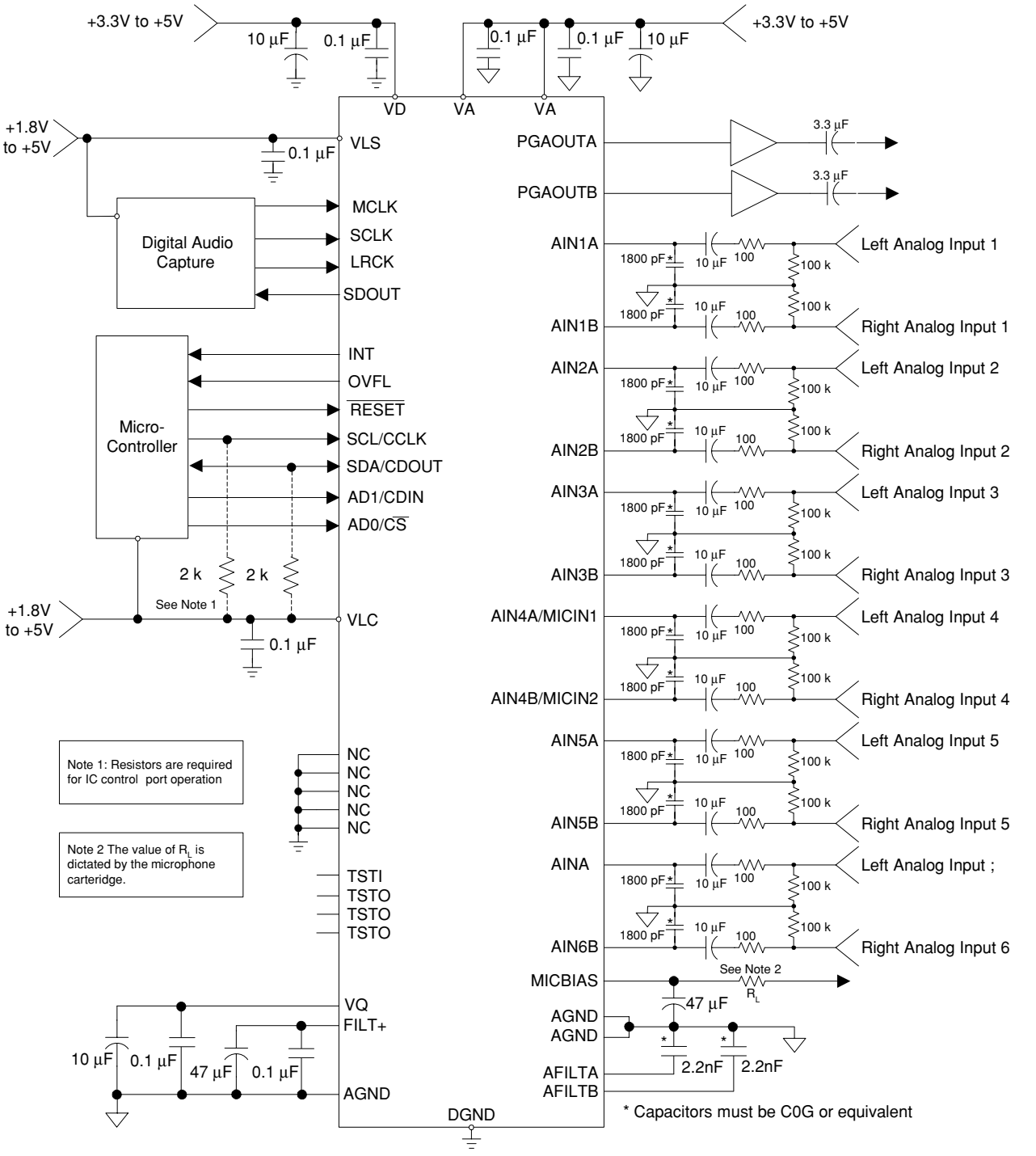
4. IC201 ADC(CS5345)

- **CONFIGURAÇÃO DO PIN**



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

• DIAGRAMA DE BLOCOS



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

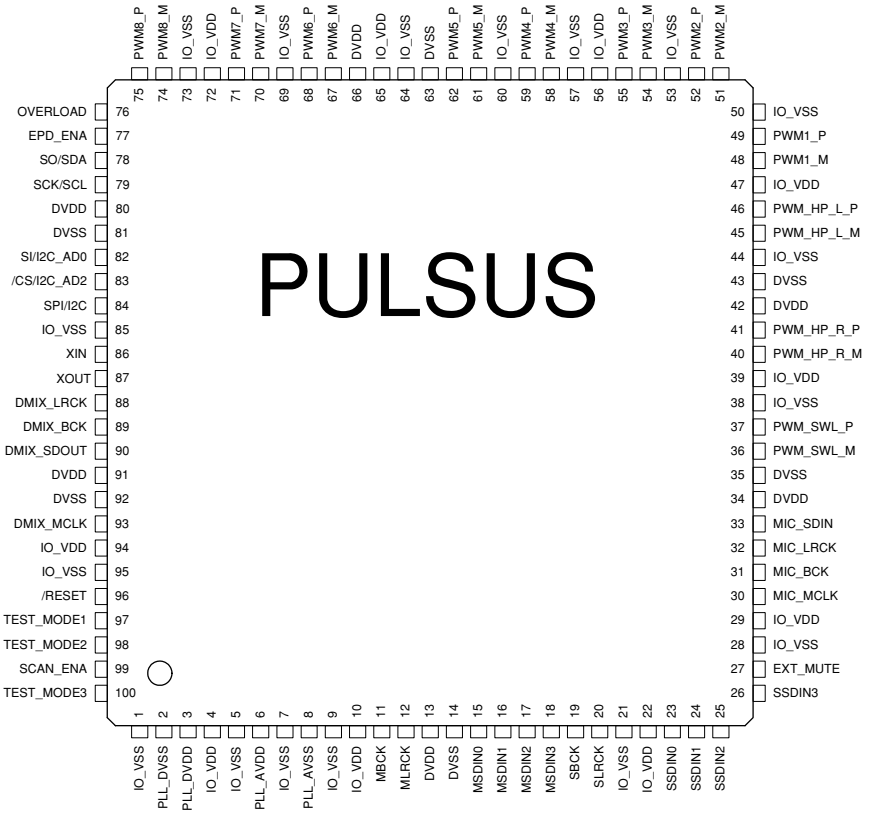
• DESCRIÇÃO DO PIN

SDA/CDOUT	1	**Serial Control Data** (Input/Output) - SDA is a data I/O in I²C® Mode. CDOUT is the output data line for the control port interface in SPI™ Mode.
SCL/CCLK	2	**Serial Control Port Clock** (Input) - Serial clock for the serial control port.
AD0/$\overline{CS}$	3	**Address Bit 0 (I²C) / Control Port Chip Select (SPI)** (Input) - AD0 is a chip address pin in I²C Mode; $\overline{CS}$ is the chip-select signal for SPI format.
AD1/CDIN	4	**Address Bit 1 (I²C) / Serial Control Data Input (SPI)** (Input) - AD1 is a chip address pin in I²C Mode; CDIN is the input data line for the control port interface in SPI Mode.
VLC	5	**Control Port Power** (Input) - Determines the required signal level for the control port interface. Refer to the Recommended Operating Conditions for appropriate voltages.
$\overline{RESET}$	6	**Reset** (Input) - The device enters a low-power mode when this pin is driven low.
AIN3A AIN3B	7 8	**Stereo Analog Input 3** (Input) - The full-scale level is specified in the ADC Analog Characteristics specification table.
AIN2A AIN2B	9 10	**Stereo Analog Input 2** (Input) - The full-scale level is specified in the ADC Analog Characteristics specification table.
AIN1A AIN1B	11 12	**Stereo Analog Input 1** (Input) - The full-scale level is specified in the ADC Analog Characteristics specification table.
AGND	13	**Analog Ground** (Input) - Ground reference for the internal analog section.
VA	14	**Analog Power** (Input) - Positive power for the internal analog section.
AFILTA	15	**Antialias Filter Connection** (Output) - Antialias filter connection for the channel A ADC input.
AFILTB	16	**Antialias Filter Connection** (Output) - Antialias filter connection for the channel B ADC input.
VQ	17	**Quiescent Voltage** (Output) - Filter connection for the internal quiescent reference voltage.
TSTO	18	**Test Pin** (Output) - This pin must be left unconnected.
FILT+	19	**Positive Voltage Reference** (Output) - Positive reference voltage for the internal sampling circuits.
TSTO	20	**Test Pin -** This pin must be left unconnected.
AIN4A/MICIN1 AIN4B/MICIN2	21 22	**Stereo Analog Input 4 / Microphone Input 1 & 2** (Input) - The full-scale level is specified in the ADC Analog Characteristics specification table.
AIN5A AIN5B	23 24	**Stereo Analog Input 5** (Input) - The full-scale level is specified in the ADC Analog Characteristics specification table.
MICBIAS	25	**Microphone Bias Supply** (Output) - Low-noise bias supply for external microphone. Electrical characteristics are specified in the DC Electrical Characteristics specification table.
AIN6A AIN6B	26 27	**Stereo Analog Input 6** (Input) - The full-scale level is specified in the ADC Analog Characteristics specification table.
PGAOUTA PGAOUTB	28 29	**PGA Analog Audio Output** (Output) - Either an analog output from the PGA block or high impedance.
VA	30	**Analog Power** (Input) - Positive power for the internal analog section.
AGND	31 32	**Analog Ground** (Input) - Ground reference for the internal analog section.
NC	33 34	**No Connect** - These pins are not connected internally and should be tied to ground to minimize any potential coupling effects.
TSTO	35	**Test Pin** (Output) - This pin must be left unconnected.
VLS	36	**Serial Audio Interface Power** (Input) - Determines the required signal level for the serial audio interface. Refer to the Recommended Operating Conditions for appropriate voltages.
TSTI	37	**Test Pin** (Input) - This pin must be connected to ground.
NC	38, 39, 40	**No Connect** - These pins are not connected internally and should be tied to ground to minimize any potential coupling effects.
SDOUT	41	**Serial Audio Data Output** (Output) - Output for two's complement serial audio data.
SCLK	42	**Serial Clock** (Input/Output) - Serial clock for the serial audio interface.
LRCK	43	**Left Right Clock** (Input/Output) - Determines which channel, Left or Right, is currently active on the serial audio data line.
MCLK	44	**Master Clock** (Input/Output) - Clock source for the ADC's delta-sigma modulators.
DGND	45	**Digital Ground** (Input) - Ground reference for the internal digital section.
VD	46	**Digital Power** (Input) - Positive power for the internal digital section.
INT	47	**Interrupt** (Output) - Indicates an interrupt condition has occurred.
OVFL	48	**Overflow** (Output) - Indicates an ADC overflow condition is present.

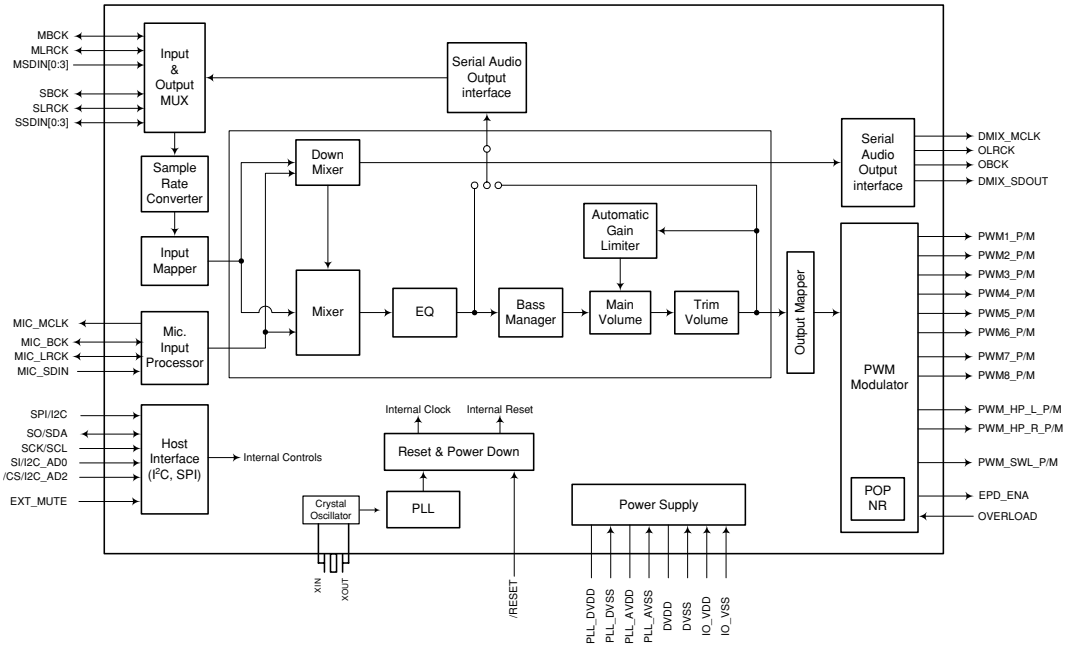
Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

5. IC704 PWM

• CONFIGURAÇÃO DO PIN



• DIAGRAMA DE BLOCOS



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

• DESCRIÇÃO DO PIN

Name	Pin NO.	Type	Description
Power and Ground			
PLL_AVDD	6	Analog Power	PLL analog power supply.
PLL_AVSS	8	Analog Ground	PLL analog ground.
PLL_DVDD	3	PLL Power	PLL digital power supply.
PLL_DVSS	2	PLL Ground	PLL digital ground.
DVDD	13, 34, 42, 66, 80, 91	Power	Core power supply.
DVSS	14, 35, 43, 63, 81, 92	Ground	Core digital ground.
IO_VDD	4, 10, 22, 29, 39, 47, 56, 65, 72, 94	Power	I/O power supply. 3.3V Digital power supply.
IO_VSS	1, 5, 7, 9, 21, 28, 38, 44, 50, 53, 57, 60, 64, 69, 73, 85, 95	Ground	I/O digital ground.
Reset and Clock			
/RESET	96	I	H/W reset signal. Active Low Schmitt-Trigger input. The Schmitt-Trigger input allows a slowly rising input to reset the chip reliably. The RESET signal must be asserted 'Low' during power up. De-assert 'High' for normal operation.
XIN	86	Analog	Crystal Oscillator input pin.
XOUT	87	Analog	Crystal Oscillator output pin.
PCM Audio Input/Output Interface			
MBCK	11	I/O	PCM bit clock input/output of main 8-channel audio. User can select the master/slave mode of this signal. Schmitt-Trigger input.
MLRCK	12	I/O	PCM Word clock (left-right clock) input/output of main 8-channel audio. User can select the master/slave mode of this signal. Schmitt-Trigger input.
MSDIN [3:0]	15, 16, 17, 18	I	PCM serial data input of main 8-channel audio. Schmitt-Trigger input.
SBCK	19	I/O	PCM bit clock input/output of 8-channel audio. User can select the master/slave mode of this signal. Schmitt-Trigger input.
SLRCK	20	I/O	PCM word clock (left-right clock) input/output of sub 8-channel audio. User can select the master/slave mode of this signal. Schmitt-Trigger input.
SSDIN [3:0]	23, 24, 25, 26	I/O	PCM serial data input of sub-channel audio. User can set this sub-channel data input pins to PCM serial data output pins. See the Control Register Description part. Schmitt-Trigger input

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

MIC_MCLK	30	O	Main clock for external microphone input A/DC. Clock frequency can be selected between 6.144MHz, 12.288MHz, and 24.576MHz.
MIC_BCK	31	I/O	PCM bit clock input/output of external microphone. Bit clock frequency is 3.072MHz (48kHz x 64, fixed)
MIC_LRCK	32	I/O	PCM Word clock (left-right clock) input/output of external microphone. Word clock rate is 48kHz (fixed).
MIC_SDIN	33	I	PCM serial data input of external microphone. Schmitt-Trigger input.
DMIX_MCLK	93	O	Main clock for external down-mix line output D/AC.
DMIX_BCK	89	O	PCM bit clock output of down-mix signal. Bit clock frequency is 6.144MHz (96kHz x 64, fixed)
DMIX_LRCK	88	O	PCM Word clock (left-right clock) output of down-mix signal. Word clock rate is 96kHz (fixed).
DMIX_SDOUT	90	O	PCM serial data output of down-mix signal.
PWM Audio Output			
PWM1_P	49	O	Positive PWM output of channel 1.
PWM1_M	48	O	Negative PWM output of channel 1.
PWM2_P	52	O	Positive PWM output of channel 2.
PWM2_M	51	O	Negative PWM output of channel 2.
PWM3_P	55	O	Positive PWM output of channel 3.
PWM3_M	54	O	Negative PWM output of channel 3.
PWM4_P	59	O	Positive PWM output of channel 4.
PWM4_M	58	O	Negative PWM output of channel 4.
PWM5_P	62	O	Positive PWM output of channel 5.
PWM5_M	61	O	Negative PWM output of channel 5.
PWM6_P	68	O	Positive PWM output of channel 6.
PWM6_M	67	O	Negative PWM output of channel 6.
PWM7_P	71	O	Positive PWM output of channel 7.
PWM7_M	70	O	Negative PWM output of channel 7.
PWM8_P	75	O	Positive PWM output of channel 8.
PWM8_M	74	O	Negative PWM output of channel 8.
PWM_HP_L_P	46	O	Positive PWM output of headphone left channel.
PWM_HP_L_M	45	O	Negative PWM output of headphone left channel.
PWM_HP_R_P	41	O	Positive PWM output of headphone right channel.
PWM_HP_R_M	40	O	Negative PWM output of headphone right channel.
PWM_SWL_P	37	O	Positive PWM output of subwoofer line output.
PWM_SWL_M	36	O	Negative PWM output of subwoofer line output.
System Control Interface			
SPI/I2C	84	I	Host interface mode (SPI or I2C) selector. Assert 'HIGH' for SPI mode. De-assert 'LOW' for I2C mode. Internal pull-down resistor.
SO/SDA	78	I/O	SO for SPI mode or SDA for I2C mode.

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

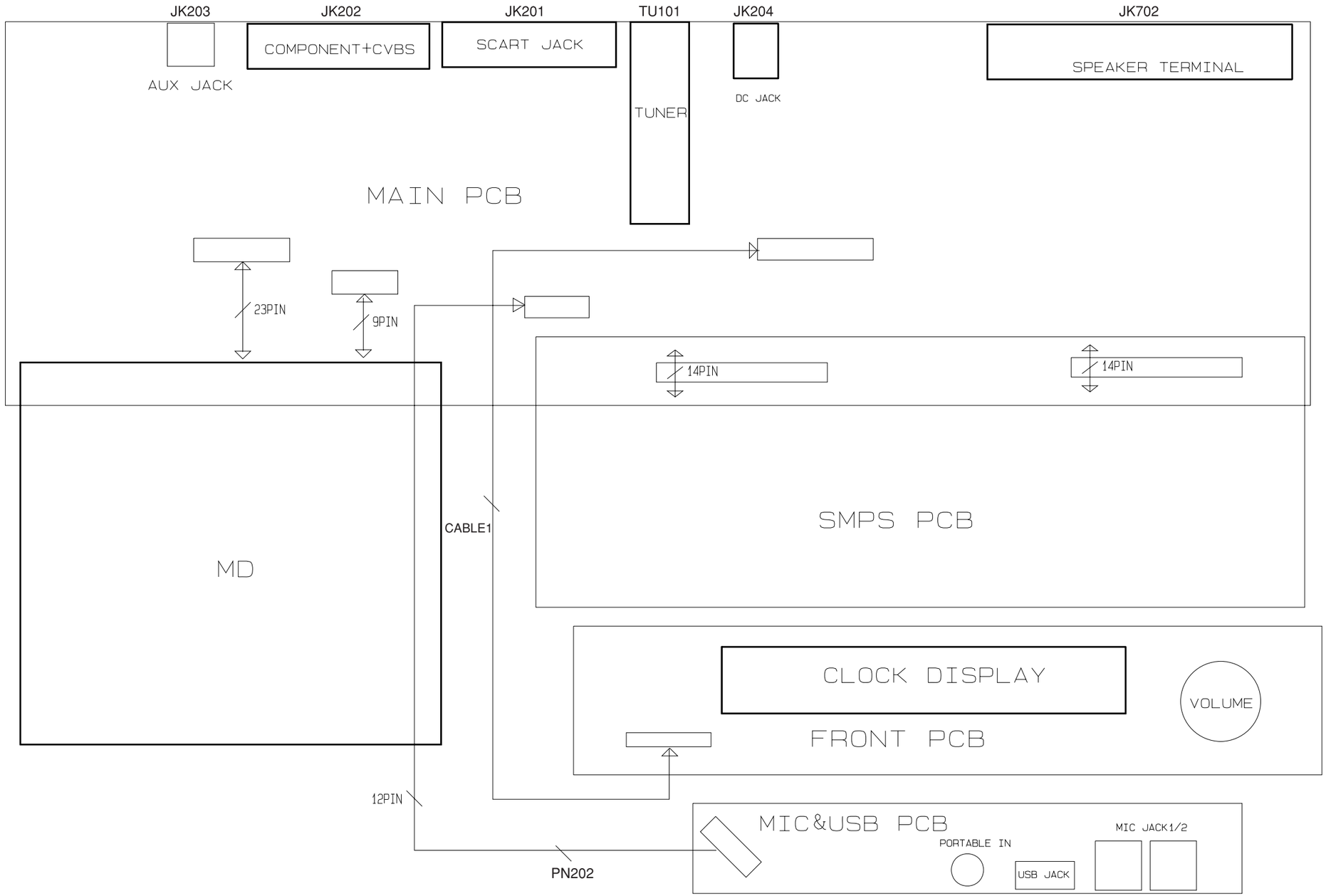
Apenas para uso Interno da LGE

SCK/SCL	79	I	SCK for SPI mode or SCL for I2C mode. Schmitt-Trigger input.
SI/I2C_AD0	82	I	SI for SPI mode or Slave Address 0 for I2C mode. Schmitt-Trigger input. Internal pull-down resistor.
/CS/I2C_AD2	83	I	Chip selector (CS) for SPI mode or Slave Address 2 for I2C mode. Schmitt-Trigger input. Internal pull-down resistor.
Special Control Interface			
EXT_MUTE	27	I	External mute control input. Active High. Assert 'HIGH' to mute audio output. Internal pull-down resistor.
OVERLOAD	76	I	Power stage overload indication input. Polarity is programmable. Schmitt-Trigger input. When OVERLOAD is asserted, all PWM audio outputs go to "LOW". That shutdown process is programmable. Internal pull-down resistor.
EPD_ENA	77	O	External amplifier power device enable output. Active High.
Test Mode			
TEST_MODE1	97	I	Test mode selection pin 1. In normal operation, it should be "LOW" or not connected. Internal pull-down resistor.
TEST_MODE2	98	I	Test mode selection pin 2. In normal operation, it should be "LOW" or not connected. Internal pull-down resistor.
SCAN_ENA	99	I	Scan enable. Active High. In normal operation, it should be "LOW" or not connected. Internal pull-down resistor.
TEST_MODE3	100	I	Test mode selection pin 3. In normal operation, it should be "LOW" or not connected. Internal pull-down resistor.

All inputs and bi-directional inputs are 5 Volt tolerant. The corresponding pins can be connected to the buses that can swing between 0V and 5V. The output-only pins are not 5V tolerant and the buses they are connected to can swing only between 0V and 3.3V.

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

DIAGRAMA DE FIAÇÃO



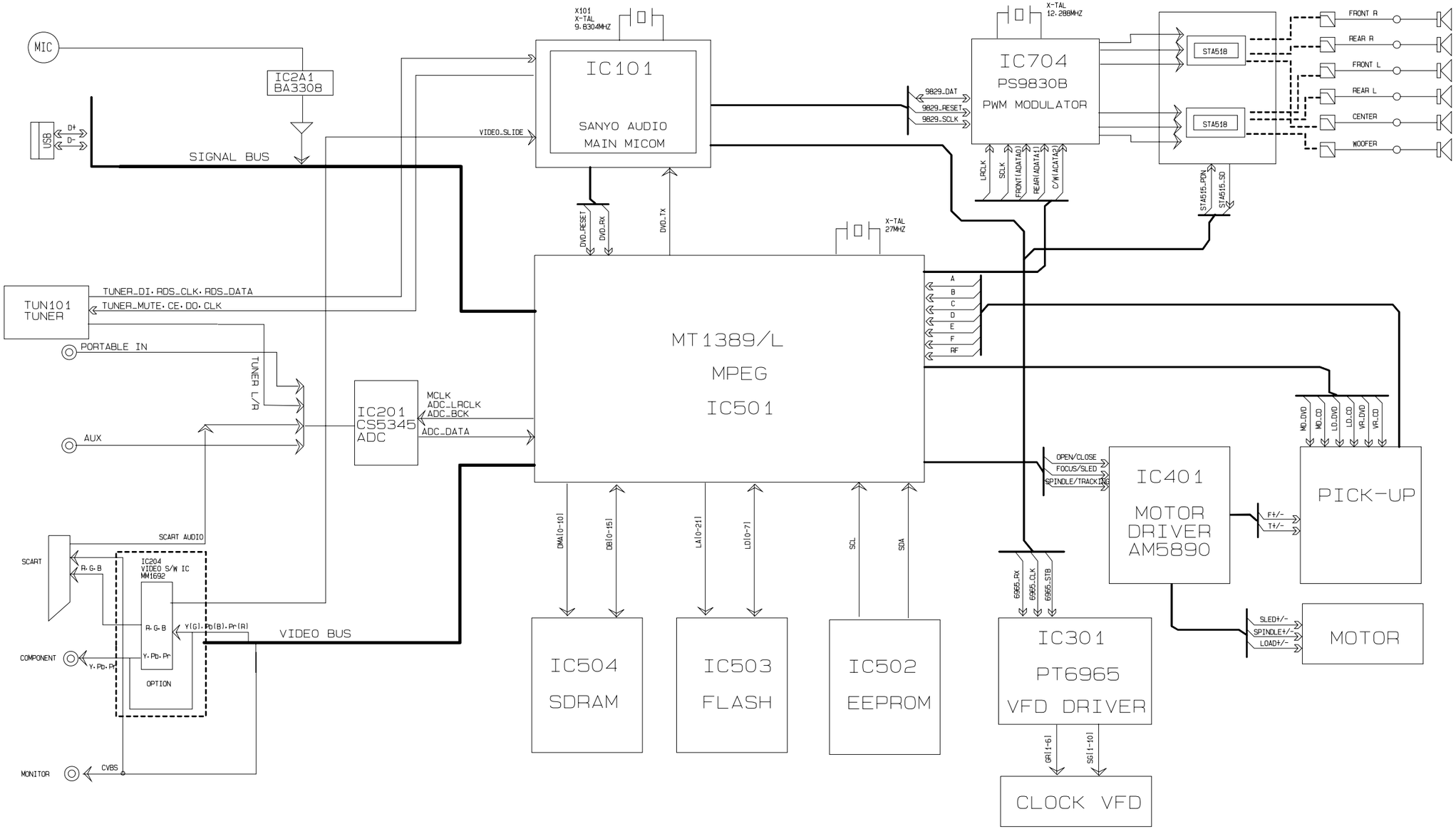
EBY38558901 (#7)

2007. 11. 30

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

DIAGRAMA DE BLOCOS



EBY38558901 (#7)

2007. 11. 30

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

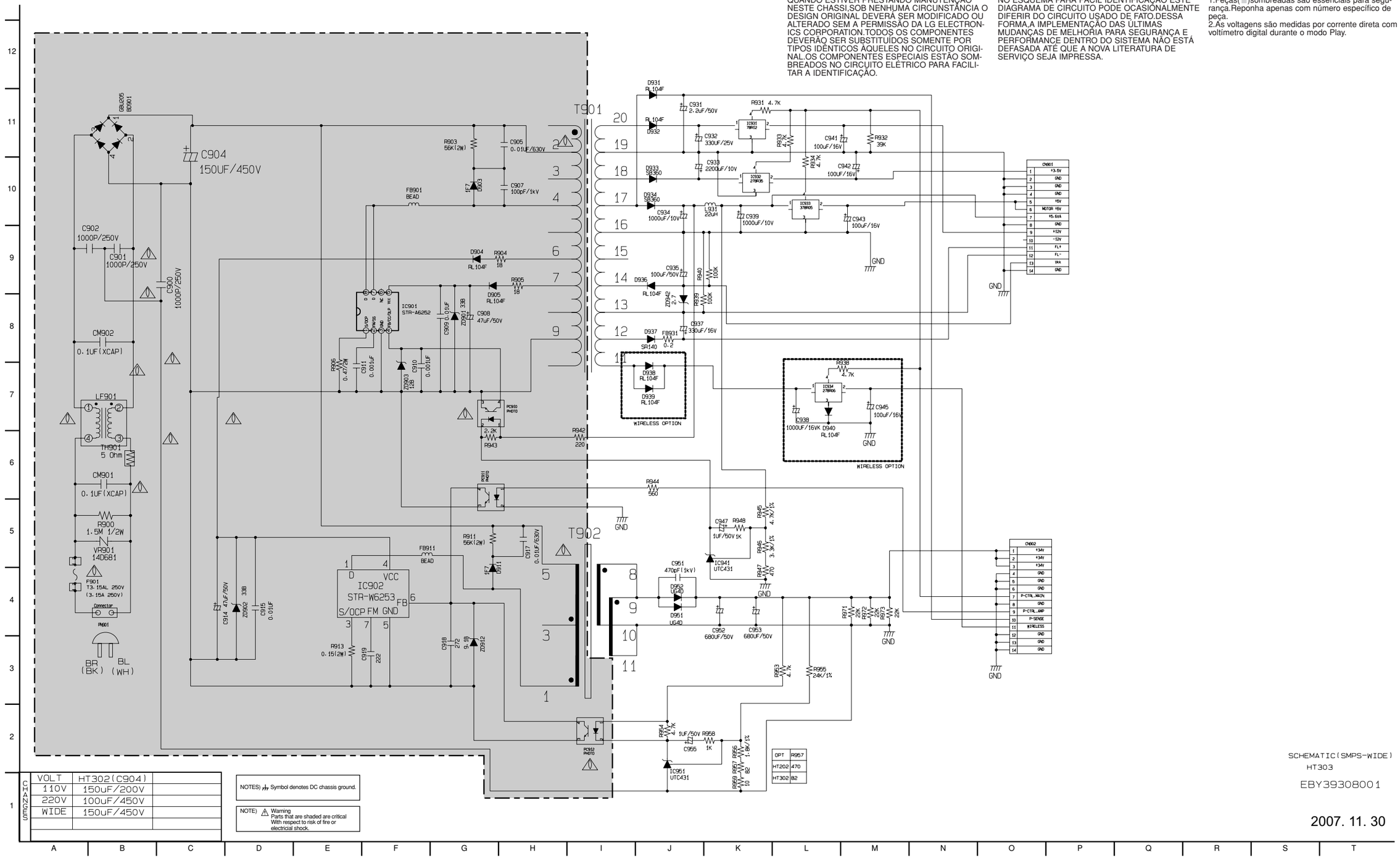
DIAGRAMAS DE CIRCUITO

1. DIAGRAMA DE CIRCUITO SMPS (PRINCIPAL)

AVISO IMPORTANTE DE SEGURANÇA
QUANDO ESTIVER PRESTANDO MANUTENÇÃO NESTE CHASSI,SOB NENHUMA CIRCUNSTÂNCIA O DESIGN ORIGINAL DEVERÁ SER MODIFICADO OU ALTERADO SEM A PERMISSÃO DA LG ELECTRONICS CORPORATION.TODOS OS COMPONENTES DEVERÃO SER SUBSTITUÍDOS SOMENTE POR TIPOS IDÊNTICOS ÀQUELES NO CIRCUITO ORIGINAL.OS COMPONENTES ESPECIAIS ESTÃO SOMBREADOS NO CIRCUITO ELÉTRICO PARA FACILITAR A IDENTIFICAÇÃO.

COMPONENTES ESPECIAIS ESTÃO SOMBREADOS NO ESQUEMA PARA FÁCIL IDENTIFICAÇÃO ESTE DIAGRAMA DE CIRCUITO PODE OCASIONALMENTE DIFERIR DO CIRCUITO USADO DE FATO.DESSA FORMA,A IMPLEMENTAÇÃO DAS ÚLTIMAS MUDANÇAS DE MELHORIA PARA SEGURANÇA E PERFORMANCE DENTRO DO SISTEMA NÃO ESTÁ DEFASADA ATÉ QUE A NOVA LITERATURA DE SERVIÇO SEJA IMPRESSA.

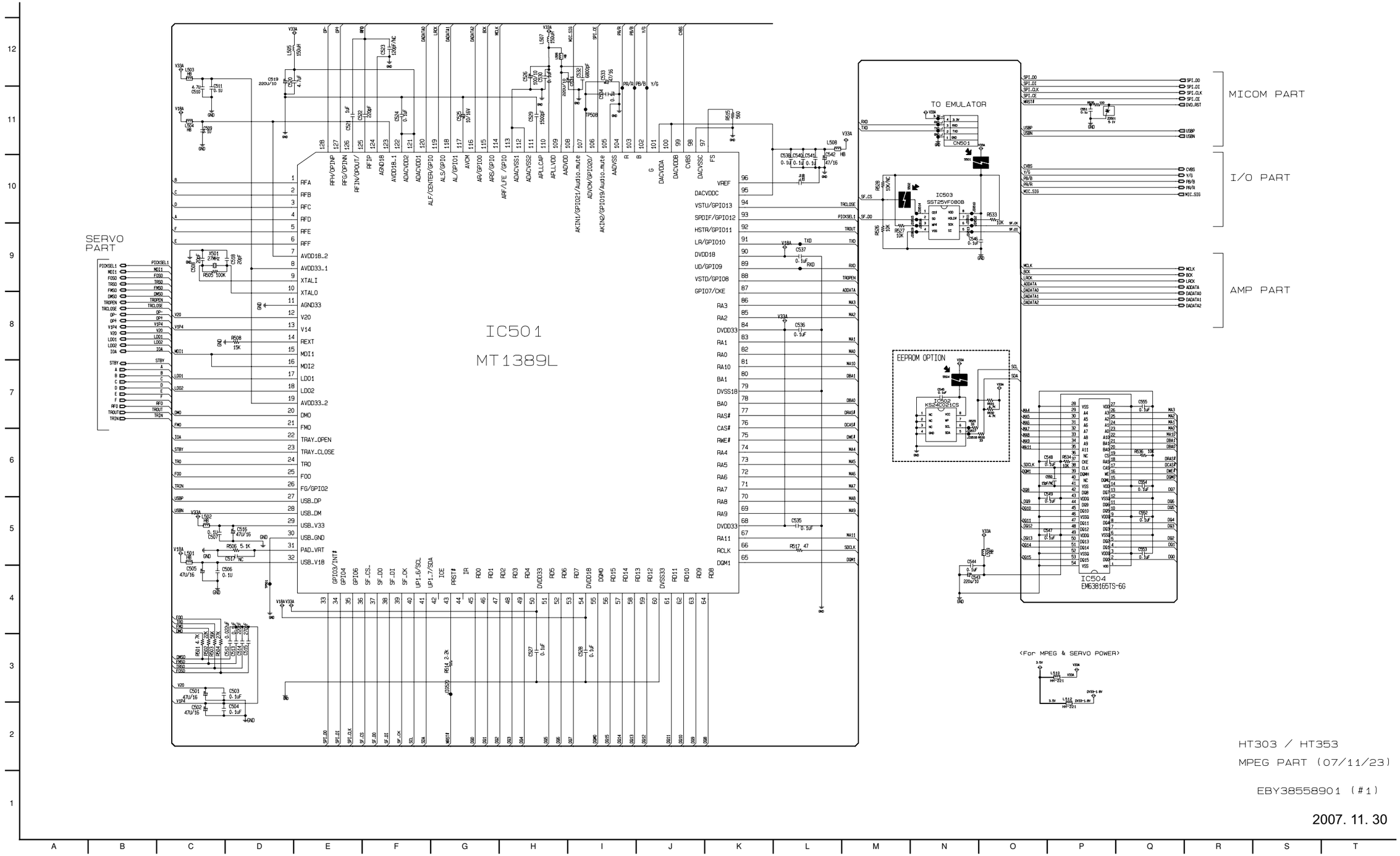
ATENÇÃO:
1.Peças(▨)sombreadas são essenciais para segurança.Reponha apenas com número específico de peça.
2.As voltagens são medidas por corrente direta com voltímetro digital durante o modo Play.



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

2. DIAGRAMA DO CIRCUITO MPEG



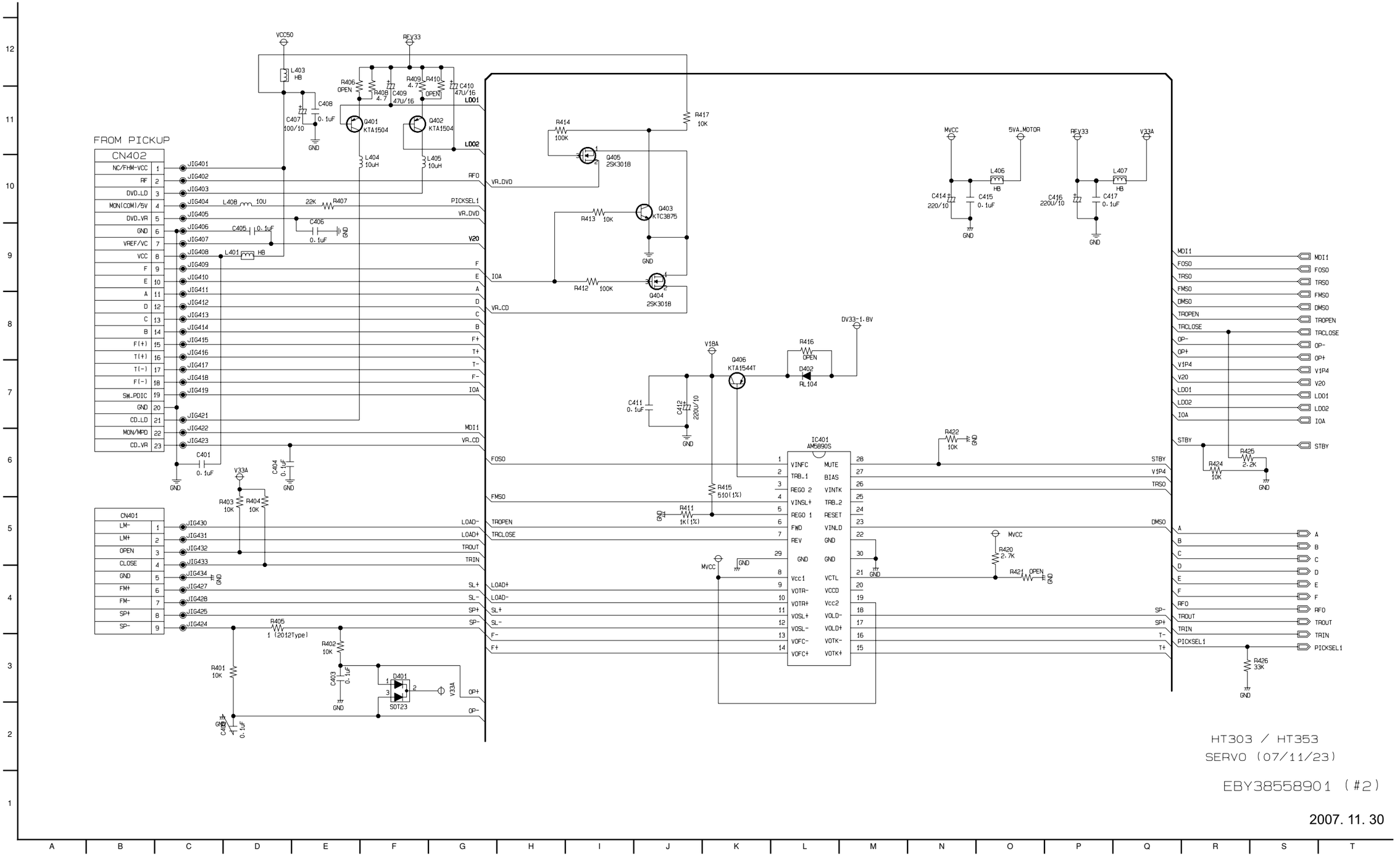
HT303 / HT353
MPEG PART (07/11/23)

EBY38558901 (#1)

2007. 11. 30

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

3. DIAGRAMA DO CIRCUITO SERVO



HT303 / HT353
SERVO (07/11/23)

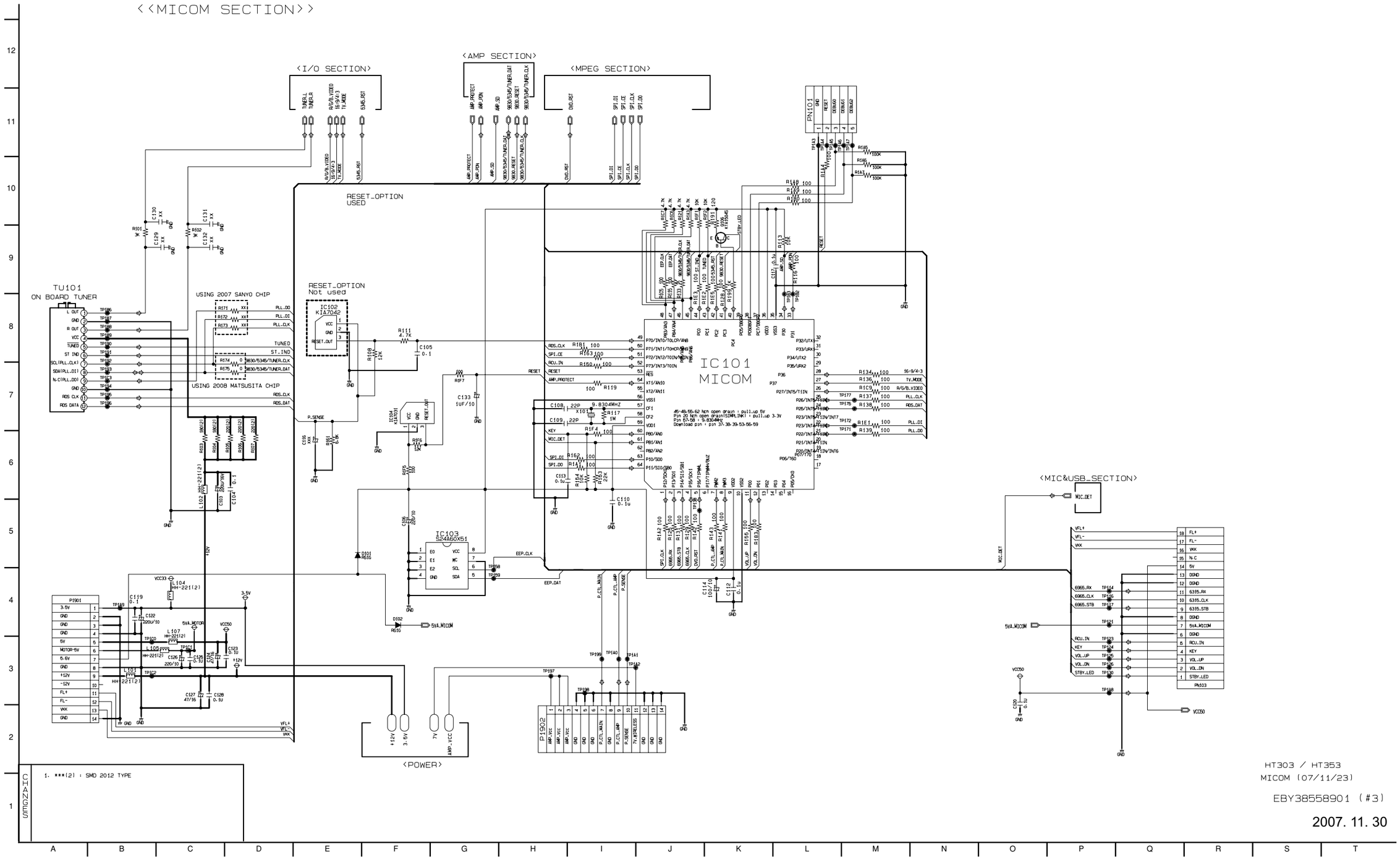
EBY38558901 (#2)

2007. 11. 30

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

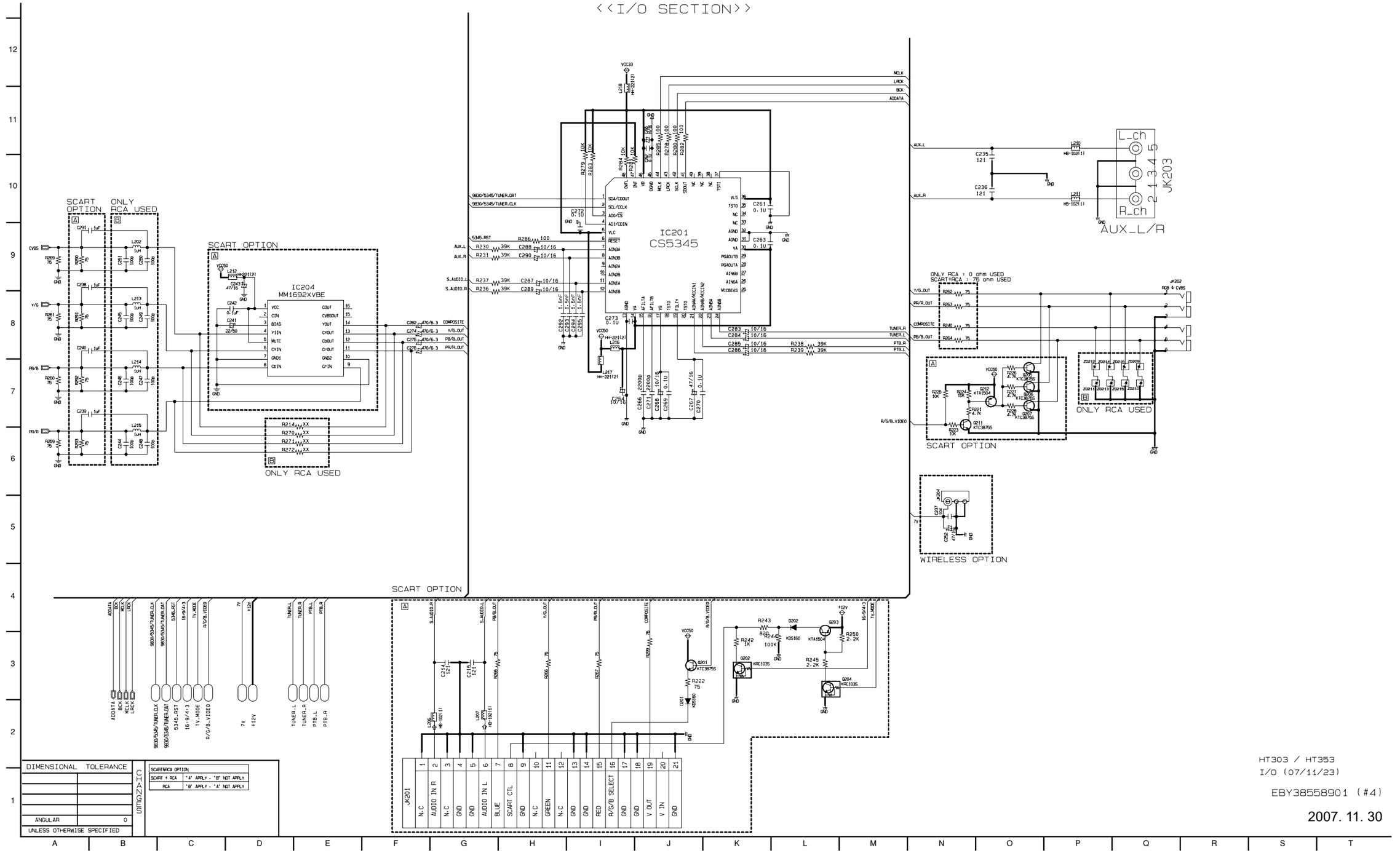
Apenas para uso Interno da LGE

4. DIAGRAMA DO CIRCUITO MICOM



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

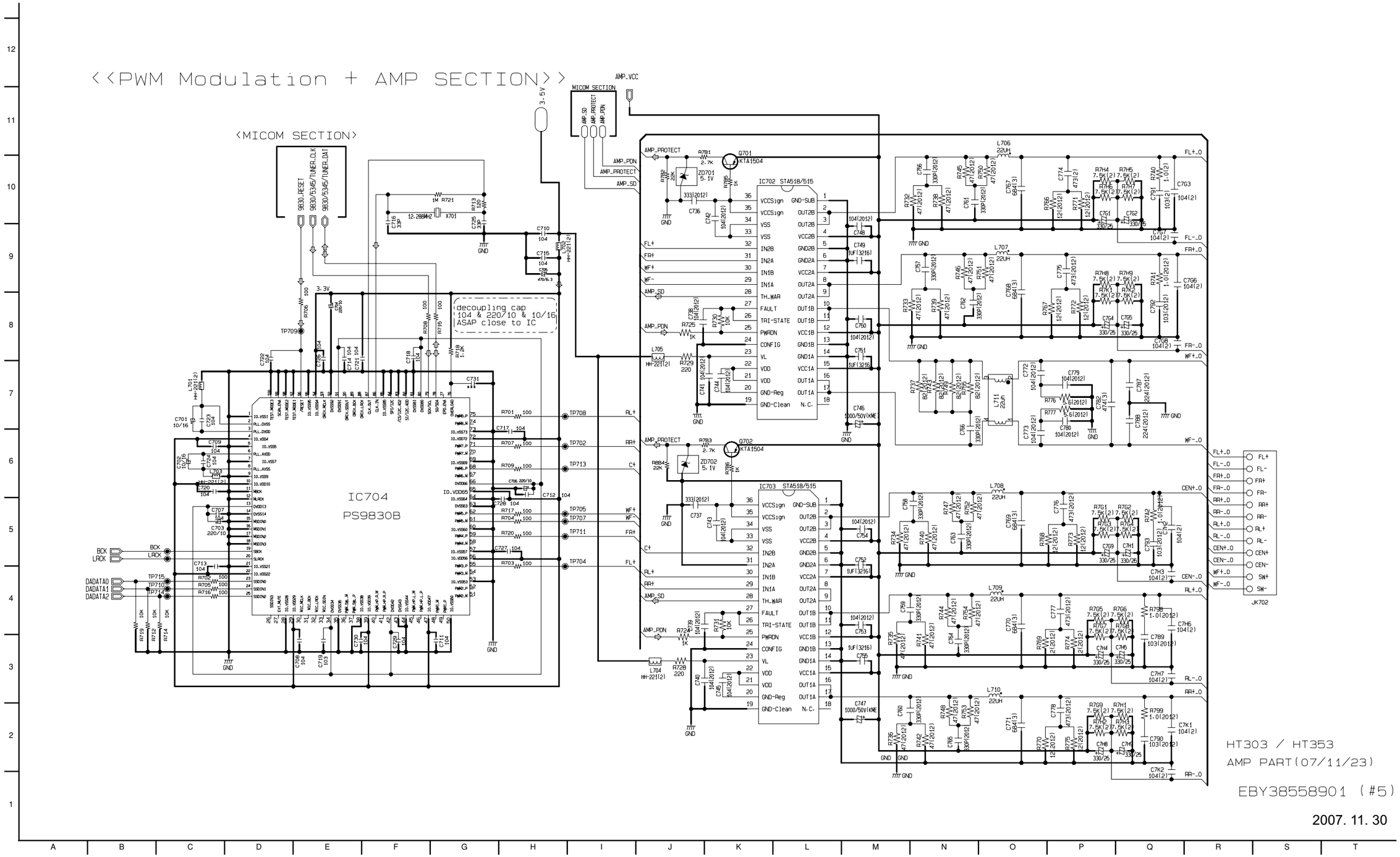
5. DIAGRAMA DO CIRCUITO DE E/S



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

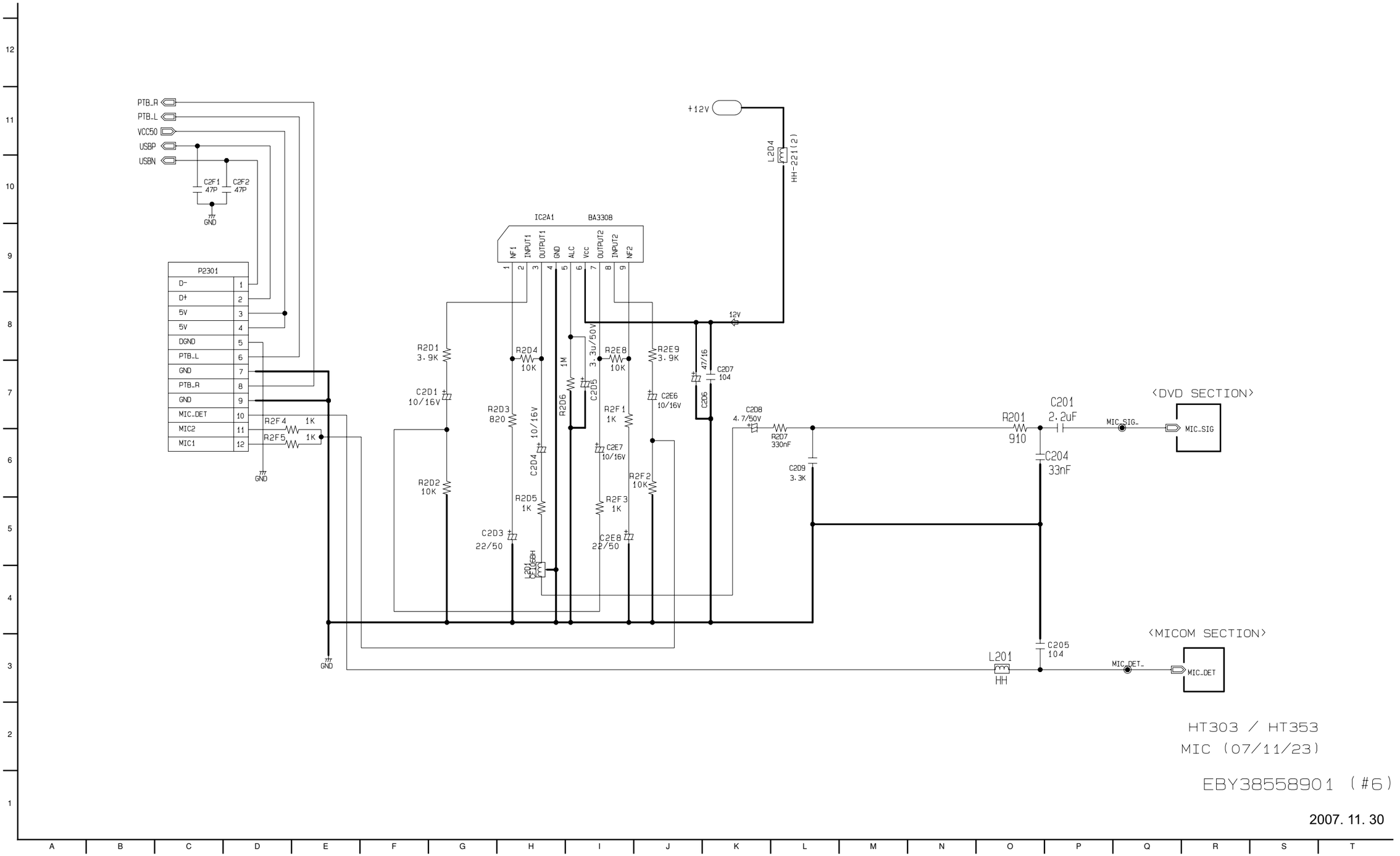
Apenas para uso Interno da LGE

6. DIAGRAMA DO CIRCUITO AMP



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

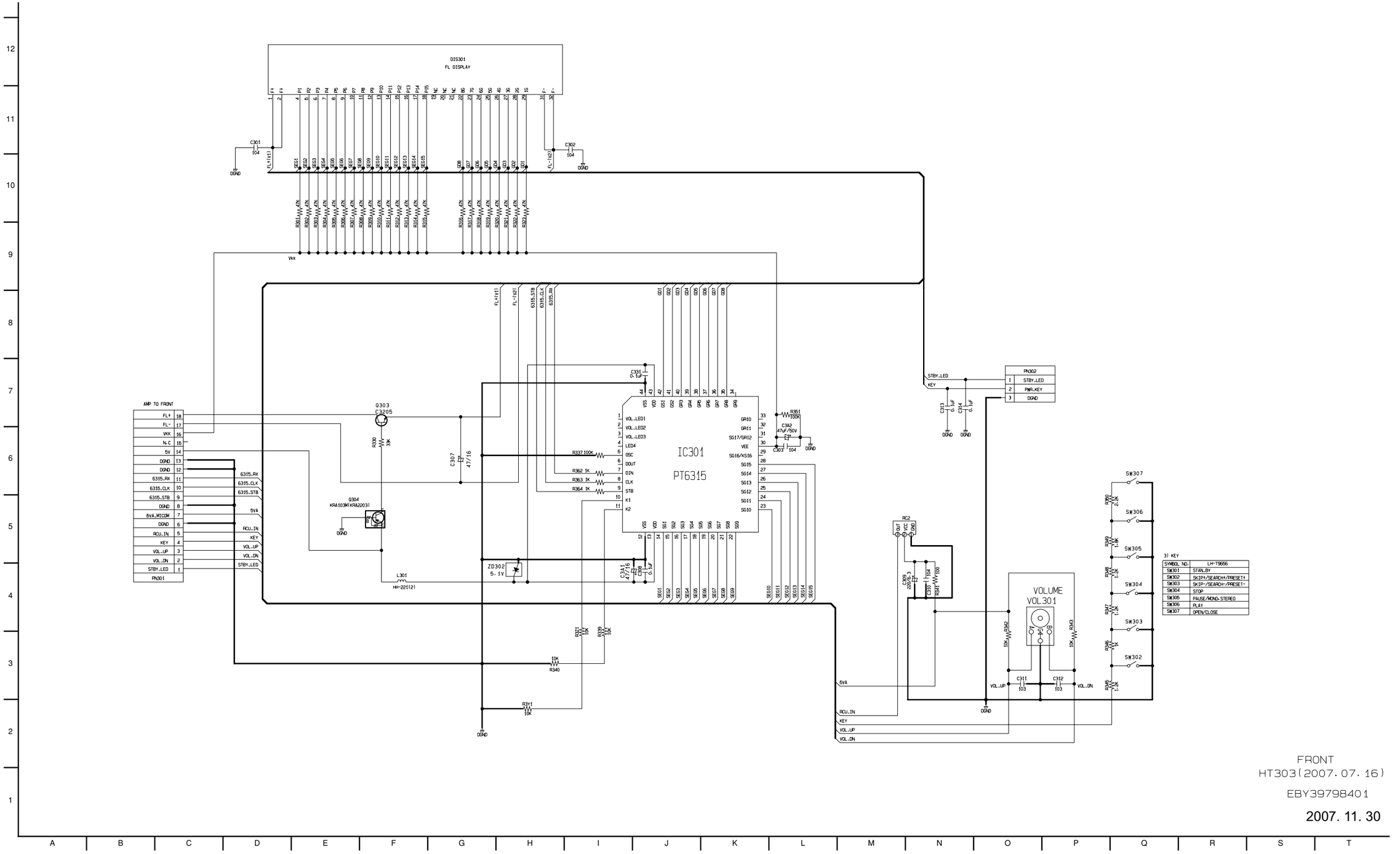
7. DIAGRAMA DO CIRCUITO MIC



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

8. DIAGRAMA DO CIRCUITO FRONTAL



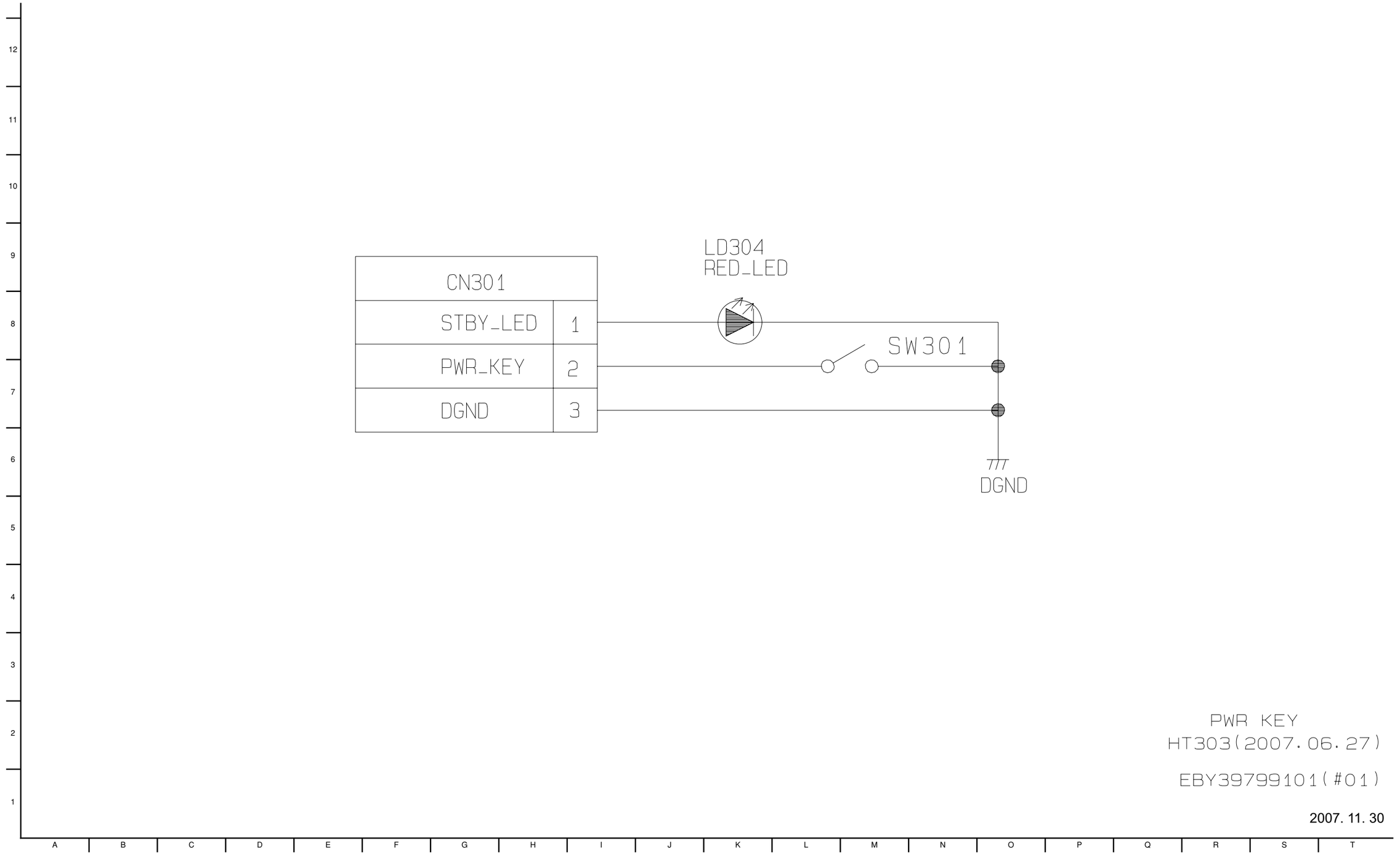
FRONT
HT303(2007.07.16)

EBY39798401

2007. 11. 30

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

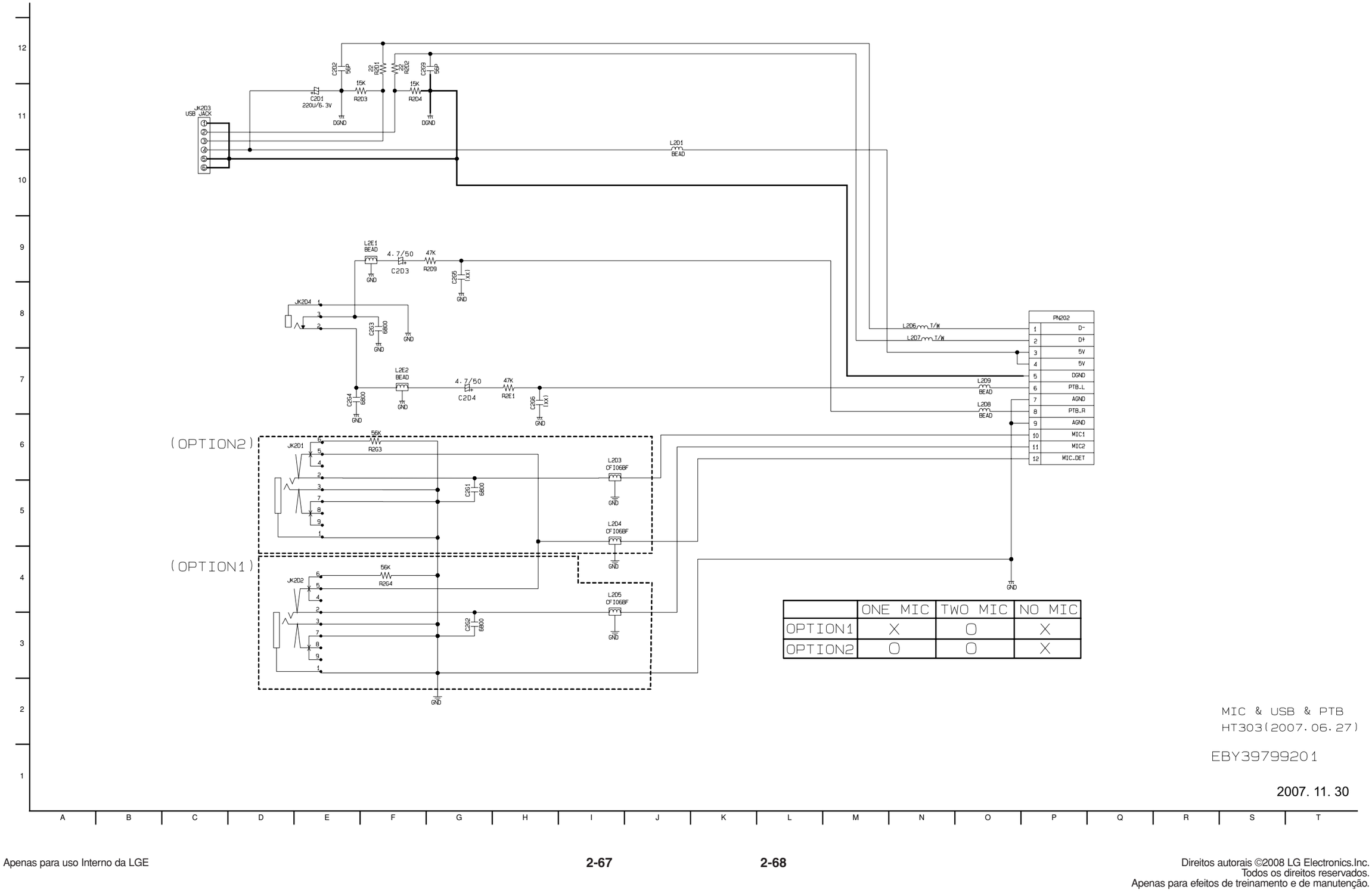
9. DIAGRAMA DO CIRCUITO PWR TECLAS



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

10. DIAGRAMA DO CIRCUITO DO MIC &USB &PTB



	ONE MIC	TWO MIC	NO MIC
OPTION1	X	O	X
OPTION2	O	O	X

MIC & USB & PTB
HT303(2007.06.27)

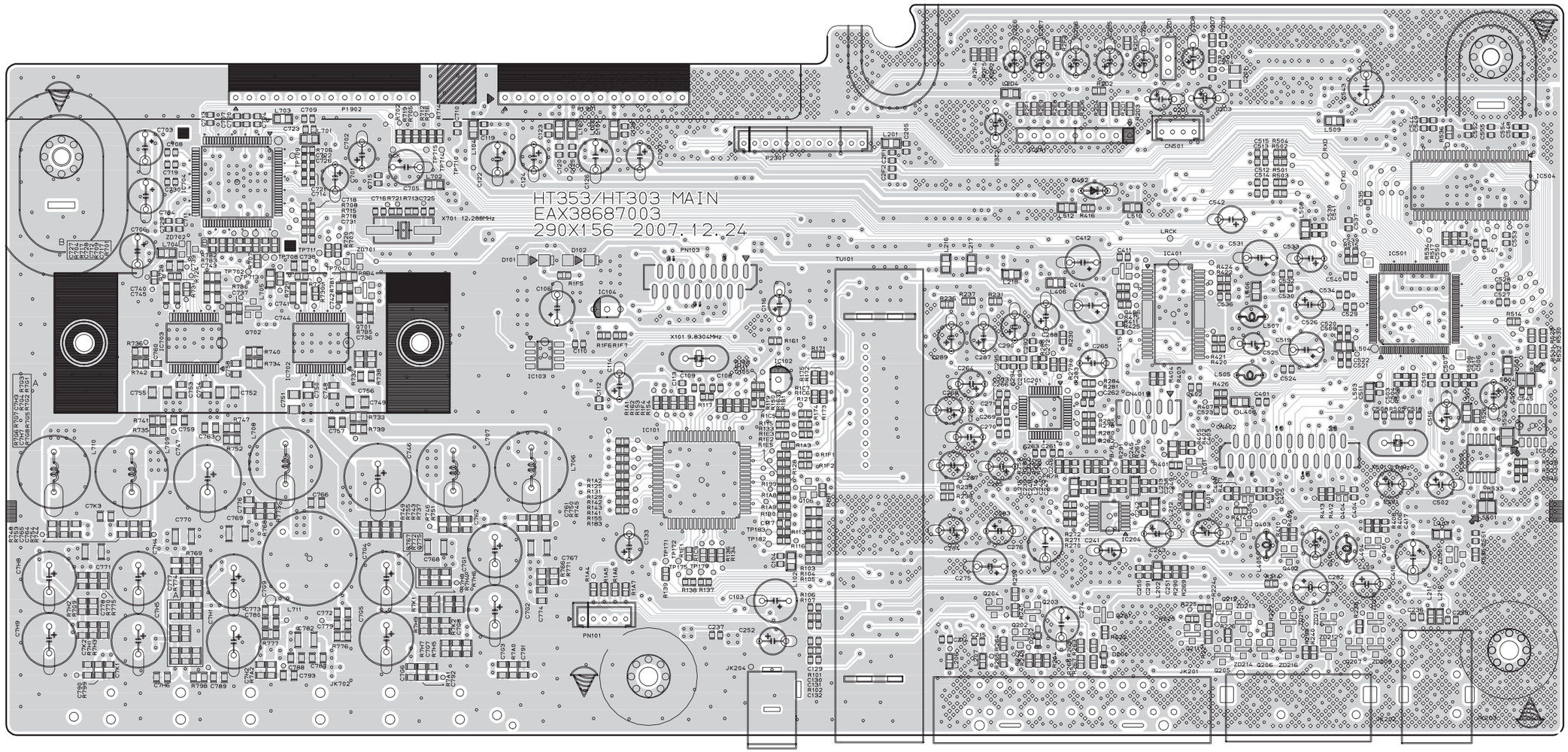
EBY39799201

2007. 11. 30

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

DIAGRAMAS DAS PLACAS DE CIRCUITO IMPRESSO

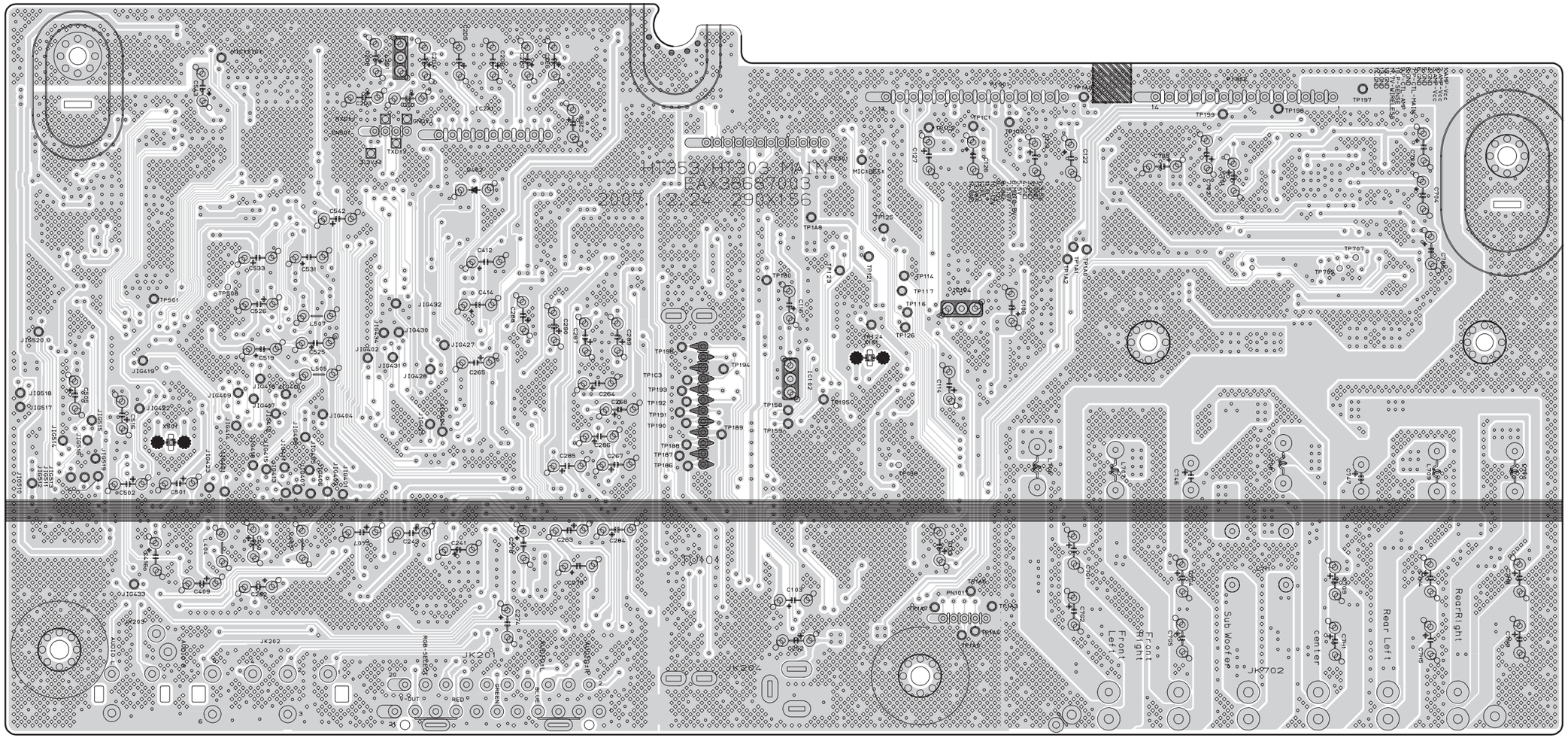
1. DIAGRAMA DA PLACA PRINCIPAL P.C.(VISTA SUPERIOR)



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

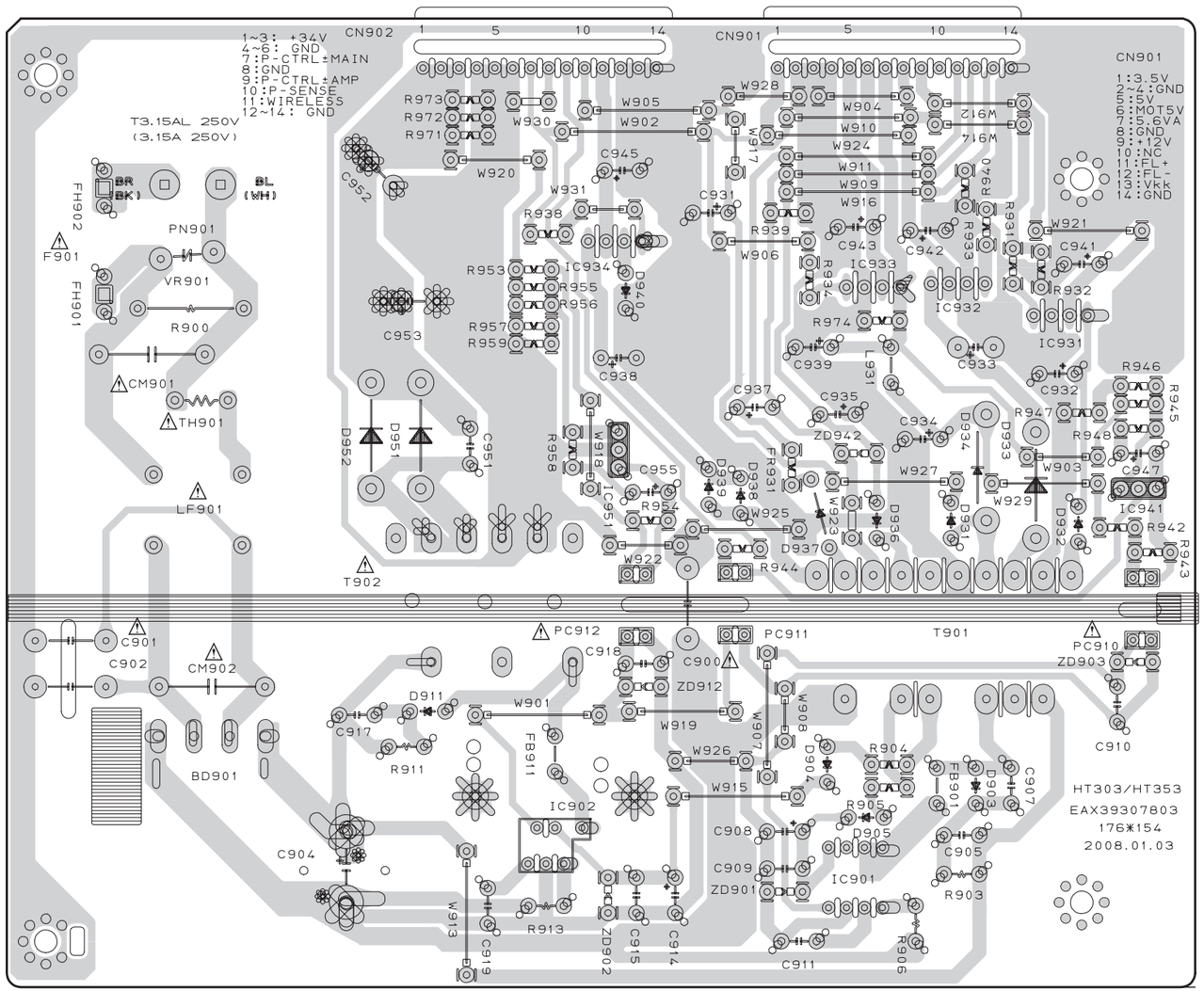
DIAGRAMA DA PLACA PRINCIPAL P.C.(VISTA INFERIOR)



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

2. DIAGRAMA DA PLACA SMPS P.C.

NOTAS) Aviso
⚠ Partes em cinza são críticas com respeito ao risco de incêndio ou choque elétrico.



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

3. DIAGRAMA DA PLACA DE TIMER P.C. (HT303)

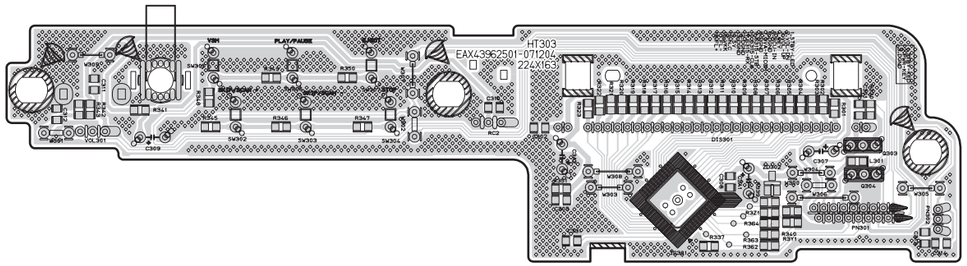
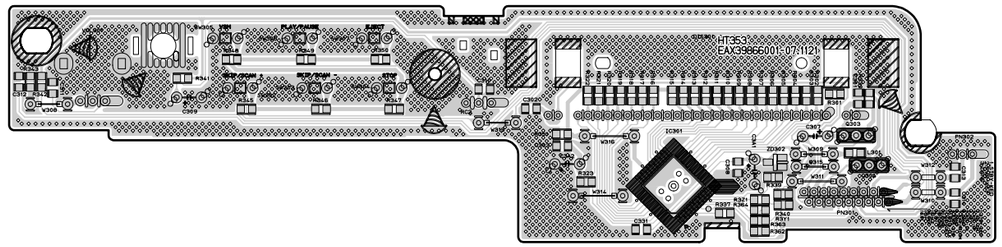


DIAGRAMA DA PLACA DE TIMER P.C. (HT353)



4. DIAGRAMA DA PLACA DE TECLAS P.C. (HT303)

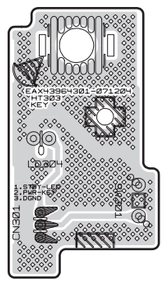
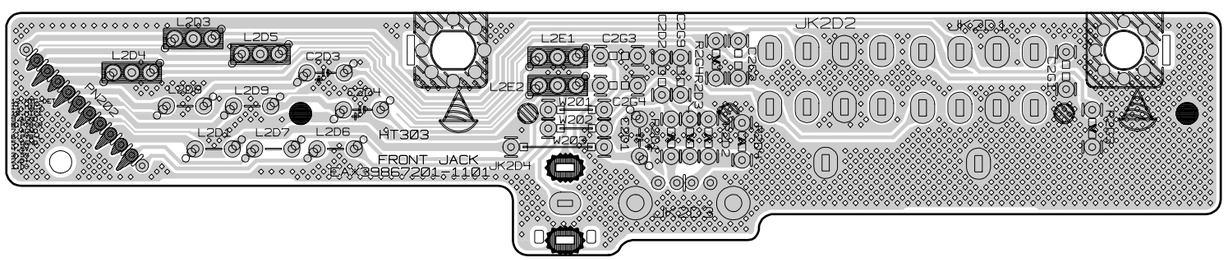


DIAGRAMA DA PLACA DE TECLAS P.C. (HT353)

5. DIAGRAMA DA PLACA FRONTAL JACK

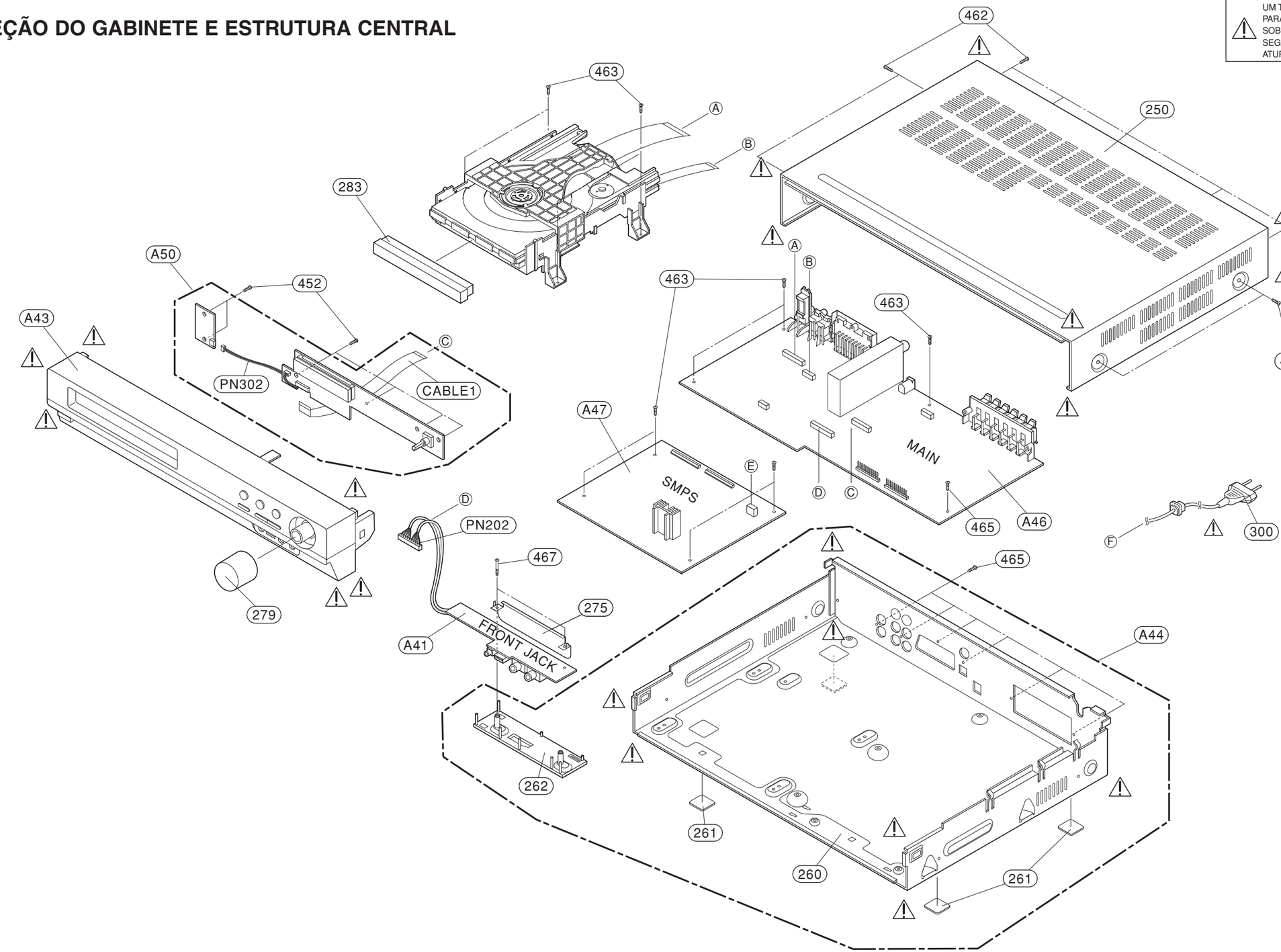


Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

SECTION 3. VISTAS EXPLODIDAS

• SEÇÃO DO GABINETE E ESTRUTURA CENTRAL

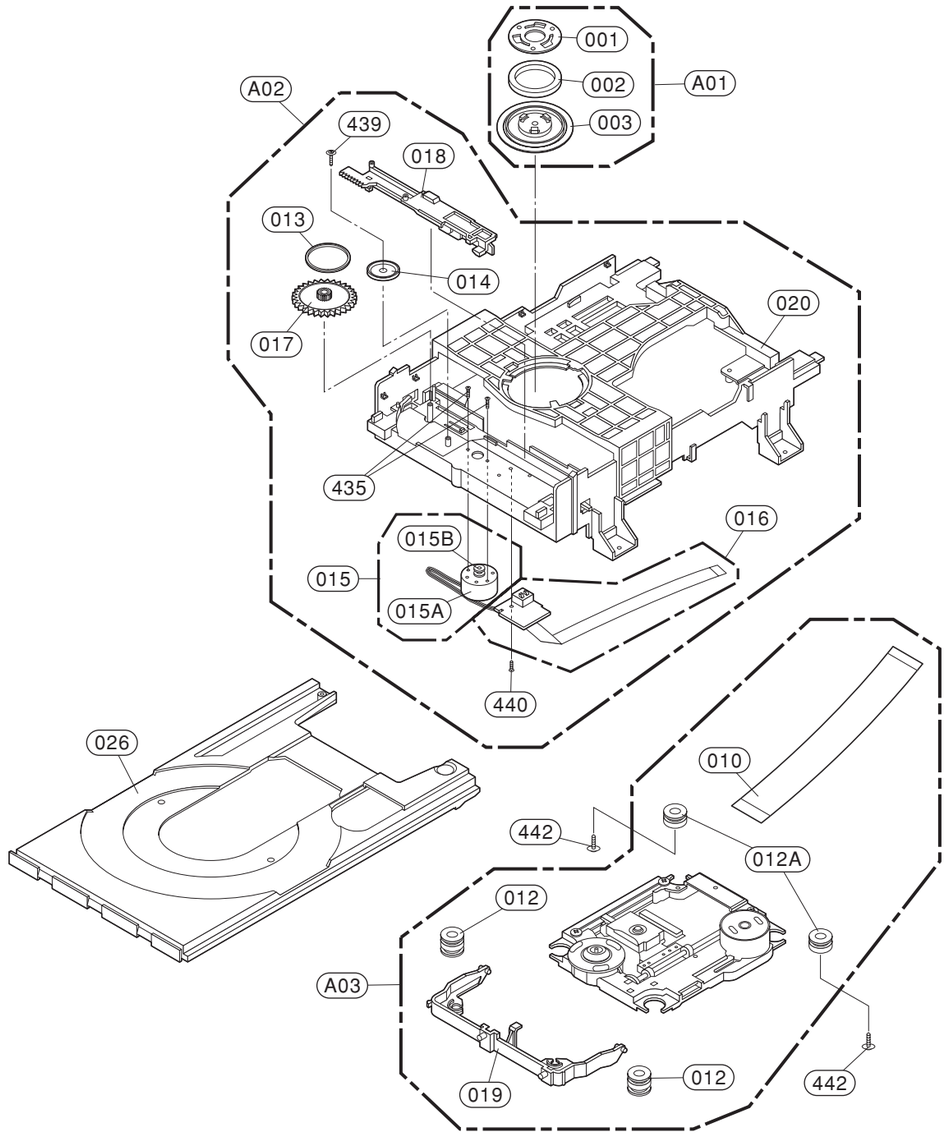
NOTAS) O PONTO DE EXCLAMAÇÃO DENTRO DE UM TRIÂNGULO EQÜILÁTERO SERVE PARA ALERTAR O PESSOAL TÉCNICO SOBRE A PRESENÇA DE INSTRUÇÕES DE SEGURANÇA IMPORTANTES NA LITERATURA DE MANUTENÇÃO.



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

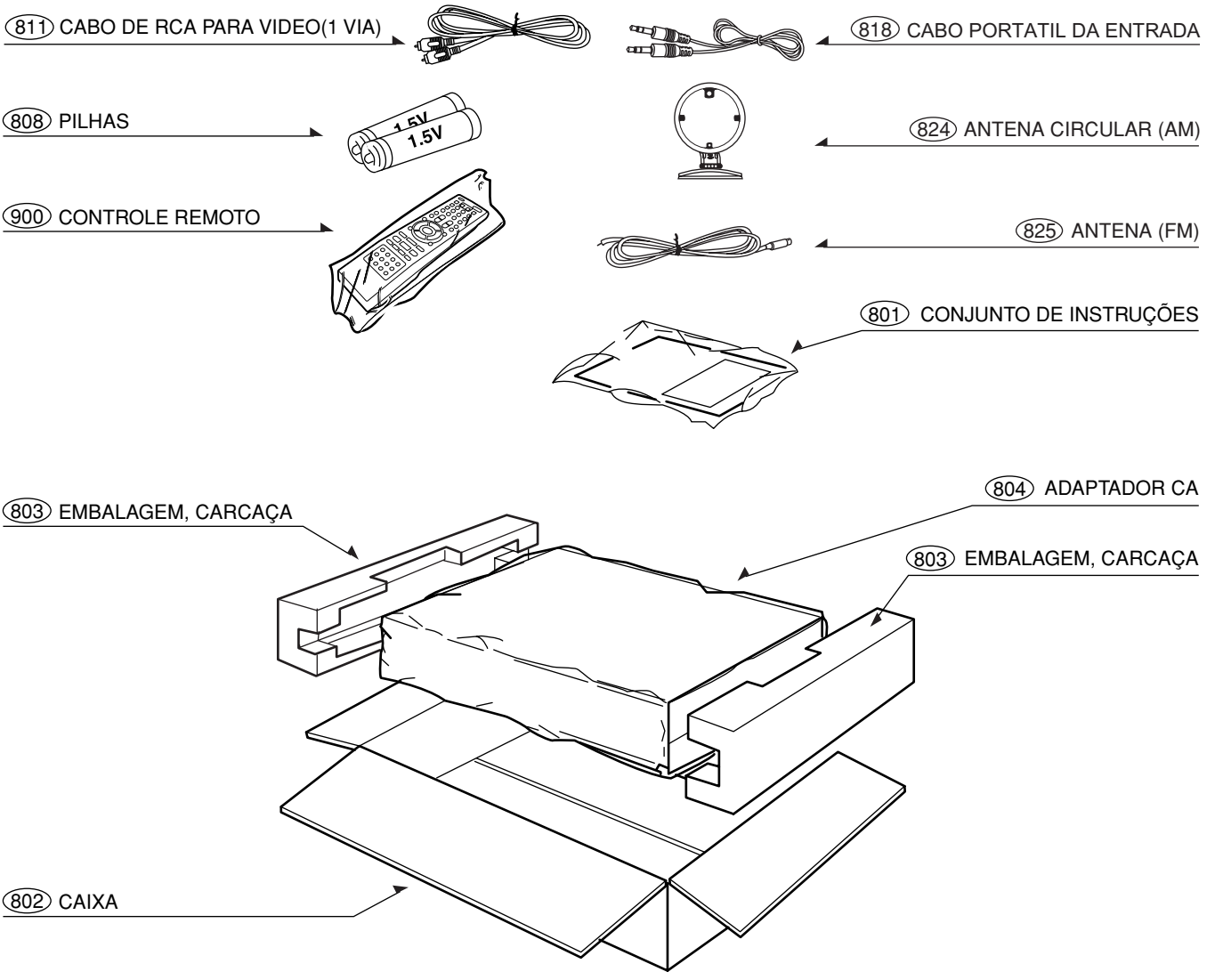
Apenas para uso Interno da LGE

• VISTA EXPLODIDA DO MECANISMO DO DECK(DP-12TV)



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

• SEÇÃO DE ACESSÓRIOS

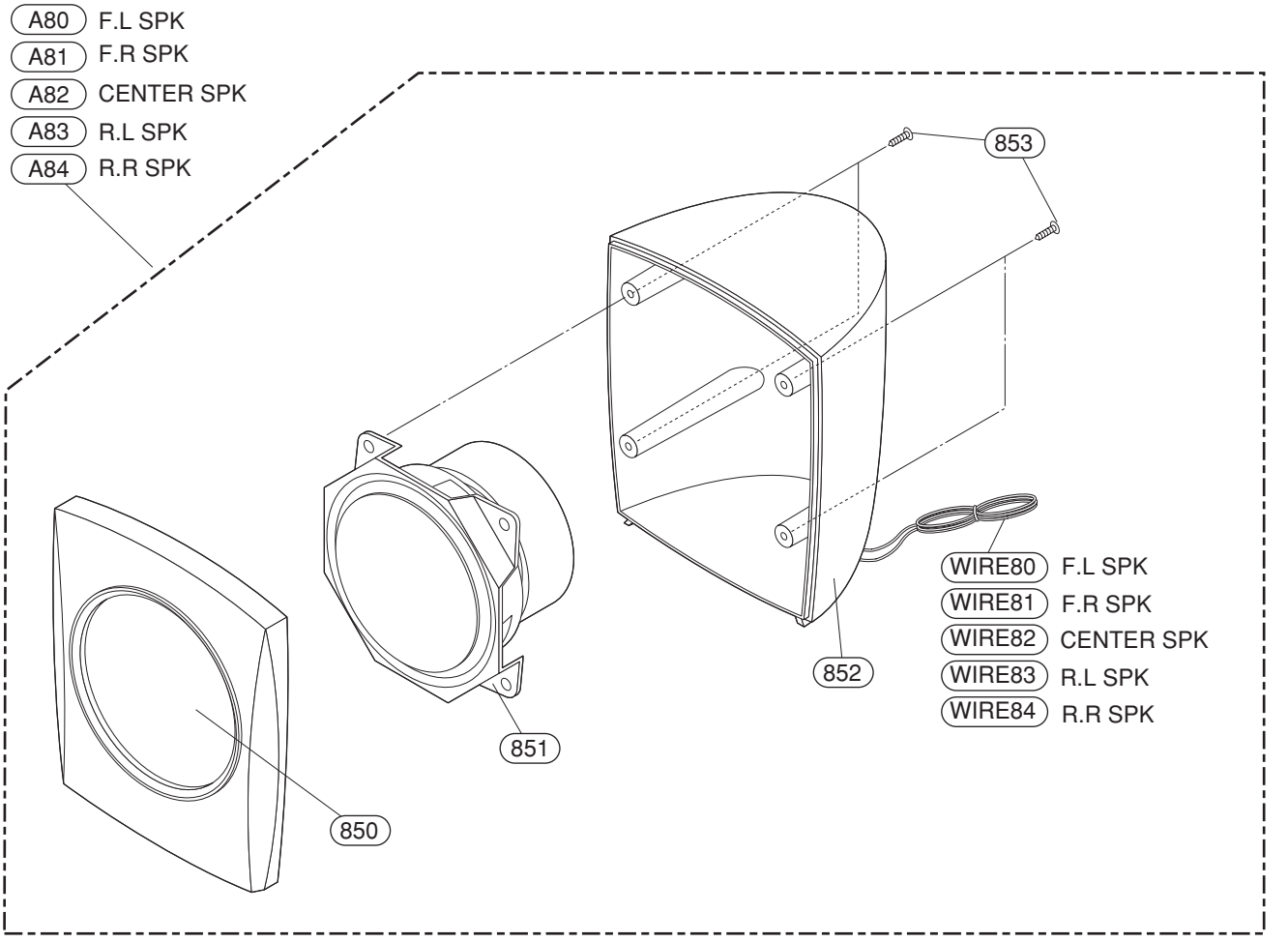


Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

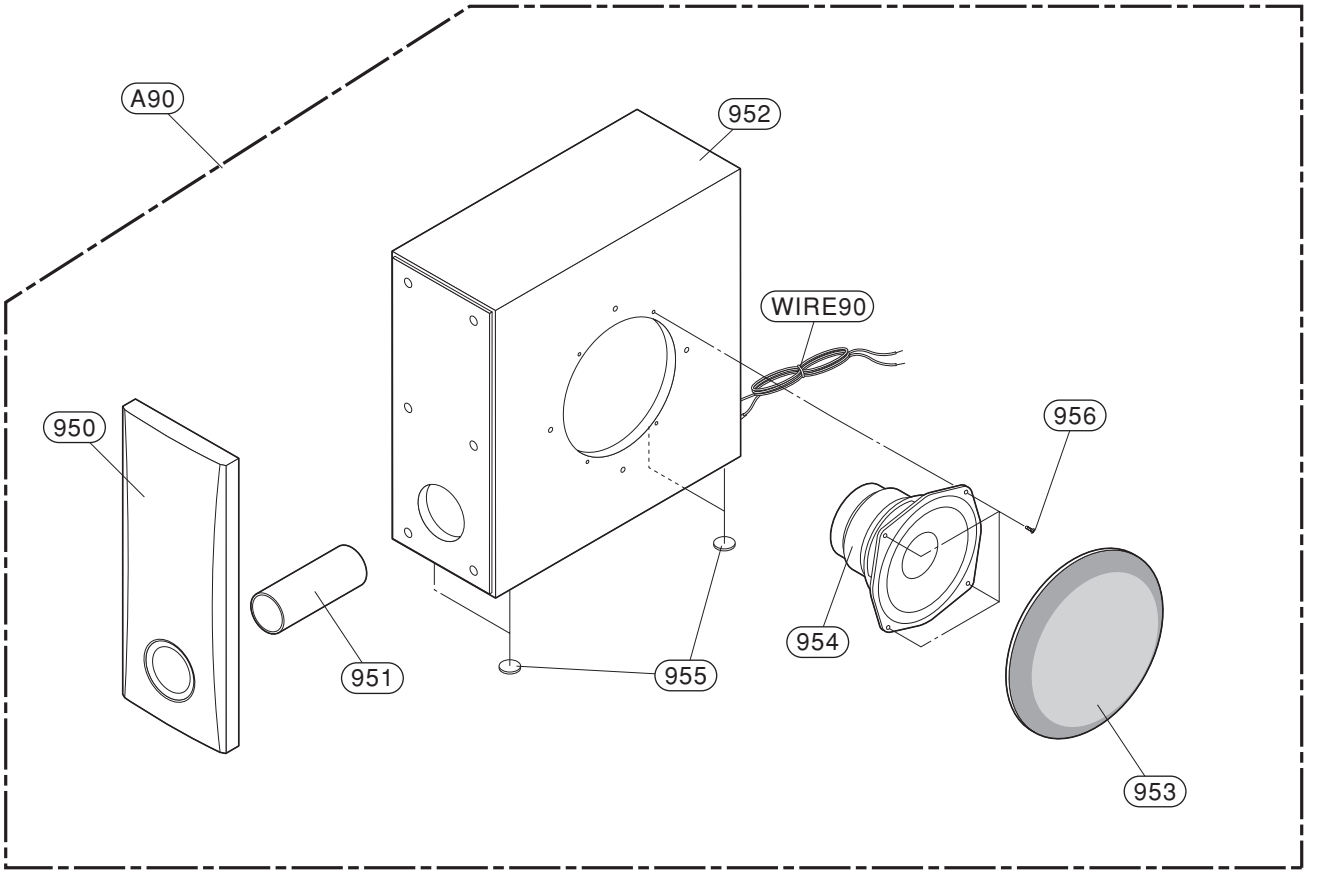
• ALTO-FALANTE

1. ALTO-FALANTE FRONTAL/CENTRAL/TRASEIRO(SH33SU-S)



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

2. SUBWOOFER PASSIVO(SH33SU-W)



Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

Apenas para uso Interno da LGE

ANOTAÇÕES

Direitos autorais ©2008 LG Electronics.Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e de manutenção.

SEÇÃO 4. MECANISMO (DP-12TV)

[ÍNDICE]

LOCALIZANDO PEÇAS DO MECANISMO DO DECK

• VISTA DO ALTO 4-2
• VISTA DO ALTO (SEM A BANDEJA DO DISCO) 4-2
• VISTA DE BAIXO 4-2

DESMONTAGEM DO MECANISMO DO DECK

1. BASE PRINCIPAL 4-3
1-1. Grampo de Montagem do Disco 4-3
1-1-1. Grampo da Placa 4-3
1-1-2. Grampo do Magneto 4-3
1-1-3. Grampo Superior 4-3

2. BANDEJA DO DISCO 4-3

3. SLED DE MONTAGEM DA BASE 4-4
3-1. Alimentador da Engrenagem 4-4
3-2. Meio da Engrenagem 4-4
3-3. Rack da Engrenagem 4-4

4. SOLA DE BORRACHA 4-4
5. MONTAGEM DA MOLDURA CIMA / EM BAIXO 4-5
6. CORREIA 4-5
7. GENGRENAGEM 4-5
8. CARREGANDO A ENGRENAGEM 4-5
9. GUIA BAIXO / EM CIMA 4-5
10. Carregando a Montagem PWB 4-5
11. BASE PRINCIPAL 4-5

VISTA EXPLODIDA

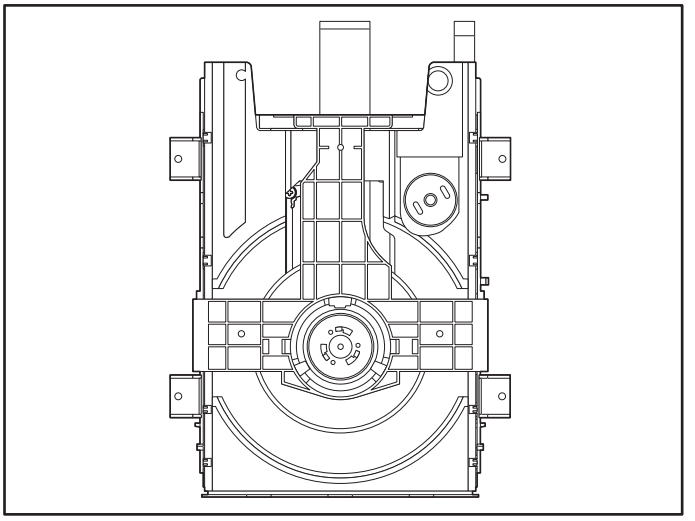
1. MECANISMO DO DECK VISTA EXPLODIDA (DP-12TV) 4-6

Direitos de cópia © 2008 LG Electronics. Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e propósitos de serviços.

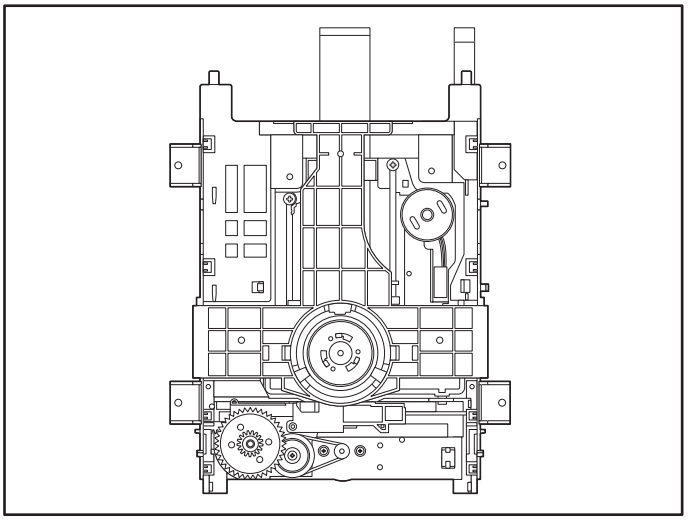
Para uso interno da LGE

LOCALIZANDO PEÇAS DO MECANISMO DO DECK

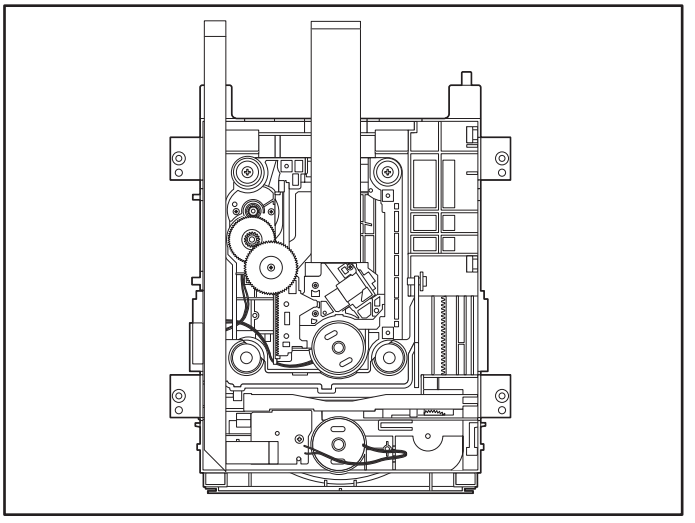
• VISTA DO ALTO



• VISTA DO ALTO (SEM BANDEJA)



• VISTA DE BAIXO



Procedure Starting No.		Parts	Fixing Type	Disassembly	Figure
	1	Main Base			4-1
1	2	Clamp Assembly Disc			4-1
1, 2	3	Plate Clamp			4-1
1, 2, 3	4	Magnet Clamp			4-1
1, 2, 3, 4	5	Clamp Upper			4-1
1	6	Tray Disc			4-2
1, 6	7	Base Assembly Sled			4-3
1, 2, 6	8	Gear Feed	4 Screws, 1 Connector 1 Locking Tabs		4-3
1, 2, 6, 8	9	Gear Middle			4-3
1, 2, 6, 8, 9	10	Gear Rack	1 Screw		4-3
1, 2, 7	11	Rubber Rear			4-3
1, 2, 7	12	Frame Assembly Up/Down	1 Screw	Bottom	4-4
1, 2	13	Belt Loading	1 Locking Tab		4-4
1, 2 ,13	14	Gear Pulley			4-4
1, 2, 13, 14	15	Gear Loading	1 Locking Tab		4-4
1, 2, 7, 12, 13, 14	16	Guide Up/Down			4-4
1, 2, 13	17	PWB Assembly Loading	1 Locking Tab 1 Hook 2Screw	Bottom	4-4
1, 2, 7, 12, 13, 14, 15, 16, 17	18	Base Main	2 Locking Tabs		4-4

Note
Quando remontar, faça o procedimento em orden inversa. O “Baixo” (Bottom) no na coluna Desmonte da tabela acima indica qual a peça que deverá ser desmontada no lado de Baixo.

Direitos de cópia © 2008 LG Electronics. Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e propósitos de serviços.

DESMONTE DO MECANISMO DO DECK

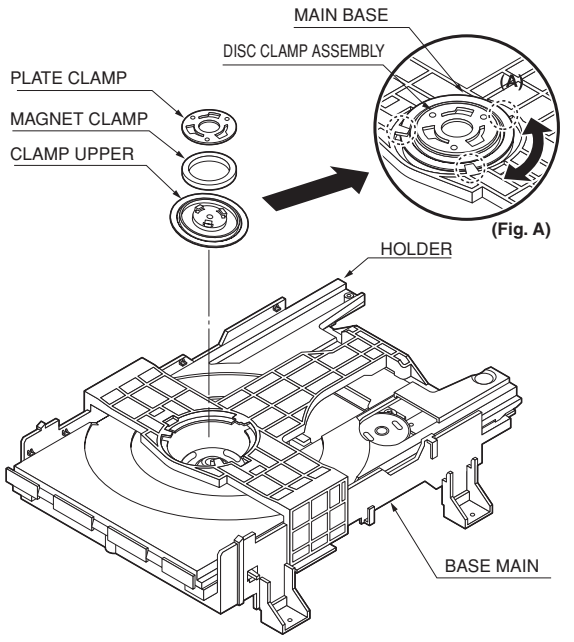


Fig. 4-1

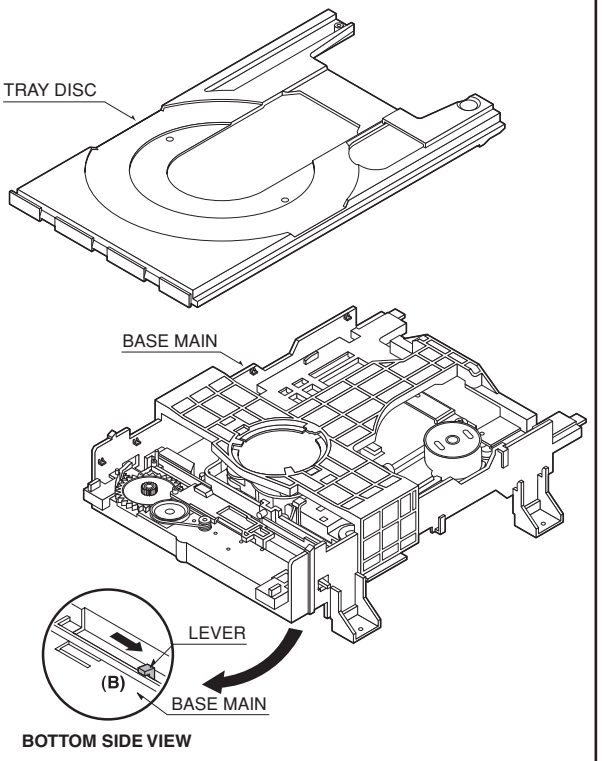


Fig. 4-2

1. BASE PRINCIPAL (FIG. 4-1)

1-1. Disco de Montagem do Grampo

1) Coloque o Disco de Montagem do Grampo conforme mostrado na figura (A)
2) Levante o Disco de Montagem do Grampo em direção à seta (A).
3) Separe o Disco de Montagem do Grampo do Prendedor do Grampo.

1-1-1. Grampo da Placa

1) Gire o Grampo da Placa no sentido contrário ao do movimento dos ponteiros do relógio. E depois levante o Grampo da Placa.

1-1-2. Grampo do Magneto

1-1-3. Grampo Superior

2. BANDEJA DO DISCO (FIG. 4-2)

1) Insira e empurre um Driver no furo de ejeção de emergência (A) ao lado direito, ou coloque o Driver na Alavanca (B) da Engrenagem de Emergência e puxe a Alavanca (B) na direção da seta de forma que a Bandeja do Disco é ejetada cerca de 15~20mm.
2) Puxe a Bandeja do Disco até que ela se separe completamente da Base Principal.

Direitos de cópia © 2008 LG Electronics. Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e propósitos de serviços.

Para uso interno da LGE

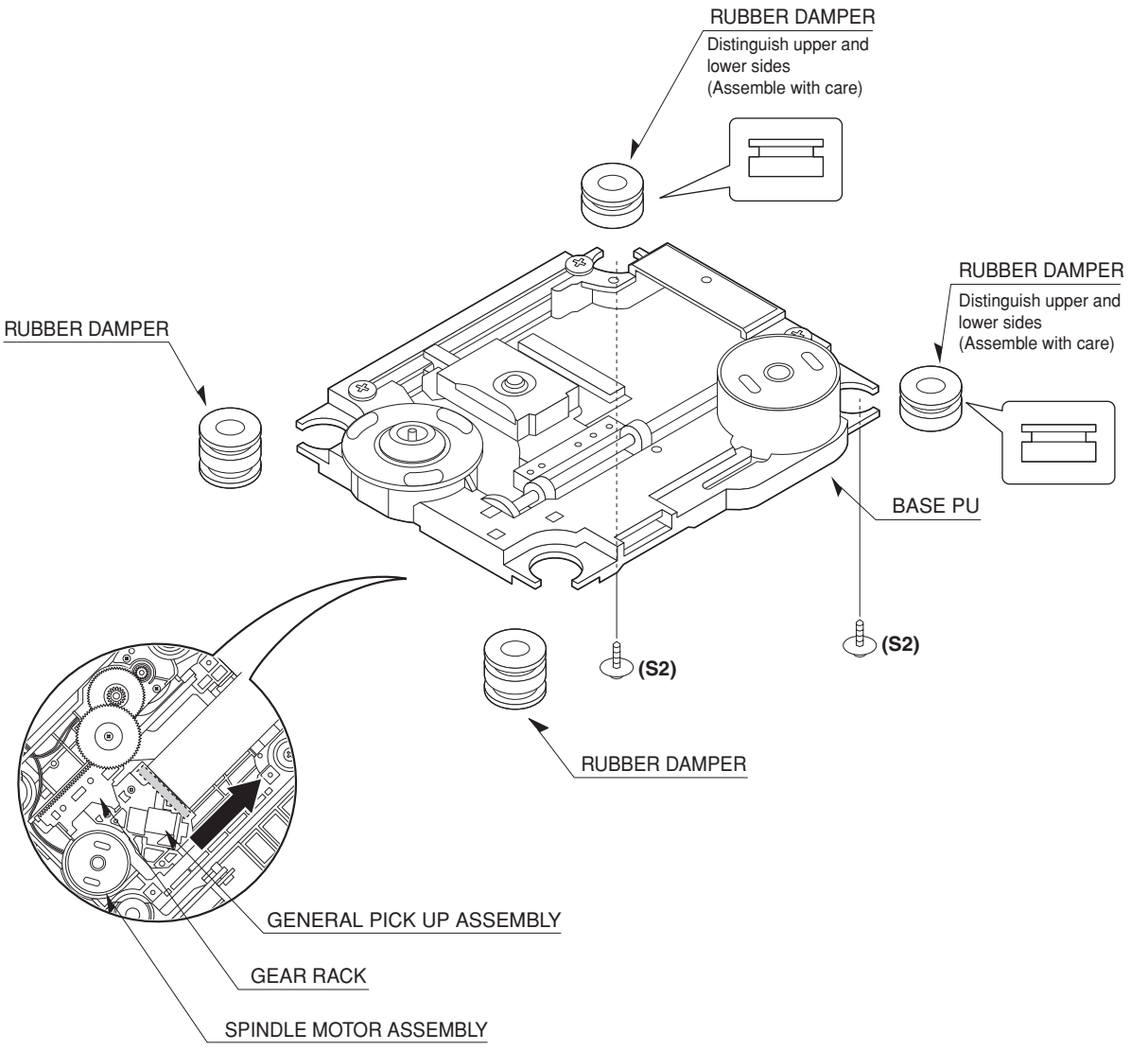


Fig. 4-3

3. SLED DE MONTAGEM DA BASE (FIG. 4-3)

1) Solte os 4 Parafusos (S2).
2) Desconecte o Conector FFC (C1)

3-1. Alimentador de engrenagem

3-2. Meio da Engrenagem

3-3. Rack da Engrenagem

1) Solte o parafuso (S3)

4. SOLA DE BORRACHA (FIG. 4-3)

Direitos de cópia © 2008 LG Electronics. Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e propósitos de serviços.

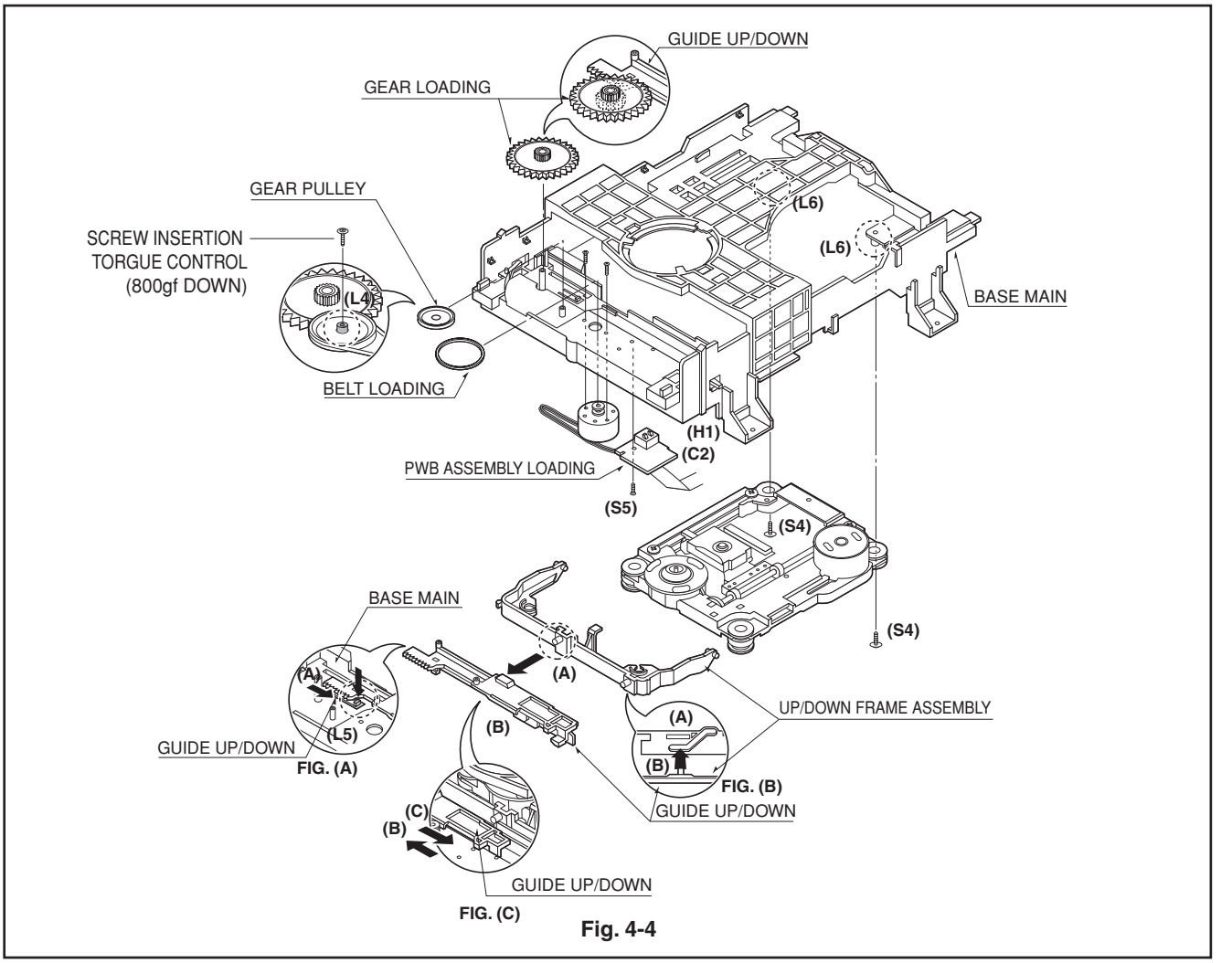


Fig. 4-4

5. MONTAGEM DA MOLDURA CIMA/ EM BAIXO (FIG. 4-4)

Nota

Coloque a face da Base Principal virada para baixo (Bottom Side = lado de baixo)

1) Solte o parafuso (S4)
2) Desprenda a Presilha (L3) na direção da seta e depois levante a Montagem da Moldura Cima/ Em baixo para que esta fique separada da Base Principal.

Note

- Durante a remontagem mova o Guia Cima/Baixo na direção da seta (C) até que ele se posicione conforme mostrado na Fig.(C).
- Durante a remontagem insira (A) a parte da Montagem da Moldura Cima/Baixo na parte (B) do Guia Cima/ Baixo conforme aparece na Fig.(B)

6. CARREGAMENTO DA CINTA (FIG. 4-4)

Note

Coloque a Base Principal na posição original (Lado de Cima)

7. CORREIA DE ENGRENAGEM (FIG. 4-4)

1) Desprenda a presilha (L4) na direção da Seta (B) e depois separe a Correia de Engrenagem da Base Principal .

8. CARREGAMENTO DA ENGRENAGEM (FIG. 4-4)

9. GUIA CIMA/BAIXO (FIG. 4-4)

1) Mova a Guia Cima/Baixo na direção da seta (A) conforme mostrado na Fig.(A)
2) Empurre a Presilha (L5) para baixo e levante a Guia Cima/Baixo para que possa separá-la da Base Principal.

Note

Durante a remontagem coloque o Guia Cima/Baixo conforme mostra a Fig.(C) e mova-o na direção da seta (B) até que ele se prenda pelas Presilhas (L5). E confirme que o Guia Cima/Baixo está de acordo com o mostrado na Fig.(A)

10. CARREGANDO A MONTAGEM PWB (FIG. 4-4)

Note

Coloque a Base Principal com a face para baixo (Bottom Side)

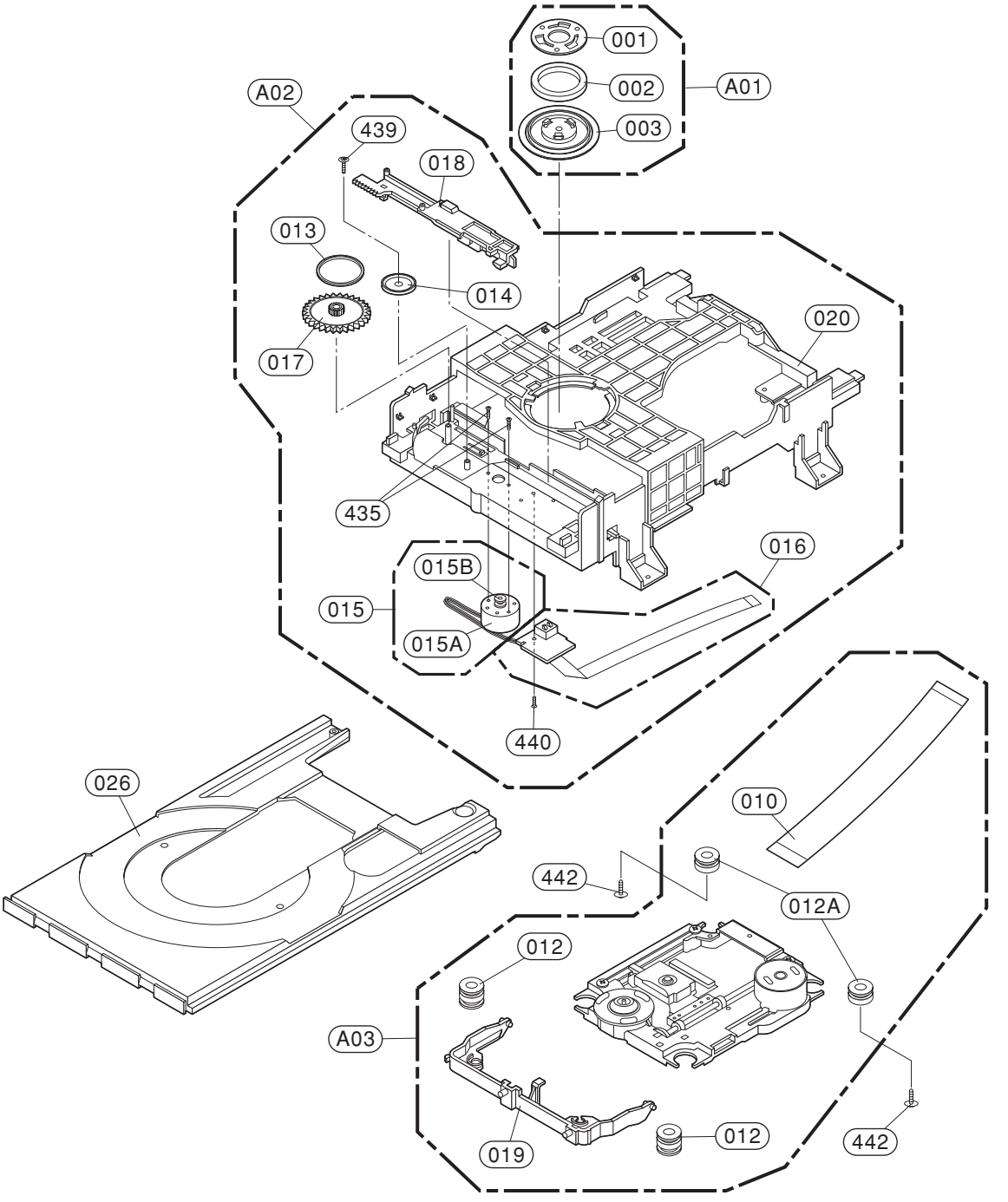
1) Desaperte 1 Parafuso (S5)
2) Destranque o Loading Motor (C2) do Gancho (H1) na Base Principal.
3) Destranque 2 Presilhas (L6) e separe o Carregador de Montagem PWB da Base Principal.

11. BASE PRINCIPAL (FIG. 4-4)

Direitos de cópia © 2008 LG Electronics. Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e propósitos de serviços.

Para uso interno da LGE

MECANISMO DO DECK VISTA EXPLODIDA (DP-12TV)



Direitos de cópia © 2008 LG Electronics. Inc.
Todos os direitos reservados.
Apenas para efeitos de treinamento e propósitos de serviços.